SH79F6481A

集成24路触摸按键输入和PWM的增强型8051微控制器

1. 特性

- 基于8051指令流水线结构的8位单片机
- Flash ROM：64K字节
- RAM：内部256字节，外部4096字节
- 类EEPROM：最大4096字节（代码选项可选）
- 工作电压：
  - f_{OSC} = 24MHz，V_{DD} = 2.7V - 5.5V
- 振荡器（代码选项）：
  - 内部RC振荡器：24M/16MHz（±1%）/128K（±10%）
- 42/46个双向I/O管脚（44脚/48脚）
- I/O内建上拉电阻（30kΩ）
- 8个大电流驱动I/O口
- 24路触摸按键输入
- 3个16位定时器/计数器T3和T4，T5
- 1个16位PCA0，含2个比较/捕捉单元
- 2路12位PWM定时器
- SPI接口
- TWI接口
- 中断源：
  - Timer3，4，5，PCA0
  - 外部中断0 - 3
  - 外部中断4：8输入
  - ADC，EUART，SPI，触摸按键
  - PWM，CRC，TWI，LPD，LED
- 内建数字逻辑可配置模块（LCM）
- 3路增强型UART
- 9通道12位模数转换器（ADC）
- LED驱动器：
  - 8 COM/16 SEG带调光LED驱动
- 内建的低电压复位功能（代码选项）
  - LVR电压1：4.1V
  - LVR电压2：3.7V
  - LVR电压3：3.1V
- 内建CRC校验模块，校验空间大小可选
- 13档电平可选的低电压检测模块（LPD）
- 支持单线仿真和烧写
- CPU机器周期：
  - 1个振荡周期
- 看门狗定时器（WDT）
- 预热计数器
- 低功耗工作模式：
  - 空闲模式
  - 掉电模式
- Flash型
- 封装：
  - TQFP48
  - LQFP44

2. 概述

SH79F6481A是一种高速高效率8051可兼容单片机。在同样振荡频率下，较之传统的8051芯片它有着运行更快速的优越特性。

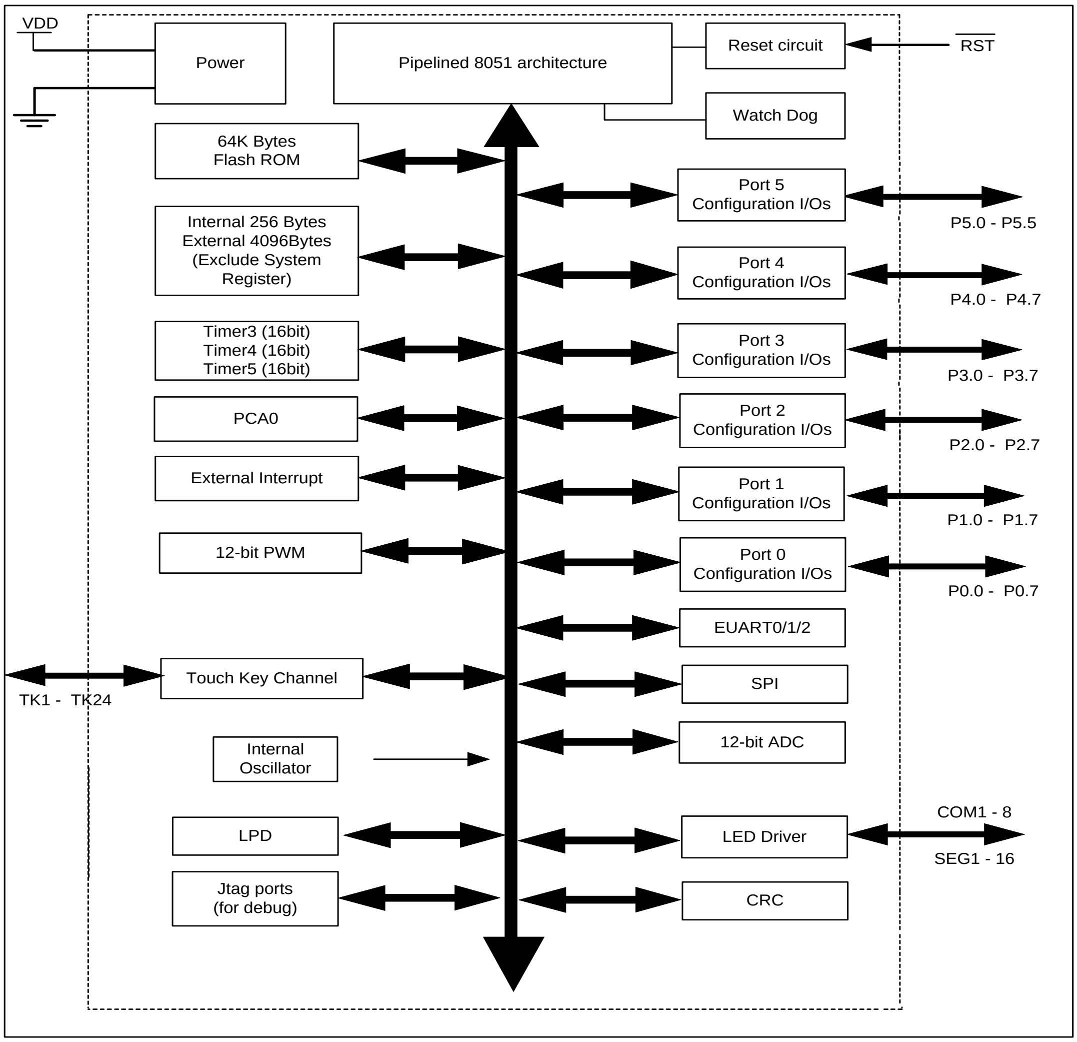
SH79F6481A保留了标准8051芯片的大部分特性。这些特性包括内置256字节RAM，3路UART和外置中断INT0，INT1，INT2，INT3和INT4。此外，SH79F6481A还集成了外部4096字节RAM。该单片机还包括适合于程序存储的64K字节Flash块。

SH79F6481A不仅集成了如EUART/TWI/SPI等标准通讯模块，此外还集成了可调光LED驱动器，12bit ADC，PWM定时器等模块。

此外，SH79F6481A还内建了24路触摸按键（Touchkey）模块、CRC模块，数字逻辑可配置（LCM）模块。

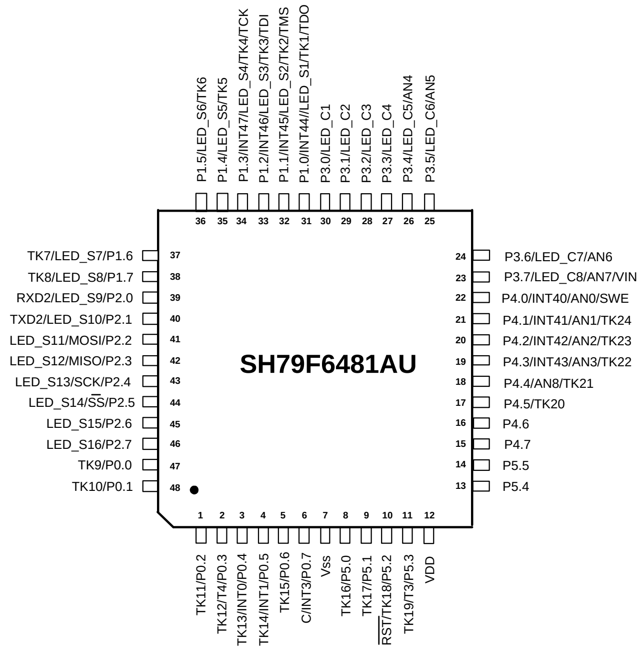
为了达到高可靠性和低功耗，SH79F6481A内建看门狗定时器，低电压复位功能。此外SH79F6481A还提供了2种低功耗省电模式。

3. 方框图

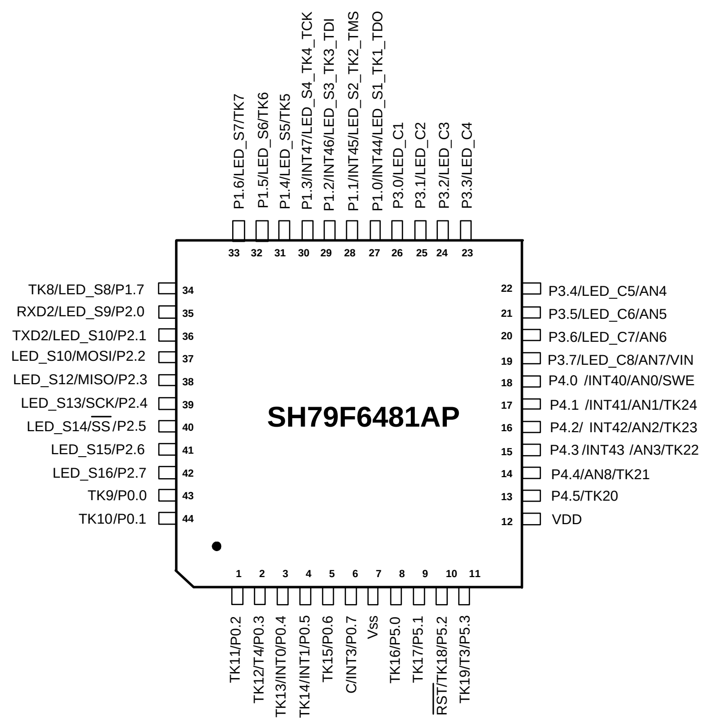

VDD
Power
Pipelined 8051 architecture
Reset circuit
RST
Watch Dog
64K Bytes
Flash ROM
Internal 256 Bytes
External 4096Bytes
(Exclude System
Register)
Timer3 (16bit)
Timer4 (16bit)
Timer5 (16bit)
PCA0
External Interrupt
12-bit PWM
Touch Key Channel
TK1 - TK24
Internal
Oscillator
LPD
Jtag ports
(for debug)
Port 5
Configuration I/Os
P5.0 - P5.5
Port 4
Configuration I/Os
P4.0 - P4.7
Port 3
Configuration I/Os
P3.0 - P3.7
Port 2
Configuration I/Os
P2.0 - P2.7
Port 1
Configuration I/Os
P1.0 - P1.7
Port 0
Configuration I/Os
P0.0 - P0.7
EUART0/1/2
SPI
12-bit ADC
LED Driver
COM1 - 8
SEG1 - 16
CRC

4. 引脚配置

4.1 48脚TQFP封装



4.2 44脚LQFP封装



功能	UART0		UART1		TWI		PWM0	PWM1	PCA0			INT2
引脚	RXD0	TXD0	RXD1	TXD1	SCK	SDA	PWM0	PWM1	P0CEX0	P0CEX1	ECI0	INT2
P0.0	■	●			●	●				●		
P0.1	●	■			●	●				●		
P0.2	●	●						■				
P0.3	●	●						●				
P0.4								●				
P0.5								●		■		
P0.6										●		
P0.7												
P2.0												
P2.1												
P2.2					■	●						
P2.3					●	■						
P2.4												
P2.5												
P2.6	●	●	■	●				●				
P2.7	●	●	●	■				●				
P3.0							■					
P3.1							●					
P3.2							●					■
P3.3							●					●
P3.4							●		■			●
P3.5							●		●			●
P3.6							●		●		■	
P3.7							●		●		●	
P4.0			●	●							●	
P4.1			●	●					●		●	
P4.2			●	●	●	●			●		●	
P4.3			●	●	●	●					●	
P4.4					●	●			●		●	
P4.5					●	●			●			
P4.6												
P4.7												
P5.0			●	●				●		●		●
P5.1			●	●						●	●	●
P5.2	●	●								●		●
P5.3	●	●						●		●		●
P5.4												
P5.5												

注意：

表格中黑色圆点（●）为该引脚的可选配置功能，黑色方块（■）表示复位后默认的逻辑可配置模块（LCM）的功能引脚。黑色方块（■）表示可以通过逻辑可配置模块（LCM）配置到相应的黑色圆点（●）引脚。

LCM的优先级相对于IO引脚其它功能为最低（除IO功能外）。

5. 引脚描述

引脚编号	类型	说明
I/O端口		
P0.0 - P0.7	I/O	8位双向I/O端口
P1.0 - P1.7	I/O	8位双向I/O端口
P2.0 - P2.7	I/O	8位双向I/O端口
P3.0 - P3.7	I/O	8位双向I/O端口
P4.0 - P4.7	I/O	8位双向I/O端口
P5.0 - P5.5	I/O	6位双向I/O端口
定时器		
T3	I	定时器3外部输入
T4	I/O	定时器4外部输入/比较输出
PWM控制器		
PWM0	O	12位PWM0定时器输出引脚
PWM1	O	12位PWM1定时器输出引脚
EUART		
RXD0/1/2	I	EUART0/1/2数据输入引脚
TXD0/1/2	O	EUART0/1/2数据输出引脚
TWI		
SDA	I/O	TWI数据输入/输出引脚
SCL	I/O	TWI时钟引脚
SPI		
MOSI	I/O	SPI主输出从输入引脚
MISO	I/O	SPI主输入从输出引脚
SCK	I/O	SPI串行时钟引脚
$\overline{SS}$	I	SPI从设备选择引脚
ADC		
AN0 - AN8	I	ADC输入通道
LED驱动器		
LED_C1 - LED_C8	O	LED显示COM信号输出引脚
LED_S1 - LED_S16	O	LED显示SEG信号输出引脚

续上表

中断&复位&时钟&电源		
INT0 - INT3	I	外部中断0 - 3
INT40 - INT47	I	外部中断40 - 47
$\overline{\text{RST}}$	I	该引脚上保持10µs以上的低电平，CPU将复位。由于有内建30kΩ上拉电阻连接到V_{DD}，所以仅接一个外部电容即可实现上电复位。
V_{SS}	P	接地
V_{DD}	P	电源（2.7 - 5.5V）
PCA控制器		
P0CEX0	I/O	PCA0模块0输入/出引脚
P0CEX1	I/O	PCA0模块1输入/出引脚
ECI0	I	PCA0外部时钟输入
单线仿真接口		
SWE（P4.0）	I/O	单线仿真接口，如果芯片V_{DD}上电或者下电斜率大于500ms/V，建议接47K - 1M电阻到GND或者V_{DD}，以增加芯片的稳定性
编程接口		
TDO（P1.0）	O	四线调试接口：测试数据输出
TMS（P1.1）	I	四线调试接口：测试模式选择
TDI（P1.2）	I	四线调试接口：测试数据输入
TCK（P1.3）	I	四线调试接口：测试时钟输入
注意：*当P1.0-1.3，P4.0作为调试接口时，原有功能被禁止*		

6. 产品信息

SH79F6481A：TQFP48，LQFP44

Part Num	RAM (byte)	Flash (byte)	E2 (byte)	EUARTx	LED	ADC (12bit)	PCA0 (16bit)	TouchK	Timerx	PWM (12bit)	TWI	ExINT	RC	IO	SPI	Package
SH79F6481A	4096	64K	4096	0,1,2	16 X 8	9	1	24	3,4,5	0,1	1	4+8	±0.5%	46	1	TQFP48
SH79F6481A	4096	64K	4096	0,1,2	16 X 8	9	1	24	3,4,5	0,1	1	4+8	±0.5%	42	1	LQFP44

7. SFR映像

SH79F6481A内置256字节的直接寻址寄存器，包括通用数据存储器和特殊功能寄存器（SFR），SH79F6481A的SFR有以下几种：

CPU内核寄存器：	ACC，B，PSW，SP，DPL，DPH
CPU内核增强寄存器：	AUXC，DPL1，DPH1，INSCON，XPAGE
电源时钟控制寄存器：	PCON，SUSLO
Flash寄存器：	IB_OFFSET，IB_DATA，IB_CON1，IB_CON2，IB_CON3，IB_CON4，IB_CON5，FLASHCON
数据页面控制寄存器：	XPAGE
看门狗定时器寄存器：	RSTSTAT
系统时钟控制寄存器：	CLKCON
中断寄存器：	IEN0，IEN1，IEN2，IENC，IPH0，IPL0，IPH1，IPL1，EXF0，EXF1，EXCON，ELEDCON，TCON，EXF0，EXF1
I/O口寄存器：	P0，P1，P2，P3，P4，P5，P0CR，P1CR，P2CR，P3CR，P4CR，P5CR，P0PCR，P1PCR，P2PCR，P3PCR，P4PCR，P5PCR
定时器寄存器：	T3CON，TH3，TL3，T4CON，TH4，TL4，T5CON，TH5，TL5
PCA0寄存器：	PCACON，P0TOPL，P0TOPH，P0CMD，P0CF，P0CPM0，P0CPM1，P0CPL0，P0CPH0，P0CPL1，P0CPH1，P0FORCE
EUART寄存器：	PCON，SCON，SBUF，SADEN，SADDR，SBRTL，SBRTH，SFINE，SCON1，SBUF1，SADEN1，SADDR1，SBRTL1，SBRTH1，SFINE1，SCON2，SBUF2，SADEN2，SADDR2，SBRTL2，SBRTH2，SFINE2，UTOS
SPI寄存器：	SPCON，SPSTA，SPDAT
TWI寄存器：	TWICON，TWIPCR，TWITOUT，TWISTA，TWTFREE，TWIBR，TWIADR，TWIDAT，TWIAMR
ADC寄存器：	ADCON1，ADCON2，ADT，ADCH1，ADCH2，ADDXL，ADDXH，SEQCON，SEQCHX
LED寄存器：	LEDCON，LEDCOM，DISCOM，SEG01，SEG02，LEDDZ，LEDST
触摸按键寄存器：	TKCON1，TKRANDOM，TKDIV01，TKDIV02，TKDIV03，TKDIV04，TKF0，TKW，TKU1，TKU2，TKU3，TKVREF，TKST，P0SS，P1SS，P4SS，P5SS
LCM寄存器：	UART0CR，UART1CR，TWICR，PWMCR，CEXCR，ECICR
PWM寄存器：	PWM0CON，PWM1CON，PWM0PL，PWM0PH，PWM0DL，PWM0DH，PWM1PL，PWM1PH，PWM1DL，PWM1DH
LPD寄存器：	LPDCON，LPDSEL
CRC寄存器：	CRCCON，CRCDL，CRCDH

Table 7.1 C51核SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ACC	E0H	累加器	00000000	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0
B	F0H	B寄存器	00000000	B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0
AUXC	F1H	C寄存器	00000000	C.7	C.6	C.5	C.4	C.3	C.2	C.1	C.0
PSW	D0H	程序状态字	00000000	CY	AC	F0	RS1	RS0	OV	F1	P
SP	81H	堆栈指针	00000111	SP.7	SP.6	SP.5	SP.4	SP.3	SP.2	SP.1	SP.0
DPL	82H	数据指针低位字节	00000000	DPL0.7	DPL0.6	DPL0.5	DPL0.4	DPL0.3	DPL0.2	DPL0.1	DPL0.0
DPH	83H	数据指针高位字节	00000000	DPH0.7	DPH0.6	DPH0.5	DPH0.4	DPH0.3	DPH0.2	DPH0.1	DPH0.0
DPL1	84H	数据指针1低位字节	00000000	DPL1.7	DPL1.6	DPL1.5	DPL1.4	DPL1.3	DPL1.2	DPL1.1	DPL1.0
DPH1	85H	数据指针1高位字节	00000000	DPH1.7	DPH1.6	DPH1.5	DPH1.4	DPH1.3	DPH1.2	DPH1.1	DPH1.0
INSCON	86H	数据指针选择	-0--00-0	-	BKS0	-	-	DIV	MUL	-	DPS

Table 7.2 电源时钟控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	87H	电源控制	000-0000	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL
SUSLO	8EH	电源控制保护字	00000000	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0

Table 7.3 Flash控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFFSET	FBH Bank0	可编程flash低位字节偏移	00000000	IB_OFFSET.7	IB_OFFSET.6	IB_OFFSET.5	IB_OFFSET.4	IB_OFFSET.3	IB_OFFSET.2	IB_OFFSET.1	IB_OFFSET.0
IB_DATA	FCH Bank0	可编程flash数据寄存器	00000000	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
IB_CON1	F2H Bank0	flash控制寄存器1	00000000	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
IB_CON2	F3H Bank0	flash控制寄存器2	----0000	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
IB_CON3	F4H Bank0	flash控制寄存器3	----0000	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
IB_CON4	F5H Bank0	flash控制寄存器4	----0000	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
IB_CON5	F6H Bank0	flash控制寄存器5	----0000	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
XPAGE	F7H Bank0	编程用地址选择寄存器	00000000	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
FLASHCON	A7H Bank0	flash控制寄存器	------00	-	-	-	-	-	-	CRC_FAC	FAC

Table 7.4 WDT SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	B1H Bank0	看门狗定时器控制寄存器	0-000000*	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0

注意：**表示不同情况的复位决定RSTSTAT寄存器中的复位值，详见WDT章节*

Table 7.5 时钟控制SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	B2H Bank0	系统时钟选择	-11-00--	-	CLKS1	CLKS0	-	HFON	FS	-	-

Table 7.6 中断 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	A8H Bank0	中断允许控制0	00000000	EA	EADC	ET3	ES0	ET5	EX1	ETK	EX0
IEN1	A9H Bank0	中断允许控制1	-0000000	-	ELPD	EX2	EX3	EX4	ET4	ELED	ETWI
IEN2	AAH Bank0	中断允许控制2	-0000000	-	EPWM1	EPCA0	ESPI	EPWM0	ECRC	ES2	ES1
IENC	BAH Bank0	中断通道允许控制	00000000	EXS47	EXS46	EXS45	EXS44	EXS43	EXS42	EXS41	EXS40
IPL0	B8H Bank0	中断优先权控制低位0	00000000	PINTL	PADCL	PT3L	PSL	PT5L	PX1L	PTKL	PX0L
IPH0	B4H Bank0	中断优先权控制高位0	00000000	PINTH	PADCH	PT3H	PSH	PT5H	PX1H	PTKH	PX0H
IPL1	B9H Bank0	中断优先权控制低位1	-0000000	-	PLPDL	PEX2L	PX3L	PX4L	PT4L	PLEDL	PTWIL
IPH1	B5H Bank0	中断优先权控制高位1	-0000000	-	PLPDH	PEX2H	PX3H	PX4H	PT4H	PLEDH	PTWIH
EXF0	E8H Bank0	外部中断寄存器0	00000000	IT4.1	IT4.0	IT3.1	IT3.0	IT2.1	IT2.0	IE3	IE2
EXF1	D8H Bank0	外部中断寄存器1	00000000	IF47	IF46	IF45	IF44	IF43	IF42	IF41	IF40
ELEDCON	EFH Bank0	LED中断允许控制	------00	-	-	-	-	-	-	LEDFY	LEDCY
EXCON	8BH Bank0	外部中断采样控制	00000000	I1PS1	I1PS0	I1SN1	I1SN0	I0PS1	I0PS0	I0SN1	I0SN0
TCON	88H Bank0	外部中断0/1控制模式寄存器	----0000	-	-	-	-	IE1	IT1	IE0	IT0

Table 7.7 TWI SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWICON	C8H	TWI控制寄存器	00000000	TOUT	ENTWI	STA	STO	TWINT	AA	TFREE	EFREE
TWISTA	DFH	TWI状态寄存器	11111000	TWISTA.7	TWISTA.6	TWISTA.5	TWISTA.4	TWISTA.3	CR.1	CR.0	ETOT
TWIBR	8AH	TWI比特率寄存器	00000000	TWIBR.7	TWIBR.6	TWIBR.5	TWIBR.4	TWIBR.3	TWIBR.2	TWIBR.1	TWIBR.0
TWITOUT	FEH	TWI总线超时计数寄存器	00----0-	CNT1	CNT0	-	-	-	-	TWIPCR	-
TWIDAT	8DH	TWI数据寄存器	00000000	TWIDAT.7	TWIDAT.6	TWIDAT.5	TWIDAT.4	TWIDAT.3	TWIDAT.2	TWIDAT.1	TWIDAT.0
TWIADR	8CH	TWI地址寄存器	00000000	TWA.6	TWA.5	TWA.4	TWA.3	TWA.2	TWA.1	TWA.0	GC
TWIAMR	8FH	TWI地址屏蔽寄存器	00000000	TWIAMR.7	TWIAMR.6	TWIAMR.5	TWIAMR.4	TWIAMR.3	TWIAMR.2	TWIAMR.1	CTRTOUT
TWTFREE	89H	TWI高电平超时计数寄存器	00000000	TWTFREE.7	TWTFREE.6	TWTFREE.5	TWTFREE.4	TWTFREE.3	TWTFREE.2	TWTFREE.1	TWTFREE.0

Table 7.8 端口SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0	80H Bank0	8位端口0	00000000	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1	90H Bank0	8位端口1	00000000	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2	A0H Bank0	8位端口2	00000000	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
P3	B0H Bank0	8位端口3	00000000	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
P4	C0H Bank0	8位端口4	00000000	P4.7	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0
P5	80H Bank1	6位端口5	--000000	-	-	P5.5	P5.4	P5.3	P5.2	P5.1	P5.0
P0CR	E1H Bank0	端口0输入/输出方向控制	00000000	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR	E2H Bank0	端口1输入/输出方向控制	00000000	P1CR.7	P1CR.6	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR	E3H Bank0	端口2输入/输出方向控制	00000000	P2CR.7	P2CR.6	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P3CR	E4H Bank0	端口3输入/输出方向控制	00000000	P3CR.7	P3CR.6	P3CR.5	P3CR.4	P3CR.3	P3CR.2	P3CR.1	P3CR.0
P4CR	E5H Bank0	端口4输入/输出方向控制	00000000	P4CR.7	P4CR.6	P4CR.5	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
P5CR	E1H Bank1	端口5输入/输出方向控制	--000000	-	-	P5CR.5	P5CR.4	P5CR.3	P5CR.2	P5CR.1	P5CR.0
P0PCR	E9H Bank0	端口0内部上拉允许	00000000	P0PCR.7	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR	EAH Bank0	端口1内部上拉允许	00000000	P1PCR.7	P1PCR.6	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR	EBH Bank0	端口2内部上拉允许	00000000	P2PCR.7	P2PCR.6	P2PCR.5	P2PCR.4	P2PCR.3	P2PCR.2	P2PCR.1	P2PCR.0
P3PCR	ECH Bank0	端口3内部上拉允许	00000000	P3PCR.7	P3PCR.6	P3PCR.5	P3PCR.4	P3PCR.3	P3PCR.2	P3PCR.1	P3PCR.0
P4PCR	EDH Bank0	端口4内部上拉允许	00000000	P4PCR.7	P4PCR.6	P4PCR.5	P4PCR.4	P4PCR.3	P4PCR.2	P4PCR.1	P4PCR.0
P5PCR	E9H Bank1	端口5内部上拉允许	--000000	-	-	P5PCR.5	P5PCR.4	P5PCR.3	P5PCR.2	P5PCR.1	P5PCR.0
UTOS	EEH Bank0	EUART输出模式选择	-----000	-	-	-	-	-	ES2	ES1	ES0

Table 7.9 定时器 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T3CON	88H Bank1	定时器/计数器3控制寄存器	0-00-000	TF3	-	T3PS.1	T3PS.0	-	TR3	T3CLKS.1	T3CLKS.0
TL3	8CH Bank1	定时器/计数器3低位字节	00000000	TL3.7	TL3.6	TL3.5	TL3.4	TL3.3	TL3.2	TL3.1	TL3.0
TH3	8DH Bank1	定时器/计数器3高位字节	00000000	TH3.7	TH3.6	TH3.5	TH3.4	TH3.3	TH3.2	TH3.1	TH3.0
T4CON	C8H Bank1	定时器/计数器4控制寄存器	00000000	TF4	TC4	T4PS1	T4PS0	T4M1	T4M0	TR4	T4CLKS
TL4	CCH Bank1	定时器/计数器4低位字节	00000000	TL4.7	TL4.6	TL4.5	TL4.4	TL4.3	TL4.2	TL4.1	TL4.0
TH4	CDH Bank1	定时器/计数器4高位字节	00000000	TH4.7	TH4.6	TH4.5	TH4.4	TH4.3	TH4.2	TH4.1	TH4.0
T5CON	C0H Bank1	定时器/计数器5控制寄存器	0-00--0-	TF5	-	T5PS1	T5PS0	-	-	TR5	-
TL5	CEH Bank1	定时器/计数器5低位字节	00000000	TL5.7	TL5.6	TL5.5	TL5.4	TL5.3	TL5.2	TL5.1	TL5.0
TH5	CFH Bank1	定时器/计数器5高位字节	00000000	TH5.7	TH5.6	TH5.5	TH5.4	TH5.3	TH5.2	TH5.1	TH5.0

Table 7.10 PCA SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0CF	98H Bank1	PCA0标志寄存器	0-----00	CF0	-	-	-	-	-	P0CCF1	P0CCF0
P0CMD	99H Bank1	PCA0方式寄存器	00---000	ECF0	P0SDEN	-	-	-	P0CPS2	P0CPS1	P0CPS0
P0CPM0	9AH Bank1	PCA0模块0捕捉/比较寄存器	00000000	P0SMP0	P0SMN0	P0FSP0	P0FSN0	P0ECOM0	P0TCP0	P0MAT0	P0ECCF0
P0CPM1	9BH Bank1	PCA0模块1捕捉/比较寄存器	00000000	P0SMP1	P0SMN1	P0FSP1	P0FSN1	P0ECOM1	P0TCP1	P0MAT1	P0ECCF1
P0TOPL	9EH Bank1	PCA0计数最大值低位字节	11111111	P0TOPL.7	P0TOPL.6	P0TOPL.5	P0TOPL.4	P0TOPL.3	P0TOPL.2	P0TOPL.1	P0TOPL.0
P0TOPH	9FH Bank1	PCA0计数最大值高位字节	11111111	P0TOPH.7	P0TOPH.6	P0TOPH.5	P0TOPH.4	P0TOPH.3	P0TOPH.2	P0TOPH.1	P0TOPH.0
P0CPL0	9CH Bank1	PCA0模块0比较捕捉寄存器低位字节	00000000	P0CPL0.7	P0CPL0.6	P0CPL0.5	P0CPL0.4	P0CPL0.3	P0CPL0.2	P0CPL0.1	P0CPL0.0

续上表

P0CPH0	9DH Bank1	PCA0模块0比较捕捉寄存器高位字节	00000000	P0CPH0.7	P0CPH0.6	P0CPH0.5	P0CPH0.4	P0CPH0.3	P0CPH0.2	P0CPH0.1	P0CPH0.0
P0CPL1	ACH Bank1	PCA0模块1比较捕捉寄存器低位字节	00000000	P0CPL1.7	P0CPL1.6	P0CPL1.5	P0CPL1.4	P0CPL1.3	P0CPL1.2	P0CPL1.1	P0CPL1.0
P0CPH1	ADH Bank1	PCA0模块1比较捕捉寄存器高位字节	00000000	P0CPH1.7	P0CPH1.6	P0CPH1.5	P0CPH1.4	P0CPH1.3	P0CPH1.2	P0CPH1.1	P0CPH1.0
PCACON	D8H Bank1	PCA使能寄存器	-------0	-	-	-	-	-	-	-	PR0
P0FORCE	DCH Bank1	PCA0强制输出控制寄存器	--00--00	-	-	P0OSC1	P0OSC0	-	-	P0FCO1	P0FCO0

Table 7.11 EUART SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	87H Bank0	电源和串行控制	00000000	SMOD	SSTAT	SSTAT1	SSTAT2	GF1	GF0	PD	IDL
SCON	98H Bank0	EUART0串行控制	00000000	SM0/FE	SM1/RXOV	SM2/TXCOL	REN	TB8	RB8	TI	RI
SBUF	99H Bank0	EUART0串行数据缓冲器	00000000	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
SADEN	9BH Bank0	EUART0从属地址掩码	00000000	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
SADDR	9AH Bank0	EUART0从属地址	00000000	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
SBRTH	9DH Bank0	EUART0波特率发生器高位	00000000	SBRTEN	SBRT.14	SBRT.13	SBRT.12	SBRT.11	SBRT.10	SBRT.9	SBRT.8
SBRTL	9CH Bank0	EUART0波特率发生器低位	00000000	SBRT.7	SBRT.6	SBRT.5	SBRT.4	SBRT.3	SBRT.2	SBRT.1	SBRT.0
SFINE	9EH Bank0	EUART0波特率发生器微调	----0000	-	-	-	-	SFINE.3	SFINE.2	SFINE.1	SFINE.0
SCON1	A0H Bank1	EUART1串行控制	00000000	SM10/FE1	SM11/ RXOV1	SM12/ TXCOL1	REN1	TB81	RB81	TI1	RI1
SBUF1	A1H Bank1	EUART1串行数据缓冲器	00000000	SBUF1.7	SBUF1.6	SBUF1.5	SBUF1.4	SBUF1.3	SBUF1.2	SBUF1.1	SBUF1.0
SADEN1	A3H Bank1	EUART1从属地址掩码	00000000	SADEN1.7	SADEN1.6	SADEN1.5	SADEN1.4	SADEN1.3	SADEN1.2	SADEN1.1	SADEN1.0

续上表

SADDR1	A2H Bank1	EUART1从属地址	00000000	SADDR1.7	SADDR1.6	SADDR1.5	SADDR1.4	SADDR1.3	SADDR1.2	SADDR1.1	SADDR1.0
SBRTH1	A5H Bank1	EUART1波特率发生器高位	00000000	SBRTEN	SBRT1.14	SBRT1.13	SBRT1.12	SBRT1.11	SBRT1.10	SBRT1.9	SBRT1.8
SBRTL1	A4H Bank1	EUART1波特率发生器低位	00000000	SBRT1.7	SBRT1.6	SBRT1.5	SBRT1.4	SBRT1.3	SBRT1.2	SBRT1.1	SBRT1.0
SFINE1	A6H Bank1	EUART1波特率发生器微调	----0000	-	-	-	-	SFINE1.3	SFINE1.2	SFINE1.1	SFINE1.0
PCON1	A7H Bank1	串行控制寄存器	00------	SMOD1	SSTAT1	-	-	-	-	-	-
SCON2	90H Bank1	EUART2串行控制	00000000	SM10/FE2	SM11/ RXOV2	SM12/ TXCOL2	REN2	TB82	RB82	TI2	RI2
SBUF2	91H Bank1	EUART2串行数据缓冲器	00000000	SBUF2.7	SBUF2.6	SBUF2.5	SBUF2.4	SBUF2.3	SBUF2.2	SBUF2.1	SBUF2.0
SADEN2	93H Bank1	EUART2从属地址掩码	00000000	SADEN2.7	SADEN2.6	SADEN2.5	SADEN2.4	SADEN2.3	SADEN2.2	SADEN2.1	SADEN2.0
SADDR2	92H Bank1	EUART2从属地址	00000000	SADDR2.7	SADDR2.6	SADDR2.5	SADDR2.4	SADDR2.3	SADDR2.2	SADDR2.1	SADDR2.0
SBRTH2	95H Bank1	EUART2波特率发生器高位	00000000	SBRTEN	SBRT2.14	SBRT2.13	SBRT2.12	SBRT2.11	SBRT2.10	SBRT2.9	SBRT2.8
SBRTL2	94H Bank1	EUART2波特率发生器低位	00000000	SBRT2.7	SBRT2.6	SBRT2.5	SBRT2.4	SBRT2.3	SBRT2.2	SBRT2.1	SBRT2.0
SFINE2	96H Bank1	EUART2波特率发生器微调	----0000	-	-	-	-	SFINE2.3	SFINE2.2	SFINE2.1	SFINE2.0
PCON2	97H Bank1	串行控制寄存器	00------	SMOD2	SSTAT2	-	-	-	-	-	-

Table 7.12 SPI SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPCON	A2H Bank0	SPI控制寄存器	00000000	DIR	MSTR	CPHA	CPOL	SSDIS	SPR2	SPR1	SPR0
SPSTA	F8H Bank0	SPI状态寄存器	00000---	SPEN	SPIF	MODF	WCOL	RXOV	-	-	-
SPDAT	A3H Bank0	SPI数据寄存器	00000000	SPDAT7	SPDAT6	SPDAT5	SPDAT4	SPDAT3	SPDAT2	SPDAT1	SPDAT0

Table 7.13 ADC SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON1	93H Bank0	ADC控制1	00-00000	ADON	ADCIF	-	XTRGEN	PCA TRGEN	PWM TRGEN	TIM TRGEN	GO/$\overline{\text{DONE}}$
ADCON2	92H Bank0	ADC控制2	0000-000	VBG	GRP2	GRP1	GRP0	-	TGAP2	TGAP1	TGAP0
SEQCON	91H Bank0	映射控制寄存器	0----000	ALR	-	-	-	-	REG2	REG1	REG0
SEQCHX	9FH Bank0	ADC通道寄存器	----0000	-	-	-	-	SEQx3	SEQx2	SEQx1	SEQx0
ADCH1	95H Bank0	ADC信道配置	00000000	CH7	CH6	CH5	CH4	CH3	CH2	CH1	CH0
ADCH2	A5H Bank0	ADC信道配置	-------0	-	-	-	-	-	-	-	CH8
ADDXL	96H Bank0	ADC数据低位字节	----0000	-	-	-	-	A3	A2	A1	A0
ADDXH	97H Bank0	ADC数据高位字节	00000000	A11	A10	A9	A8	A7	A6	A5	A4
ADT	94H Bank0	ADC时间配置	00000000	TADC3	TADC2	TADC1	TADC0	TS3	TS2	TS1	TS0

Table 7.14 LED SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LEDCON	D6H Bank0	LED控制寄存器	0-000--0	LEDON	-	MODE	LEDIF	COMIF	-	-	MODSW
DISCOM	ACH Bank0	COM扫描宽度控制寄存器	00000000	DCOM.7	DCOM.6	DCOM.5	DCOM.4	DCOM.3	DCOM.2	DCOM.1	DCOM.0
LEDDZ	D7H Bank0	LED死区宽度控制寄存器	00000000	DZ.7	DZ.6	DZ.5	DZ.4	DZ.3	DZ.2	DZ.1	DZ.0
LEDST	D5H Bank0	LED死区IO状态控制寄存器	-----000	-	-	-	-	-	COMTCP	SEGTCP	ST
SEG01	CCH Bank0	SEG模式选择寄存器1	00000000	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
SEG02	CDH Bank0	SEG模式选择寄存器2	00000000	SEG16	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9
LEDCOM	ABH Bank0	COM模式选择寄存器	00000000	COM8	COM7	COM6	COM5	COM4	COM3	COM2	COM1

Table 7.15 PWM0/1 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0CON	D9H Bank0	PWM0控制寄存器	00000000	PWM0EN	PWM0S	PWM0CK2	PWM0CK1	PWM0CK0	PWM0IE	PWM0IF	PWM0SS
PWM1CON	C1H Bank1	PWM1控制寄存器	00000000	PWM1EN	PWM1S	PWM1CK2	PWM1CK1	PWM1CK0	PWM1IE	PWM1IF	PWM1SS
PWM0PH	DBH Bank0	12位PWM0周期控制低位	----0000	-	-	-	-	PWM0P.11	PWM0P.10	PWM0P.9	PWM0P.8
PWM0PL	DAH Bank0	12位PWM0周期控制高位	00000000	PWM0P.7	PWM0P.6	PWM0P.5	PWM0P.4	PWM0P.3	PWM0P.2	PWM0P.1	PWM0P.0
PWM1PH	C3H Bank1	12位PWM1周期控制高位	----0000	-	-	-	-	PWM1P.11	PWM1P.10	PWM1P.9	PWM1P.8
PWM1PL	C2H Bank1	12位PWM1周期控制低位	00000000	PWM1P.7	PWM1P.6	PWM1P.5	PWM1P.4	PWM1P.3	PWM1P.2	PWM1P.1	PWM1P.0
PWM0DH	DDH Bank0	12位PWM0占空比控制高位	----0000	-	-	-	-	PWM0D.11	PWM0D.10	PWM0D.9	PWM0D.8
PWM0DL	DCH Bank0	12位PWM0占空比控制低位	00000000	PWM0D.7	PWM0D.6	PWM0D.5	PWM0D.4	PWM0D.3	PWM0D.2	PWM0D.1	PWM0D.0
PWM1DH	C5H Bank1	12位PWM1占空比控制高位	----0000	-	-	-	-	PWM1D.11	PWM1D.10	PWM1D.9	PWM1D.8
PWM1DL	C4H Bank1	12位PWM1占空比控制低位	00000000	PWM1D.7	PWM1D.6	PWM1D.5	PWM1D.4	PWM1D.3	PWM1D.2	PWM1D.1	PWM1D.0

Table 7.16 LPD SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LPDCON	B3H Bank0	LPD控制	00000---	LPDEN	LPDF	LPDV	LPDIF	LPDMD	-	-	-
LPDSEL	BBH Bank0	LPD检测档位寄存器	----0000	-	-	-	-	LPDS3	LPDS2	LPDS1	LPDS0

Table 7.17 CRC SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CRCCON	FDH Bank0	CRC校验控制	00--0000	CRC_GO	CRCIF	-	-	CRCADR3	CRCADR2	CRCADR1	CRCADR0
CRCDL	F9H Bank0	CRC校验结果低位	00000000	CRCD7	CRCD6	CRCD5	CRCD4	CRCD3	CRCD2	CRCD1	CRCD0
CRCDH	FAH Bank0	CRC校验结果高位	00000000	CRCD15	CRCD14	CRCD13	CRCD12	CRCD11	CRCD10	CRCD9	CRCD8

Table 7.18 TK SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TKCON1	C1H Bank0	TK功能控制寄存器	0-000-00	TKCON	-	TKGO/ DONE	DATACON	MODE	-	FSW1	FSW0
TKF0	C7H Bank0	TK中断标志位寄存器	-0000---	-	IFERR	IFGO	IFAVE	IFCOUNT	-	-	-
TKU1	C9H Bank0	TK通道选择寄存器1	00000000	TK8	TK7	TK6	TK5	TK4	TK3	TK2	TK1
TKU2	CAH Bank0	TK通道选择寄存器2	00000000	TK16	TK15	TK14	TK13	TK12	TK11	TK10	TK9
TKU3	CBH Bank0	TK通道选择寄存器3	00000000	TK24	TK23	TK22	TK21	TK20	TK19	TK18	TK17
TKDIV01	C3H Bank0	TK放大系数寄存器1	00000000	DIV7	DIV6	DIV5	DIV4	DIV3	DIV2	DIV1	DIV0
TKDIV02	C4H Bank0	TK放大系数寄存器2	00000000	DIV15	DIV14	DIV13	DIV12	DIV11	DIV10	DIV9	DIV8
TKDIV03	C5H Bank0	TK放大系数寄存器3	00000000	DIV23	DIV22	DIV21	DIV20	DIV19	DIV18	DIV17	DIV16
TKDIV04	C6H Bank0	TK放大系数寄存器4	----0000	-	-	-	-	DIV27	DIV26	DIV25	DIV24
TKVREF	CEH Bank0	基准电压源选择寄存器	00000000	VREF1	VREF0	CMPD1	CMPD0	VTK1	VTK0	TUNE1	TUNE0
TKST	CFH Bank0	触摸按键频率选择寄存器	-0000000	-	ST.6	ST.5	ST.4	ST.3	ST.2	ST.1	ST.0
TKRANDOM	C2H Bank0	触摸按键频率选择寄存器	000--000	TKRADON	TKOFFSET	TKHYSW	-	-	TKOSM	RANDOM1	RANDOM0
TKW	B7H Bank0	TK通道错误显示寄存器	---00000	-	-	-	TW.4	TW.3	TW.2	TW.1	TW.0
P0SS	BCH Bank0	端口功能控制寄存器	-0000000	-	P0SS.6	P0SS.5	P0SS.4	P0SS.3	P0SS.2	P0SS.1	P0SS.0
P1SS	BDH Bank0	端口功能控制寄存器	00000000	P1SS.7	P1SS.6	P1SS.5	P1SS.4	P1SS.3	P1SS.2	P1SS.1	P1SS.0
P4SS	BEH Bank0	端口功能控制寄存器	--00000-	-	-	P4SS.5	P4SS.4	P4SS.3	P4SS.2	P4SS.1	-
P5SS	BFH Bank0	端口功能控制寄存器	----0000	-	-	-	-	P5SS.3	P5SS.2	P5SS.1	P5SS.0

Table 7.19 LCM SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
UART0CR	E2H Bank1	TXD0&RXD0引脚配置寄存器	-001-000	-	TX0CR2	TX0CR1	TX0CR0	-	RX0CR2	RX0CR1	RX0CR0
UART1CR	E3H Bank1	TXD1&RXD1引脚配置寄存器	-001-000	-	TX1CR2	TX1CR1	TX1CR0	-	RX1CR2	RX1CR1	RX1CR0
TWICR	E5H Bank1	SCK&SDA引脚配置寄存器	-010-011	-	SCKCR2	SCKCR1	SCKCR0	-	SDACR2	SDACR1	SDACR0
PWMCR	E6H Bank1	PWM0&PWM1引脚配置寄存器	-000-000	-	PW1CR2	PW1CR1	PW1CR0	-	PW0CR2	PW0CR1	PW0CR0
CEXCR	E7H Bank1	P0CEX1&P0CEX0引脚配置寄存器	-010-000	-	CE1CR2	CE1CR1	CE1CR0	-	CE0CR2	CE0CR1	CE0CR0
ECICR	EAH Bank1	ECI0&INT2引脚配置寄存器	-000-000	-	INT2CR2	INT2CR1	INT2CR0	-	ECICR2	ECICR1	ECICR0

注意： *- : 保留位。*

SFR映像图

Bank0

	可位寻址	不可位寻址							
	0/8	*1/9*	*2/A*	*3/B*	*4/C*	*5/D*	*6/E*	*7/F*	
F8H	SPSTA	CRCDL	CRCDH	IB_OFFSET	IB_DATA	CRCCON	TWITOUT		FFH
F0H	B	AUXC	IB_CON1	IB_CON2	IB_CON3	IB_CON4	IB_CON5	XPAGE	F7H
E8H	EXF0	P0PCR	P1PCR	P2PCR	P3PCR	P4PCR	UTOS	ELEDCON	EFH
E0H	ACC	P0CR	P1CR	P2CR	P3CR	P4CR	-	-	E7H
D8H	EXF1	PWM0CON	PWM0PL	PWM0PH	PWM0DL	PWM0DH	-	TWISTA	DFH
D0H	PSW	-	-	-	-	LEDST	LEDCON	LEDDZ	D7H
C8H	TWICON	TKU1	TKU2	TKU3	SEG01	SEG02	TKVREF	TKST	CFH
C0H	P4	TKCON1	TKRANDOM	TKDIV01	TKDIV02	TKDIV03	TKDIV04	TKF0	C7H
B8H	IPL0	IPL1	IENC	LPDSEL	P0SS	P1SS	P4SS	P5SS	BFH
B0H	P3	RSTSTAT	CLKCON	LPDCON	IPH0	IPH1	-	TKW	B7H
A8H	IEN0	IEN1	IEN2	LEDCOM	DISCOM	DISPCLK0	DISPCON1	-	AFH
A0H	P2	-	SPCON	SPDAT	-	ADCH2	-	FLASHCON	A7H
98H	SCON	SBUF	SADDR	SADEN	SBRTL	SBRTH	SFINE	SEQCHX	9FH
90H	P1	SEQCON	ADCON2	ADCON1	ADT	ADCH1	ADDXL	ADDXH	97H
88H	TCON	TWTFREE	TWIBR	EXCON	TWIADR	TWIDAT	SUSLO	TWIAMR	8FH
80H	P0	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87H
	0/8	*1/9*	*2/A*	*3/B*	*4/C*	*5/D*	*6/E*	7/F	

Bank1

	可位寻址	不可位寻址							
	0/8	*1/9*	*2/A*	*3/B*	*4/C*	*5/D*	*6/E*	*7/F*	
F8H									FFH
F0H	B	AUXC						XPAGE	F7H
E8H		P5PCR	ECICR						EFH
E0H	ACC	P5CR	UART0CR	UART1CR		TWICR	PWMCR	CEXCR	E7H
D8H	PCACON				P0FORCE				DFH
D0H	PSW								D7H
C8H	T4CON				TL4	TH4	TL5	TH5	CFH
C0H	T5CON	PWM1CON	PWM1PL	PWM1PH	PWM1DL	PWM1DH			C7H
B8H	IPL0	IPL1							BFH
B0H					IPH0	IPH1			B7H
A8H	IEN0	IEN1	IEN2		P0CPL1	P0CPH1			AFH
A0H	SCON1	SBUF1	SADDR1	SADEN1	SBRTL1	SBRTH1	SFINE1	PCON1	A7H
98H	P0CF	P0CMD	P0CPM0	P0CPM1	P0CPL0	P0CPH0	P0TOPL	P0TOPH	9FH
90H	SCON2	SBUF2	SADDR2	SADEN2	SBRTL2	SBRTH2	SFINE2	PCON2	97H
88H	T3CON				TL3	TH3	SUSLO		8FH
80H	P5	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87H
	0/8	*1/9*	*2/A*	*3/B*	*4/C*	*5/D*	*6/E*	7/F	

注意：*未使用的SFR地址禁止读写。*

8. 标准功能

8.1 CPU

8.1.1 CPU内核特殊功能寄存器

特性

- CPU内核寄存器：ACC，B，PSW，SP，DPL，DPH

累加器

累加器ACC是一个常用的专用寄存器，指令系统中采用A作为累加器的助记符。

B寄存器

在乘除法指令中，会用到B寄存器。在其它指令中，B寄存器可作为暂存器来使用。

栈指针（SP）

栈指针SP是一个8位专用寄存器，在执行PUSH、各种子程序调用、中断响应等指令时，SP先加1，再将数据压栈；执行POP、RET、RETI等指令时，数据退出堆栈后SP再减1。堆栈栈顶可以是片上内部RAM（00H-FFH）的任意地址，系统复位后，SP初始化为07H，使得堆栈事实上由08H地址开始。

程序状态字（PSW）寄存器

程序状态字（PSW）寄存器包含了程序状态信息。

数据指针（DPTR）

数据指针DPTR是一个16位专用寄存器，其高位字节寄存器用DPH表示，低位字节寄存器用DPL表示。它们既可以作为一个16位寄存器DPTR来处理，也可以作为2个独立的8位寄存器DPH和DPL来处理。

Table 8.1 PSW寄存器

D0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PSW	CY	AC	F0	RS1	RS0	OV	F1	P
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**CY**	**进位标志位** 0：算术或逻辑运算中，没有进位或借位发生 1：算术或逻辑运算中，有进位或借位发生
6	**AC**	**辅助进位标志位** 0：算数逻辑运算中，没有辅助进位或借位发生 1：算数逻辑运算中，有辅助进位或借位发生
5	**F0**	**F0标志位** 用户自定义标志位
4-3	**RS[1:0]**	**R0-R7寄存器页选择位** 00：页0（映射到00H-07H） 01：页1（映射到08H-0FH） 10：页2（映射到10H-17H） 11：页3（映射到18H-1FH）
2	**OV**	**溢出标志位** 0：没有溢出发生 1：有溢出发生
1	**F1**	**F1标志位** 用户自定义标志位
0	**P**	**奇偶校验位** 0：累加器A中值为1的位数为偶数 1：累加器A中值为1的位数为奇数

8.1.2 CPU增强内核特殊功能寄存器

- 扩展的'MUL'和'DIV'指令：16位*8位，16位/8位
- 双数据指针
- CPU增强内核寄存器：AUXC，DPL1，DPH1，INSCON

SH79F6481A扩展了'MUL'和'DIV'的指令，使用一个新寄存器-AUXC寄存器保存运算数据的高8位，以实现16位运算。在16位乘除法指令中，会用到AUXC寄存器。在其它指令中，AUXC寄存器可作为暂存器来使用。

CPU在复位后进入标准模式，'MUL'和'DIV'的指令操作和标准8051指令操作一致。当INSCON寄存器的相应位置1后，'MUL'和'DIV'指令的16位操作功能被打开。

	操作		结果		
			A	B	AUXC
MUL	INSCON.2 = 0；8位模式	(A)*(B)	低位字节	高位字节	---
	INSCON.2 = 1；16位模式	(AUXC A)*(B)	低位字节	中位字节	高位字节
DIV	INSCON.3 = 0；8位模式	(A)/(B)	商低位字节	余数	---
	INSCON.3 = 1；16位模式	(AUXC A)/(B)	商低位字节	余数	商高位字节

双数据指针

使用双数据指针能加速数据存储移动。标准数据指针被命名为DPTR而新型数据指针命名为DPTR1。

数据指针DPTR1与DPTR类似，是一个16位专用寄存器，其高位字节寄存器用DPH1表示，低位字节寄存器用DPL1表示。它们既可以作为一个16位寄存器DPTR1来处理，也可以作为2个独立的8位寄存器DPH1和DPL1来处理。

通过对INSCON寄存器中的DPS位置1或清0选择两个数据指针中的一个。所有读取或操作DPTR的相关指令将会选择最近一次选择的数据指针。

8.1.3 寄存器

Table 8.2 数据指针选择寄存器

86H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
INSCON	-	BKS0	-	-	DIV	MUL	-	DPS
读/写	-	读/写	-	-	读/写	读/写	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	-	-	0	0	-	0

位编号	位符号	说明
6	BKS0	**特殊功能寄存器页选择位** 0：选择特殊功能寄存器页0 1：选择特殊功能寄存器页1
3	DIV	**16位/8位除法选择位** 0：8位除法 1：16位除法
2	MUL	**16位/8位乘法选择位** 0：8位乘法 1：16位乘法
0	DPS	**数据指针选择位** 0：数据指针 1：数据指针1

8.2 随机数据存储器（RAM）

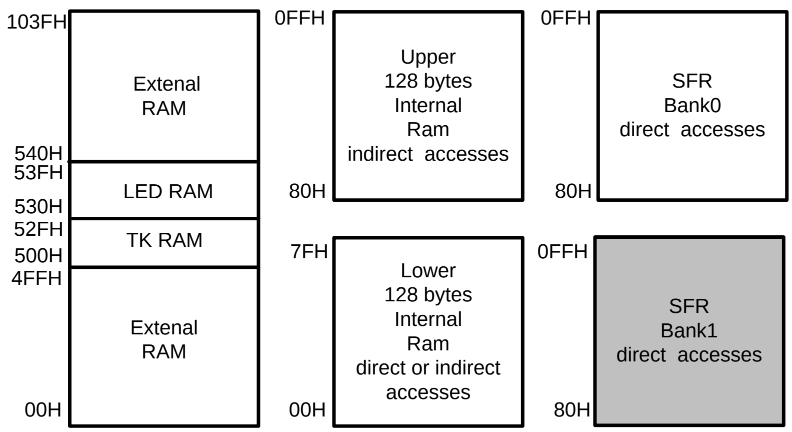
8.2.1 特性

SH79F6481A为数据存储提供了内部RAM和外部RAM。下列为存储器空间分配：

- 低位128字节的RAM（地址从00H到7FH）可直接或间接寻址。
- 高位128字节的RAM（地址从80H到FFH）只能间接寻址。
- 特殊功能寄存器（SFR，地址从80H到FFH）只能直接寻址。
- 外部RAM可通过MOVX指令间接访问。

高位128字节的RAM占用的地址空间和SFR相同，但在物理上与SFR的空间是分离的。当一个指令访问高于地址7FH的内部位置时，CPU可以根据访问的指令类型来区分是访问高位128字节数据RAM还是访问SFR。

SH79F6481A在外部数据空间额外提供了4096字节RAM，支持高级语言。SH79F6481A还配置了16字节的LED RAM（530H – 53FH）和48字节的TK RAM（500H-52FH）。



内部和外部RAM配置

SH79F6481A支持传统的访问外部RAM方法。使用“MOVX A，@Ri或MOVX@Ri，A”来访问外部低256字节RAM；使用“MOVX A，@DPTR或MOVX@DPTR，A”来访问外部4096字节RAM。

用户也能用XPAGE寄存器来访问外部RAM，仅用“MOVXA，@Ri或MOVX@Ri，A”指令即可。用户能用XPAGE来表示高于256字节的RAM地址。

在Flash SSP模式下，XPAGE也能用作分段选择器（详见SSP章节）。

注：当使用xdata超过1280时，为防止占用LED/Touch的RAM地址，需调用中颖“SH79F6481A_XDATA.H”头文件。

8.2.2 寄存器

Table 8.3 数据存储页寄存器（XPAGE）

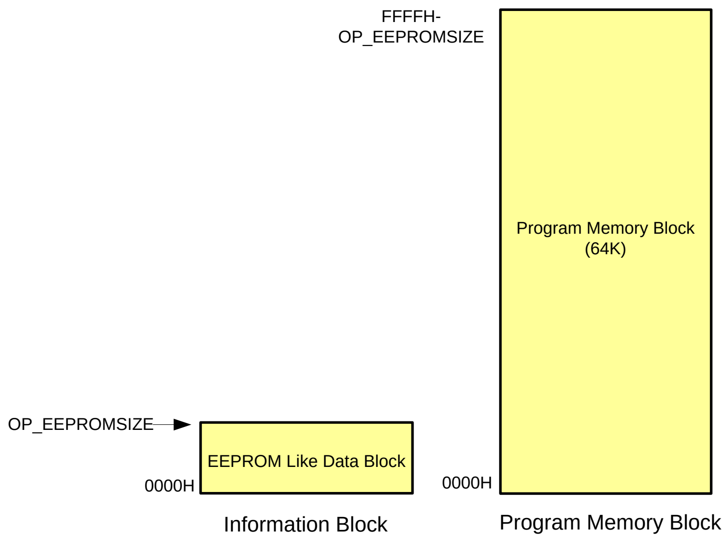
F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-5	**XPAGE[7:5]**	页选择控制中无效
4-0	**XPAGE[4:0]**	RAM页选择控制位

8.3 Flash程序存储器

8.3.1 特性

- Flash 存储器包括 128 X 512Byte 区块，总共 64KB
- 类 EEPROM 存储器 0 - 4KB 代码选项可选
- 在工作电压范围内都能进行编程和擦除操作
- 在线编程（ICP）操作支持写入、读取和擦除操作
- 支持整体/扇区擦除和编程
- 编程/擦除次数：　程序区：至少 10,000 次
  类 EEPROM 区：至少 100,000 次
- 数据保存年限：至少 10 年
- 低功耗



SH79F6481A为存储程序代码内置64K可编程Flash（Program Memory Block），可以通过在线编程（ICP）模式和扇区自编程（SSP）模式对Flash存储器操作。每个扇区512字节。

SH79F6481A还内置最大4096字节的类EEPROM存储区用于存放用户数据，每个扇区512字节，最多支持8个扇区。EEPROM存储区位于Flash存储器，与程序存储区是共享的，举例说明：当OP_EEPROMSIZE = 0000时，即EEPROM大小为4KB，此时程序存储区的大小为64KB-4KB = 60KB；当OP_EEPROMSIZE = 0100时，即EEPROM大小为2KB，此时程序存储区的大小为64KB-2KB = 62KB。具体EEPROM大小选择详见在*代码选项*章节。

Flash操作定义：

在线编程（ICP）模式：通过Flash编程器对Flash存储器进行擦、读、写操作。

扇区自编程（SSP）模式：用户程序代码运行在Program Memory中，对Flash存储器进行擦、读、写操作。

Flash存储器支持以下操作：

(1) 代码保护控制模式编程

SH79F6481A的代码保护功能为用户代码提供了高性能的安全措施。每个分区有四种模式可用。

代码保护模式0：允许/禁止任何编程器的写入/读取操作（不包括整体擦除）。

代码保护模式1：允许/禁止在其它扇区中通过MOVC指令进行读取操作。

代码保护模式2：SSP功能允许/禁止控制，选中后，芯片对code区域的SSP操作（擦除或者写入，不包括读取）是禁止的，但是不会禁止芯片对类EEPROM的操作。

代码保护模式3：客户密码保护，可由客户自设密码，密码由6字节组成。如果将此功能开启，表示在烧写器或仿真器工具对芯片做任何操作（读出，写入，擦除或者仿真）之前先输入这个密码，如果这个密码正确，则芯片允许烧写器或仿真器工具进行相应的操作，反之则报错，无法执行相应操作。

用户必须使用下列方式才能完成代码保护控制模式的设定：

Flash编程器在ICP模式设置相应的保护位，以进入所需的保护模式。SSP模式不支持代码保护控制模式编程。

(2) 整体擦除

无论代码保护控制模式的状态如何，整体擦除操作都将会擦除所有程序、代码选项和代码保护位，但是不会擦除类EEPROM存储区。

用户必须使用下列方式才能完成整体擦除：

Flash编程器在ICP模式发出整体擦除指令，进行整体擦除。SSP模式不支持整体擦除。

(3) 扇区擦除

扇区擦除操作将会擦除所选扇区中内容。用户程序（SSP）和Flash编程器都能执行该操作。

若需用户程序执行该操作，必须禁止所选扇区的代码保护控制模式1和模式2。

若需Flash编程器执行该操作，必须禁止所选扇区的代码保护控制模式0；若代码保护模式3开启，还需输入正确的客户密码。

用户必须使用下列2种方式之一才能完成扇区擦除：

1. Flash编程器在ICP模式发出扇区擦除指令，进行扇区擦除。
2. 通过SSP功能发出扇区擦除指令，进行扇区擦除（详见在扇区自编程章节）。

(4) 类EEPROM存储区擦除

类EEPROM存储区擦除操作将会擦除类EEPROM存储区中的内容。用户程序（SSP）和Flash编程器都能执行该操作。

用户必须使用下列2种方式之一才能完成类EEPROM存储区擦除：

1. Flash编程器在ICP模式发出类EEPROM存储区擦除指令，进行类EEPROM存储区擦除。
2. 通过SSP功能发出类EEPROM存储区擦除指令，进行类EEPROM存储区擦除（详见在扇区自编程章节）。

(5) 写/读代码

读/写代码操作可以将代码从Flash存储器中读出或写入。用户程序（SSP）和Flash编程器都能执行该操作。

若需用户程序执行该操作，必须禁止所选扇区的代码保护控制模式1和模式2。不管安全位设置与否，用户程序都能读/写程序自身所在扇区。

若需编程器执行该操作，必须禁止所选扇区的代码保护控制模式0；若代码保护模式3开启，还需输入正确的客户密码。

用户必须使用下列2种方式之一才能完成写/读代码：

1. Flash编程器在ICP模式发出写/读代码指令，进行写/读代码。
2. 通过SSP功能发出写/读代码指令，进行写/读代码。

(6) 写/读类EEPROM存储区

读/写类EEPROM存储区操作可将数据从类EEPROM存储区中读出/写入。用户程序（SSP）和Flash编程器都能执行该操作。

用户必须使用下列2种方式之一才能完成写/读类EEPROM存储区：

1. Flash编程器在ICP模式发出写/读类EEPROM存储区指令，进行写/读类EEPROM存储区。
2. 通过SSP功能发出写/读类EEPROM存储区指令，进行写/读类EEPROM存储区。

Flash存储器操作汇总

操作	ICP	SSP
代码保护	支持	不支持
扇区擦除	支持（无安全位）	支持（无安全位）
整体擦除	支持	不支持
类EEPROM存储区擦除	支持	支持
写/读代码	支持（无安全位）	支持（无安全位）
读/写类EEPROM存储区	支持	支持

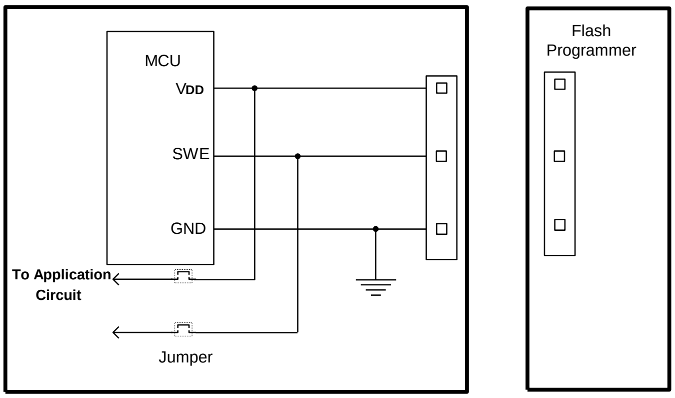
8.3.2 ICP模式下的Flash操作

单线模式

ICP模式为通过Flash编程器对MCU进行编程，可以在MCU焊在用户板上以后编程。ICP模式下，用户系统必须关机后Flash编程器才能通过ICP编程接口刷新Flash存储器。ICP编程接口包括3个引脚（V_{DD}，GND，SWE）。

编程器使用SWE引脚进入编程模式。只有将特定波形输入SWE引脚后，CPU才能进入编程模式。如需详细说明请参考**Flash编程器用户指南。**

在ICP模式中，通过3线接口编程器能完成所有Flash操作。因为编程信号非常敏感，所以使用编程器编程时用户需要先用2个跳线将芯片的编程引脚（V_{DD}，SWE）从应用电路中分离出来，如下图所示。



当采用ICP模式进行操作时，建议按照如下步骤进行操作：

(1) 在开始编程前断开跳线（jumper），从应用电路中分离编程引脚；

(2) 将芯片编程引脚连接至 Flash 编程器编程接口，开始编程；

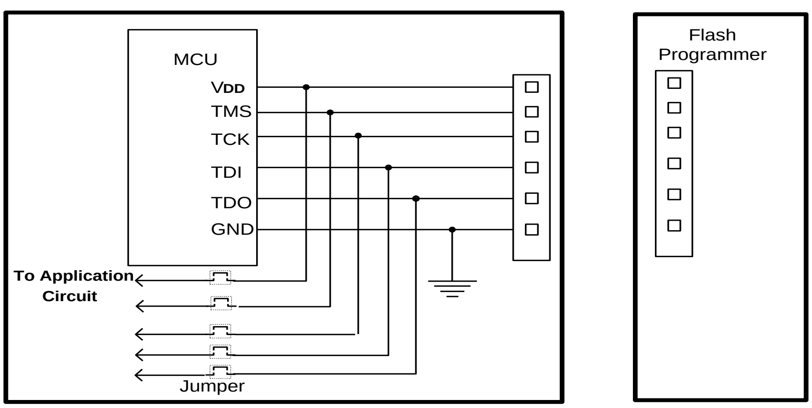
(3) 编程结束后断开 Flash 编程器接口，连接跳线恢复应用电路。

四线模式

ICP模式为通过Flash编程器对MCU进行编程，可以在MCU焊在用户板上以后编程。ICP模式下，用户系统必须关机后Flash编程器才能通过ICP编程接口刷新Flash存储器。ICP编程接口包括6个引脚（V_{DD}，GND，TCK，TDI，TMS，TDO）。

编程器使用4个JTAG引脚（TDO，TDI，TCK，TMS）进入编程模式。只有将特定波形输入4个引脚后，CPU才能进入编程模式。如需详细说明请**参考Flash编程器用户指南**。

在ICP模式中，通过6线接口编程器能完成所有Flash操作。因为编程信号非常敏感，所以使用编程器编程时建议用户需要先用6个跳线将芯片的编程引脚（V_{DD}，GND，TCK，TDI，TMS，TDO）从应用电路中分离出来，如下图所示。



当采用ICP模式进行操作时，建议按照如下步骤进行操作：

(1) 在开始编程前断开跳线（jumper），从应用电路中分离编程引脚；

(2) 将芯片编程引脚连接至Flash编程器编程接口，开始编程；

(3) 编程结束后断开Flash编程器接口，连接跳线恢复应用电路。

如果不加跳线,需保证电源线上的电容负载不超过100uF，4根信号线上的电容负载不超过0.01uf，电阻负载不小于1K阻值。

8.4 扇区自编程（SSP）功能

SH79F6481A支持SSP功能。如果所选扇区未被保护，用户代码可以对任何扇区执行编程操作。一旦该扇区被编程，则在该扇区被擦除之前不能被再次编程。

SH79F6481A内建一个复杂控制流程以避免误入SSP模式导致代码被误修改。为进入SSP模式，IB_CON2 - 5必须满足特定条件。若IB_CON2 - 5不满足特定条件，则无法进入SSP模式。

8.4.1 寄存器

Table 8.4 编程用地址选择寄存器

对于程序存储区，一个扇区为512字节。寄存器定义如下：

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-1	XPAGE[7:1]	被擦除/编程的存储单元扇区号，0000000代表扇区0，依此类推
0	XPAGE[0]	被擦除/编程的存储单元高位地址

Table 8.5 擦除/编程用扇区选择寄存器

对于类EEPROM存储区，一个扇区为512字节，最大8个扇区。寄存器定义如下：

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-4	XPAGE[7:4]	在擦除/编程扇区时无意义
3-1	XPAGE[3:1]	被擦除/编程的类EEPROM扇区号
0	XPAGE[0]	被擦除/编程的存储单元高位地址

类EEPROM块区的访问可通过指令“MOVC A，@A+DPTR”或“MOVC A，@A+PC”实现。

***注意：**需要将FLASHCON寄存器中的FAC位置1。*

Table 8.6 编程用地址偏移寄存器

FBH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFFSET	IB_OFFSET.7	IB_OFFSET.6	IB_OFFSET.5	IB_OFFSET.4	IB_OFFSET.3	IB_OFFSET.2	IB_OFFSET.1	IB_OFFSET.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_OFFSET[7:0]	被编程的存储单元低8位地址

Table 8.7 编程用数据寄存器

FCH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_DATA	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_DATA[7:0]	待编程数据

Table 8.8 SSP型选择寄存器

F2H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON1	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_CON1[7:0]	**SSP操作选择位** 0xE6：扇区擦除 0x6E：存储单元编程

Table 8.9 SSP流程控制寄存器1

F3H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON2	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON2[3:0]	必须为05H，否则Flash编程将会终止

Table 8.10 SSP流程控制寄存器2

F4H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON3	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON3[3:0]	必须为0AH，否则Flash编程将会终止

Table 8.11 SSP流程控制寄存器3

F5H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON4	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

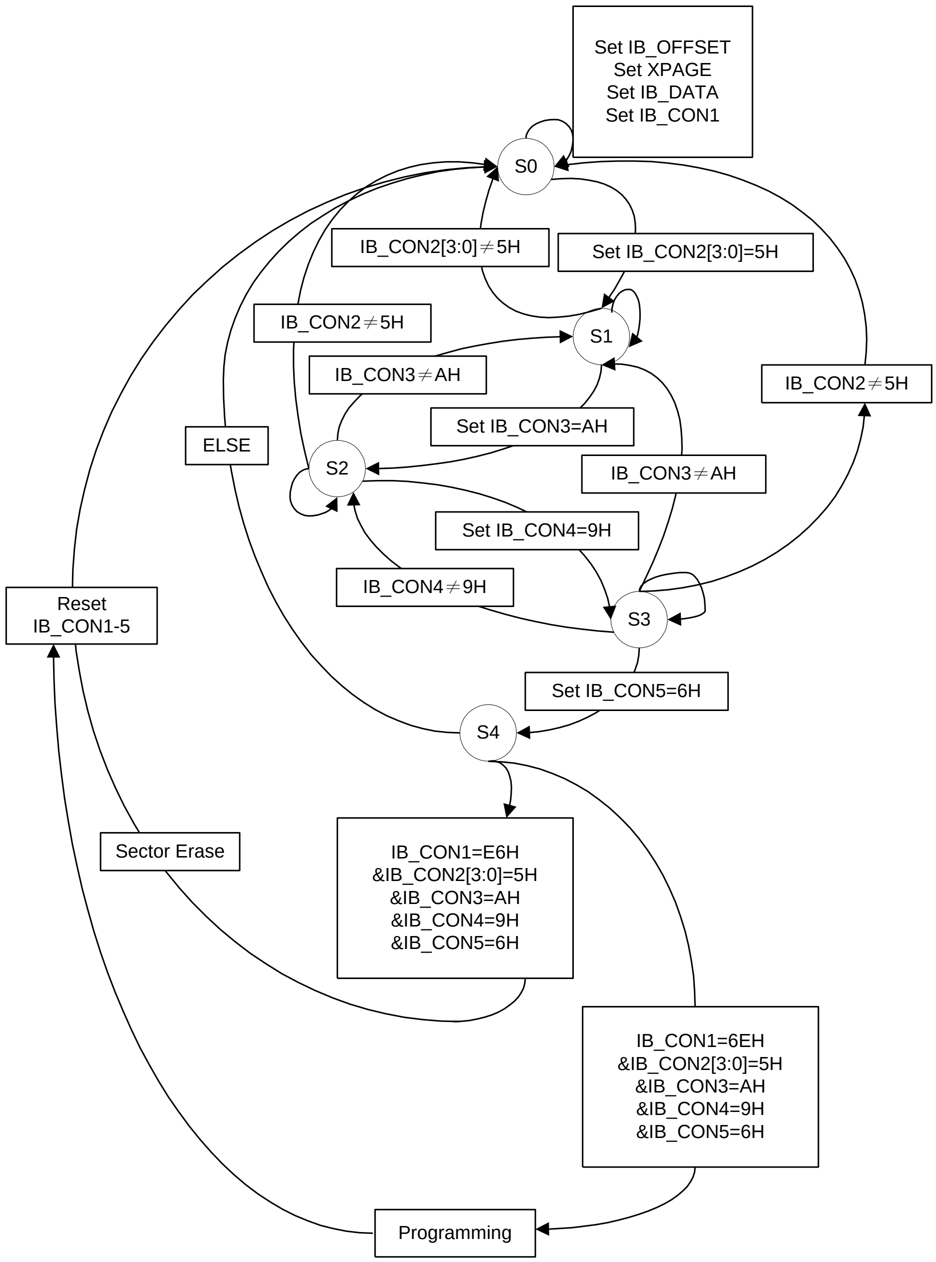
位编号	位符号	说明
3-0	**IB_CON4[3:0]**	必须为09H，否则Flash编程将会终止

Table 8.12 SSP流程控制寄存器4

F6H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON5	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	**IB_CON5[3:0]**	必须为06H，否则Flash编程将会终止

8.4.2 Flash控制流程图



8.4.3 SSP编程注意事项

为确保顺利完成SSP编程，用户软件必须按以下步骤设置：

(1) 用于代码/数据编程：

1. 关闭中断；
2. 根据地址设置XPAGE，IB_OFFSET；
3. 按编程需要，设置IB_DATA；
4. 按照顺序设置IB_CON1 - 5；
5. 添加4个NOP指令；
6. 开始编程，CPU将进入IDLE模式；烧写完成后自动退出IDLE模式；
7. 如需继续写入数据，跳转至第2步；
8. XPAGE寄存器清0，恢复中断设置。

(2) 用于扇区擦除：

1. 关闭中断；
2. 按相应的扇区设置XPAGE；
3. 按照顺序设置IB_CON1 - 5；
4. 添加4个NOP指令；
5. 开始擦除，CPU将进入IDLE模式；擦除完成后自动退出IDLE模式；
6. 如需要继续擦除数据，跳转至第2步；
7. XPAGE寄存器清0，恢复中断设置。

(3) 读取：

使用“MOVC A, @A+DPTR”或者“MOVC A, @A+PC”指令。

(4) 对于类EEPROM区域

对于类EEPROM的操作类似于Flash的操作，即类似上述(1)/(2)/(3)部分的描述。区别在于：

1. 在对类EEPROM进行擦除、写或读之前，应首先将FLASHCON寄存器的最低位FAC位置1。
2. 类EEPROM的扇区为512字节，而不是1024字节。

注意：

(1) 系统时钟不得低于200kHz以确保FLASH的正常编程。

(2) 当不需对类EEPROM操作时，必须将FAC位清0。

8.4.4 可读识别码

SH79F6481A每颗芯片出厂后都固化有一个40位的可读识别码，它的值为0 - 0xffffffffff的随机值，它是无法擦除的（存放在地址信息存储区0x127b - 127f），可以由程序或编程工具读出。

程序读出示例：

```
Unsigned char Temp1，Temp2，Temp3，Temp4，Temp5;
    FLASHCON = 0x01;
    Temp1 = CBYTE[0x127b];
    Temp2 = CBYTE[0x127c];
    Temp3 = CBYTE[0x127d];
    Temp4 = CBYTE[0x127e];
    Temp5 = CBYTE[0x127f];
    FLASHCON = 0x00;
```

FLASHCON寄存器的描述如下：

Table 8.13 访问控制寄存器

A7H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
FLASHCON	-	-	-	-	-	-	CRC_FAC	FAC
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
7-2	**-**	保留位
1	**CRC_FAC**	访问控制 0：对MAIN区做CRC的验证 1：对INFO区做CRC的验证
0	**FAC**	访问控制 0：MOVC指令或者SSP功能访问Main Block区域 1：MOVC指令或者SSP功能访问类EEPROM区域或信息存储区

8.5 系统时钟和振荡器

8.5.1 特性

- 内建24MHz/16MHz，128KHz RC振荡器
- 内建系统时钟分频器

8.5.2 时钟定义

SH79F6481A几个内部时钟定义如下：

OSCCLK：内部高频RC振荡器，内部低频RC振荡器。f_{OSC}定义为OSCCLK的频率。t_{OSC}定义为OSCCLK的周期。

OSCXCLK：内部高频RC振荡器的时钟。f_{OSCX}定义为OSCXCLK的频率。t_{OSCX}定义为OSCXCLK的周期。

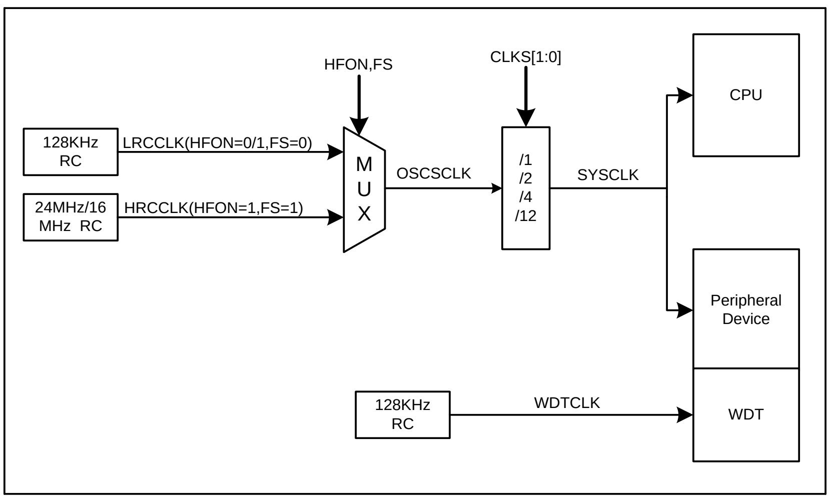
WDTCLK：内部128K RC振荡器时钟。f_{WDT}定义为WDTCLK的频率。t_{WDT}定义为WDTCLK的周期。

OSCSCLK：系统时钟频率分频器的输入时钟。这个时钟可能为OSCCLK或者OSCXCLK。f_{OSCS}定义为OSCSCLK的频率。t_{OSCS}定义为OSCSCLK的周期。

SYSCLK：系统时钟，系统频率分频器的输出时钟。这个时钟为CPU指令周期的时钟。f_{SYS}定义为SYSCLK的频率。t_{SYS}定义为SYSCLK的周期。

8.5.3 概述

SH79F6481A支持2种振荡器类型：内部RC振荡器（24MHz/16MHz，128KHz）。由振荡器产生的基本时钟脉冲提供系统时钟支持CPU及片上外围设备。



注意：

(1) OSCXCLK为内建高频RC；

(2) 当OSCXCLK作为OSCSCLK时（也就是说，HFON = 1和FS = 1），HFON不能软件清0；

(3) 当OSCSCLK从128K切换到OSCXCLK时，假如当时OSCXCLK为关闭状态，则必须按以下步骤依次设置：

a. 设置HFON = 1，打开OSCXCLK

*b. 至少等待振荡器预热时间（详见**振荡器预热**章节）*

c. 设置FS = 1，选择OSCXCLK作为OSCSCLK

当选择双系统时钟时，必须在使能模块之前切为*高频RC*

8.5.4 寄存器

Table 8.14 系统时钟控制寄存器

B2H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	-	CLKS1	CLKS0	-	HFON	FS	-	-
读/写	-	读/写	读/写	-	读/写	读/写	-	-
复位值 (POR/WDT/LVR/PIN)	-	1	1	-	0	0	-	-

位编号	位符号	说明
6-5	**CLKS[1:0]**	**系统时钟频率分频器** 00：f_{SYS} = f_{OSCS} 01：f_{SYS} = f_{OSCS}/2 10：f_{SYS} = f_{OSCS}/4 11：f_{SYS} = f_{OSCS}/12
3	**HFON**	**OSCXCLK开关控制寄存器** 0：关闭OSCXCLK 1：打开OSCXCLK 只有代码选项OP_OSC为0011时（选择128K内部RC振荡器，详见**代码选项**章节），此控制位才有效。
2	**FS**	**频率选择位** 0：选择RC128kHz为OSCSCLK 1：选择OSCXCLK为OSCSCLK 只有代码选项OP_OSC为0011时（选择128K内部RC振荡器，详见**代码选项**章节），此控制位才有效。

8.6 I/O端口

8.6.1 特性

- 46/42个双向I/O端口
- I/O端口可与其它功能共享

SH79F6481A提供46/42个位可编程双向I/O端口。端口数据在寄存器Px中。每个I/O口均有内部上拉电阻。端口控制寄存器（PxCRy）控制端口是作为输入或者输出。当端口作为输入时，每个I/O端口带有由PxPCRy控制的内部上拉电阻（x = 0-5，y = 0-7）。

SH79F6481A的有些I/O引脚能与选择功能共享。当所有功能都允许时，在CPU中存在优先权以避免功能冲突。（详见**端口共享**章节）。

未使用的I/O需要设置输出低（保持低电平），避免引脚浮动导致的漏电及干扰。

为了保证系统及引脚部分工作稳定，PxCR、Px、PxPCR寄存器需要切换寄存器页并且将PxCR设置成0xFF，Px及PxPCR寄存器设置成0x00，I/O寄存器章节中未定义位也需要设置输出低（保持低电平）。

8.6.2 寄存器

Table 8.15 端口控制寄存器

E1H - E5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0CR (E1H, Bank0)	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR (E2H, Bank0)	P1CR.7	P1CR.6	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR (E3H, Bank0)	P2CR.7	P2CR.6	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P3CR (E4H, Bank0)	P3CR.7	P3CR.6	P3CR.5	P3CR.4	P3CR.3	P3CR.2	P3CR.1	P3CR.0
P4CR (E5H, Bank0)	P4CR.7	P4CR.6	P4CR.5	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
P5CR (E1H, Bank1)	-	-	P5CR.5	P5CR.4	P5CR.3	P5CR.2	P5CR.1	P5CR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**PxCRy x = 0-5, y = 0-7**	**端口输入/输出控制寄存器** 0：输入模式 1：输出模式

Table 8.16 端口上拉电阻控制寄存器

E9H - EDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0PCR (E9H, Bank0)	P0PCR.7	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR (EAH, Bank0)	P1PCR.7	P1PCR.6	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR (EBH, Bank0)	P2PCR.7	P2PCR.6	P2PCR.5	P2PCR.4	P2PCR.3	P2PCR.2	P2PCR.1	P2PCR.0
P3PCR (ECH, Bank0)	P3PCR.7	P3PCR.6	P3PCR.5	P3PCR.4	P3PCR.3	P3PCR.2	P3PCR.1	P3PCR.0
P4PCR (EDH, Bank0)	P4PCR.7	P4PCR.6	P4PCR.5	P4PCR.4	P4PCR.3	P4PCR.2	P4PCR.1	P4PCR.0
P5PCR (E9H, Bank1)	-	-	P5PCR.5	P5PCR.4	P5PCR.3	P5PCR.2	P5PCR.1	P5PCR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**PxPCRy x = 0-5, y = 0-7**	**输入端口内部上拉电阻控制** 0：内部上拉电阻关闭 1：内部上拉电阻开启

Table 8.17 端口数据寄存器

80H - C0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0 (80H, Bank0)	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1 (90H, Bank0)	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2 (A0H, Bank0)	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
P3 (B0H, Bank0)	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
P4 (C0H, Bank0)	P4.7	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0
P5 (80H, Bank1)	-	-	P5.5	P5.4	P5.3	P5.2	P5.1	P5.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**Px.y x = 0-5, y = 0-7**	端口数据寄存器

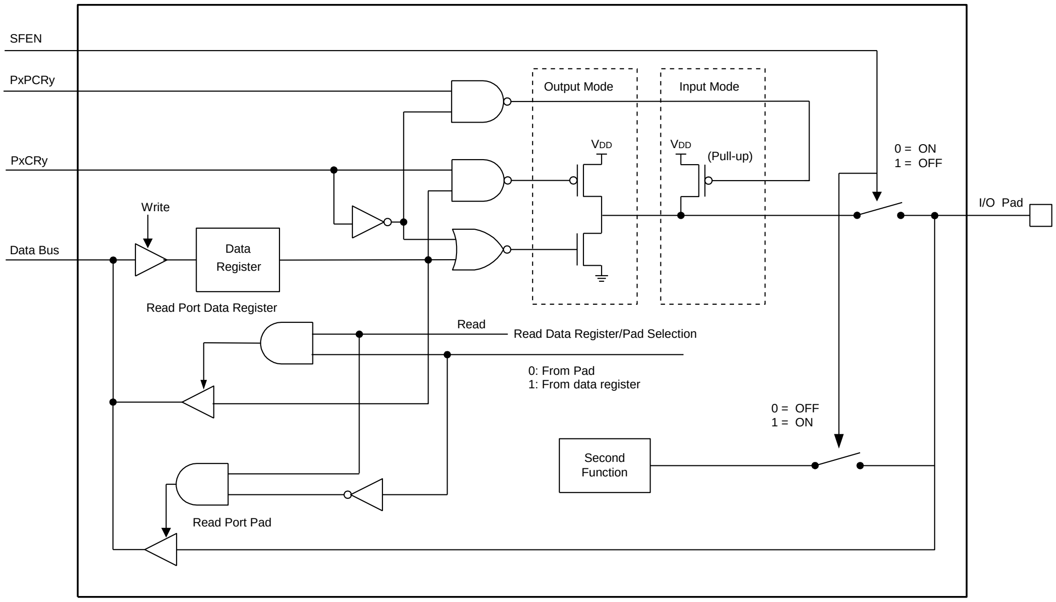
Table 8.18 UART（2-0）端口模式选择寄存器

EEH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
UTOS	-	-	-	-	-	ES2	ES1	ES0
读/写	-	-	-	-	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	0	0	0

位编号	位符号	说明
2-0	**ESx x = 2-0**	**RXDx输入电平逻辑控制位** 0：输入高电平阈值为0.8V_{DD}，输入低电平阈值为0.2V_{DD} (带施密特) 1：输入高电平阈值为2.0V，输入低电平阈值为0.8V (V_{DD} = 4.5 - 5.5V) (TTL逻辑) 输入高电平阈值为0.25V_{DD}+0.8，输入低电平阈值为0.15V_{DD} (V_{DD} = 2.7 - 4.5V) ***注意:*** *(1) Power-Down模式下，TTL逻辑无效，若软件中PD下仍保持开启状态，请将相应IO口的上拉打开。* *(2) 如选择为非RXD的其它功能时，请将UTOS相应bit清0。*

注意：*TTL电平特性，详情请见电气特性。*

8.6.3 端口模块图



注意：

(1) 输入端口读操作直接读引脚电平。

(2) 输出端口读操作的输入源有两种，一种是从端口数据寄存器读取，另一种是直接读引脚电平。

(3) 用读取指令来区分：读-改-写指令是读寄存器，而其它指令读引脚电平。

(4) 不管端口是否共享为其它功能，对端口写操作都是针对端口数据寄存器。

8.6.4 端口共享

46个双向I/O端口也能共享作为第二或第三种特殊功能。共享优先级按照外部最高内部最低的规则：

在**引脚配置图**中引脚最外边标注功能享有最高优先级，最里边标注功能享有最低优先级。这意味着一个引脚已经使用较高优先级功能（如果被允许的话），就不能用作较低优先级功能，即使较低优先级功能被允许。只有较高优先级功能由硬件或软件关闭后，相应的引脚才能用作较低优先级功能。上拉电阻也由相同规则控制。

当允许端口复用为其它功能时，用户可以修改PxCR、PxPCR（x = 0-5），但在复用的其它功能被禁止前，这些操作不会影响端口状态。

当允许端口复用为其它功能时，任何对端口的读写操作只会影响到数据寄存器的值，端口引脚值保持不变，直到复用的其它功能关闭。

在设置LCM功能时，请注意LCM为可选功能引脚，优先级比普通I/O高，比其它任何功能都低。在端口共享不添加描述。

PORT0：

- INT0：外部中断0（P0.4）
- INT1：外部中断1（P0.5）
- INT3：外部中断3（P0.7）
- T4：定时器4外部输入/波特率时钟输出（P0.3）
- TK9-TK15（P0.0-P0.6）
- C：触摸按键电容引脚（P0.7）

Table 8.19 PORT0共享列表

引脚编号		优先级	功能	允许位
TQFP48	LQFP44			
47	43	1	TK9	**P0SS**中相应位置1
		2	P0.0	无上述情况
48	44	1	TK10	**P0SS**中相应位置1
		2	P0.1	无上述情况
1	1	1	TK11	**P0SS**中相应位置1
		2	P0.2	无上述情况
2	2	1	TK12	**P0SS**中相应位置1
		2	T4	**T4CON**寄存器的**TR4**和**T4CLKS**位置1（自动上拉）或**T4CON**寄存器的**T4CLKS**位清0且**TC4位**置1或方式2下**TR4**位置1
		3	P0.3	无上述情况
3	3	1	TK13	**P0SS**中相应位置1
		2	INT0	**IEN0**寄存器的**EX0**位置1，并且**P0.4**输入模式（上拉由软件设置）
		3	P0.4	无上述情况
4	4	1	TK14	**P0SS**中相应位置1
		2	INT1	**IEN0**寄存器中的**EX1**位置1，P0.5输入模式
		3	P0.5	无上述情况
5	5	1	TK15	**P0SS**中相应位置1
		2	P0.6	无上述情况
6	6	1	C	TKCON1寄存器中的TKCON位置1
		2	INT3	**IEN1**寄存器的**EX3**位置1，P0.7输入模式
		3	P0.7	无上述情况

PORT1：

- TK1-TK8（P1.0-P1.7）
- LED SEG 1-8（P1.0-P1.7）
- INT44-INT47（P1.0-P1.3）：外部中断4输入

Table 8.20 PORT1共享列表

引脚编号		优先级	功能	允许位
TQFP48	**LQFP44**			
31-34	27-30	1	TK1-4	**P1SS** 中相应位置 1
		2	LED S1-4	**SEG01中seg1-4位置1，且MODSW = 0，LEDON置1**
		3	INT44-47	**IEN1**寄存器的**EX4**位和**IENC**寄存器的**EXS44-47**位置1，P1.0-1.3端口为输入模式
		4	P1.0-P1.3	无上述情况
35-38	31-34	1	TK5-8	**P1SS** 中相应位置 1
		2	LED S5-8	**SEG01中seg5-8位置1，且MODSW = 0，LEDON置1**
		3	P1.4-P1.7	无上述情况

PORT2：

- RXD2：EUART数据输入（P2.0）
- TXD2：EUART数据输出（P2.1）
- MOSI：SPI主输出从属输入（P2.2）
- MISO：SPI主输入从属输出（P2.3）
- SCK：SPI串行时钟（P2.4）
- $\overline{\text{SS}}$：SPI从属选择（P2.5）
- LED：SEG9-16（P2.0-P2.7）

Table 8.21 PORT2共享列表

引脚编号		优先级	功能	允许位
TQFP48	**LQFP44**			
39	35	1	RXD2	**SCON2**寄存器的**REN2**位置1（自动上拉）
		2	LED_SEG9	**SEG02中seg9位置1，且MODSW = 0，LEDON置1**
		3	P2.0	以上情况都不符合
40	36	1	TXD2	对**SBUF2**寄存器写操作
		2	LED_SEG10	SEG02中seg10位置1，**且MODSW = 0，LEDON置1**
		3	P2.1	以上情况都不符合
41	37	1	LED_SEG11	SEG02 中 seg11 位置 1，**且 MODSW = 0，LEDON 置 1**
		2	MOSI	在从属模式下将**SPSTA**寄存器的**SPEN**位置1 （当**SPEN**，**CPHA**，**SSDIS**位在从属模式下都置为1时，自动上拉）
		3	P2.2	以上情况都不符合
42	38	1	LED_SEG12	SEG02中seg12位置1，**且MODSW = 0，LEDON置1**
		2	MISO	将**SPSTA**寄存器的**SPEN**位置1 （在主模式下将**SPSTA**寄存器的**SPEN**位置1时，自动上拉）
		3	P2.3	以上情况都不符合

续上表

43	39	1	LED_SEG13	SEG02中seg13位置1，且**MODSW = 0**，**LEDON置1**
		2	SCK	**SPSTA**寄存器的**SPEN**位置1 （当**SPEN**，**CPHA**，**SSDIS**位在从属模式下都置1时，自动上拉）
		3	P2.4	以上情况都不符合
44	40	1	LED_SEG14	SEG02中seg14位置1，且**MODSW = 0**，**LEDON置1**
		2	$\overline{SS}$	当**SPSTA**寄存器的**SPEN** = 1时，在SPI主模式下将**SPCON**寄存器的**SSDIS**位清0，或者在SPI从模式下当**SPCON**寄存器的**CPHA** = 1时将**SPCON**寄存器的**SSDIS**位清0，或者在SPI从模式下将**SPCON**寄存器的**CPHA**位清0（当**SPSTA**寄存器的**SPEN** = 1且**MSTR** = 1且**SSDIS** = 0时，或当**SPEN** = 1且**MSTR** = 0时，自动上拉）
		3	P2.5	以上情况都不符合
45	41	1	LED_SEG15	**SEG02中seg15位置1，且MODSW = 0，LEDON置1**
		2	P2.6	以上情况都不符合
46	42	1	LED_SEG16	**SEG02中seg16位置1，且MODSW = 0，LEDON置1**
		2	P2.7	以上情况都不符合

PORT3：

- LED COM1-COM8（P3.0-P3.7）
- AN4-AN7：ADC输入通道（P3.4-P3.7）

Table 8.22 PORT3共享列表

引脚编号		优先级	功能	允许位
TQFP48	**LQFP44**			
23	19	1	VIN	LPDCON寄存器的LPDEN位和LPDV位置1
		2	AN7	**ADCH1**寄存器的**CH7**位和**ADCON**寄存器的**ADON**位都置1，并且**SEQCHX[3:0]**的相应位置1
		3	LED_C8	**LEDCOM**寄存器 的相应位置1，且**MODSW = 0**，**LEDON置1**
		4	P3.7	以上情况都不符合
22-26	20-22	1	AN6-AN4	**ADCH1**寄存器的**CH6-CH4**位和**ADCON**寄存器的**ADON**位都置1，并且**SEQCHX[3:0]**的相应位置1
		2	LED_C7 -LED_C5	**LEDCOM**寄存器的相应位置1，且**MODSW = 0**，**LEDON置1**
		3	P3.6-P3.4	以上情况都不符合
27-30	23-26	1	LED_C4 -LED_C1	**LEDCOM** 寄存器的相应位置 1，且 **MODSW = 0**，**LEDON 置 1**
		2	P3.3-P3.0	以上情况都不符合

PORT4：

- INT40-INT43（P4.0-P4.3）：外部中断输入
- AN0-AN3，AN8（P4.0-P4.4）：ADC输入通道
- TK20-TK24：触摸按键输入（P4.1-P4.5）

Table 8.23 PORT4共享列表

引脚编号		优先级	功能	允许位
TQFP48	LQFP44			
15	-	1	P4.6	
16	-	1	P4.7	
17	13	1	TK20	**P4SS**中相应位置1
		2	P4.5	以上情况都不符合
18	14	1	TK21	**P4SS**中相应位置1
		2	AN8	**ADCH2**寄存器的**CH8**位和**ADCON**寄存器的**ADON**位都置1，并且**SEQCHX[3:0]**的相应位置1
		3	P4.4	以上情况都不符合
19	15	1	TK22	**P4SS**中相应位置1
		2	AN3	**ADCH1**寄存器的**CH3**位和**ADCON**寄存器的**ADON**位都置1，并且**SEQCHX[3:0]**的相应位置1
		3	INT43	**IEN1**寄存器的**EX4**位和**IENC**寄存器的**EXS43**位置1，P4.3端口为输入模式
		4	P4.3	以上情况都不符合
20	16	1	TK23	**P4SS**中相应位置1
		2	AN2	**ADCH1**寄存器的**CH2**位和**ADCON**寄存器的**ADON**位都置1，并且**SEQCHX[3:0]**的相应位置1
		3	INT42	**IEN1**寄存器的**EX4**位和**IENC**寄存器的**EXS42**位置1，P4.2端口为输入模式
		4	P4.2	以上情况都不符合
21	17	1	TK24	**P4SS**中相应位置1
		2	AN1	**ADCH1** 寄存器的 **CH1** 位和 **ADCON** 寄存器的 **ADON** 位都置 1，并且**SEQCHX[3:0]**的相应位置 1
		3	INT41	**IEN1** 寄存器的 **EX4** 位和 **IENC** 寄存器的 **EXS41** 位置 1，P4.1 端口为输入模式
		4	P4.1	以上情况都不符合
22	18	1	SWE	单线仿真通讯引脚
		2	AN0	**ADCH1** 寄存器的 **CH0** 位和 **ADCON** 寄存器的 **ADON** 位都置 1，并且**SEQCHX[3:0]**的相应位置 1
		3	INT40	**IEN1** 寄存器的 **EX4** 位和 **IENC** 寄存器的 **EXS40** 位置 1，P4.0 端口为输入模式
		4	P4.0	以上情况都不符合

PORT5：

- $\overline{RST}$（P5.2）：系统复位
- T3（P5.3）：定时器3外部输入
- TK16-TK19：触摸按键输入（P5.0-P5.3）

Table 8.24 PORT5共享列表

引脚编号		优先级	功能	允许位
TQFP48	LQFP44			
8	8	1	TK16	**P5SS**中相应位置1
		2	P5.0	以上情况都不符合
9	9	1	TK17	**P5SS**中相应位置1
		2	P5.1	以上情况都不符合
10	10	1	$\overline{RST}$	代码选项
		2	TK18	**P5SS**中相应位置1
		3	P5.2	代码选项
11	11	1	TK19	**P5SS**中相应位置1
		2	T3	**T3CON**寄存器的**TR3**位置1且**T3CLKS[1:0] = 01**（自动上拉）
		3	P5.3	以上情况都不符合
13	-	1	P5.4	
14	-	1	P5.5	

8.7 定时器

8.7.1 定时器3

定时器3是16位自动重载定时器，通过两个数据寄存器TH3和TL3访问，由T3CON寄存器控制。IEN0寄存器的ET3位置1允许定时器3中断（详见中断章节）。

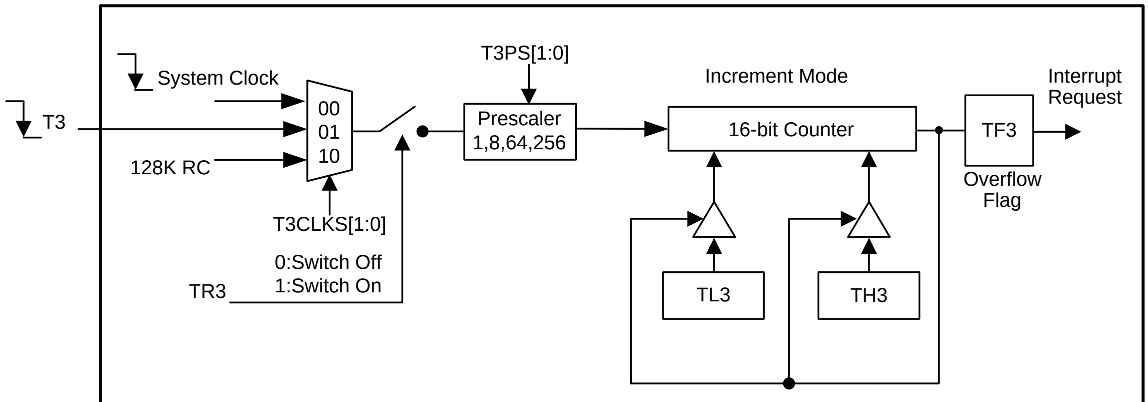
定时器3只有一个工作方式：16位自动重载计数器/定时器，可以设置预分频比，并可以工作在CPU掉电模式。

定时器3有一个16位计数器/定时器寄存器（TH3，TL3）。当TH3和TL3被写时，用作定时器重载寄存器，当被读时，被用做计数寄存器。TR3位置1使定时器3开始递增计数。定时器在0xFFFF到0x0000溢出并置TF3位为1。溢出同时，定时器重载寄存器的16位数据被重新载入计数寄存器中，TH3写操作也导致重载寄存器的数据重新载入计数寄存器。

TH3和TL3读写操作遵循以下顺序：

写操作：先低位后高位

读操作：先高位后低位



The Block Diagram of Timer3

定时器3可以工作在掉电模式。

如果T3CLKS[1:0]为00，定时器3不能工作在掉电模式下。如果T3CLKS[1:0]为01，T3端口输入外部时钟，定时器3可以工作在普通模式或掉电模式。当T3CLKS[1:0]为10并且OP_OSC[3:0]为0011，定时器3可以工作在普通模式或掉电模式（在系统为高频时进入掉电模式）。当T3CLKS[1:0]为10并且OP_OSC[3:0]不为0011时，定时器3不工作。当T3CLKS[1:0]为01并且***注意：***

(1) 在使用T3外灌计数/时钟模式，在读或写TH3和TL3时，要确保TR3 = 0。使用系统时钟时可以随时读写。

(2) 当定时器3用T3端口作为时钟源时，TR3由0变为1之后的1.5个系统周期内，T3的下降沿无效。

注意： *当时钟源选择内建128kHzRC时，系统时钟必须选择双时钟OP_OSC = 0011。*

寄存器

Table 8.25 定时器3控制寄存器

88H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T3CON	TF3	-	T3PS.1	T3PS.0	-	TR3	T3CLKS.1	T3CLKS.0
读/写	读/写	-	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	-	0	0	-	0	0	0

位编号	位符号	说明
7	TF3	**定时器3溢出标志位** 0：无溢出（硬件清0） 1：溢出（硬件置1）
5-4	T3PS[1:0]	**定时器3预分频比选择位** 00：1/1 01：1/8 10：1/64 11：1/256
2	TR3	**定时器3允许控制位** 0：停止定时器3 1：开始定时器3
1-0	T3CLKS[1:0]	**定时器3定时器/计数器方式选定位** 00：系统时钟，T3引脚用作I/O端口 01：T3端口输入外部时钟，自动上拉 10：128k RC 11：保留

Table 8.26 定时器3重载/计数数据寄存器

8CH-8DH，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TL3	TL3.7	TL3.6	TL3.5	TL3.4	TL3.3	TL3.2	TL3.1	TL3.0
TH3	TH3.7	TH3.6	TH3.5	TH3.4	TH3.3	TH3.2	TH3.1	TH3.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	TL3.x TH3.x	定时器3低位高位计数器，x = 0 - 7

8.7.2 定时器4

定时器4是16位自动重载定时器。通过两个数据寄存器TH4和TL4访问，由T4CON寄存器控制。IEN1寄存器的ET4位置1允许定时器4中断（详见中断章节）。

当TH4和TL4被写时，用作定时器重载寄存器，当被读时，被用做计数寄存器。TR4位置1使定时器4开始递增计数。定时器在0xFFFF到0x0000溢出并置TF4位为1。溢出同时，定时器重载寄存器的16位数据重新载入计数寄存器中，对TH4的写操作也导致重载寄存器的数据重新载入计数寄存器。

TH4和TL4读写操作遵循以下顺序：

写操作：先低位后高位

读操作：先高位后低位

定时器4方式

定时器4有2种工作方式：16位自动重载定时器，和有T4边沿触发的16位自动重载定时器。这些方式通过T4CON寄存器的T4M[1:0]设置。

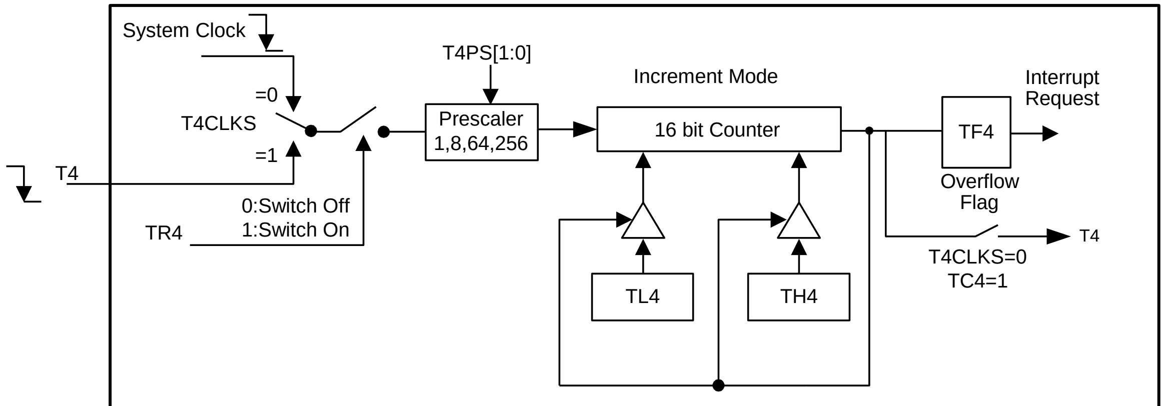
方式0：16位自动重载定时器

定时器4在方式0为16位自动重载定时器。TH4寄存器存放16位计数器/定时器高8位，TL4存放低8位。当16位定时寄存器从0xFFFF到0x0000递增，并溢出时，系统置定时器溢出标志TF4（T4CON.7）为1，16位寄存器的值被重新载入计数器，如果允许定时器4中断则产生中断。

T4CON.0寄存器的T4CLKS位选择时钟源。当T4CLKS = 1时，定时器4的时钟源为外部时钟，预分频后，计数器数据寄存器增加。当T4CLKS = 0，定时器4的时钟源为系统时钟。

T4CON.1寄存器的TR4位置1允许定时器4，且不清定时器4的计数器。在允许定时器4之前，将希望的初始值写入定时器重载寄存器中。

在比较方式中，T4端口自动被硬件设为输出。定时器4从TH4和TL4预设值开始向0xFFFF计数，当计数器溢出时，T4端口输出反转，同时定时器4中断标志位被置起。在比较方式中，定时器4必须工作在定时方式（T4CLKS = 0）。



The Block Diagram of Mode 0 of Timer 4

方式2：带边沿触发的16位自动重载定时器

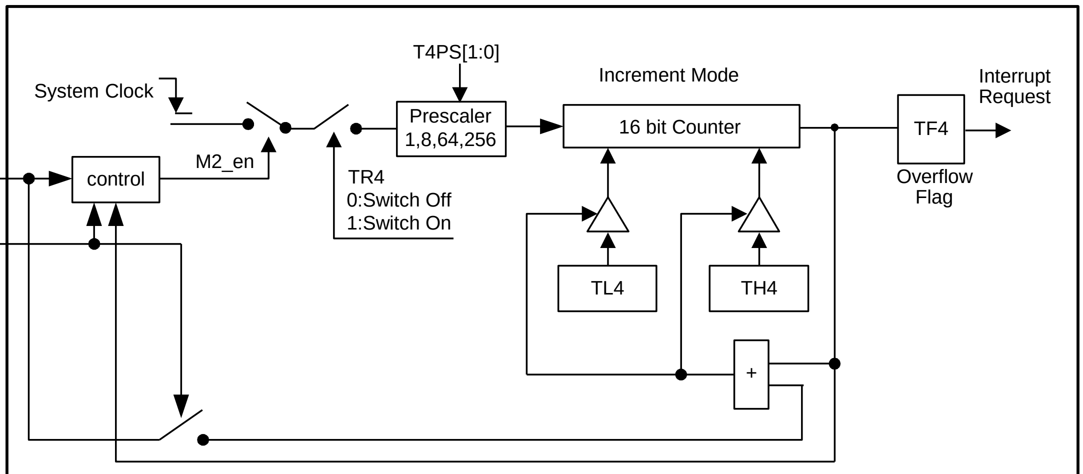
定时器4在方式2为16位自动重载定时器。定时器4只能选择系统时钟为时钟源，其余设置与方式0一致。

方式2中，T4CON.1的TR4位置1，定时器4等待T4端口的触发信号（由T4M[1:0]控制上升/下降沿）开始计数，一个触发信号使定时器4开始运行。当定时器4从0xFFFF到0x0000溢出时，TF4（T4CON.7）会被置起，如定时器4的中断使能，将产生定时器4中断。T4CLKS位始终为0。定时器4的时钟为系统时钟。定时器重载寄存器的数据重载入TH4和TL4中，保持到下一个触发信号。

在方式2下，当TR4位置1后，定时器4在来自T4口的有效信号（T4M[1:0]决定的上升或下降沿）触发下开始计数。当定时器4在0xFFFF到0x0000溢出时置TF4位为1。溢出同时，定时器重载寄存器的16位数据被重新载入计数寄存器TH4和TL4中，定时器4将保持状态并等待下一个触发沿。

在定时器4工作时同时有一个触发信号时，如果TC4 = 0，忽略此信号；如果TC4 = 1，定时器4被触发。

TR4置1不清定时器4的计数器，在允许定时器之前应该把希望的初始化值写入重载寄存器。



The Block Diagram of Mode 2 of Timer 4

control ： M2_en set to 1 when T4 edge trig, M2_en set to 0 when counter overflow

注意：

(1) 因为定时器在每个状态时间递增，可能导致读取或写入的结果不精确。因此，在访问TH4/TL4寄存器之前，定时器4必须被关闭（TR4 = 0）。

(2) 当定时器4用作计数器时，T4引脚的输入信号频率要小于系统时钟的一半。

寄存器

Table 8.27 定时器4控制寄存器

C8H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T4CON	TF4	TC4	T4PS1	T4PS0	T4M1	T4M0	TR4	T4CLKS
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**TF4**	**定时器4溢出标志位** 0：无溢出（硬件清0） 1：溢出（硬件置1）
6	**TC4**	**比较功能允许位** 当T4M[1:0] = 00 0：禁止定时器4比较功能 1：允许定时器4比较功能 当T4M[1:0] = 10或11 0：定时器4不能被再触发 1：定时器4可以被再触发
5-4	**T4PS[1:0]**	**定时器4预分频比选择位** 00：1/1 01：1/8 10：1/64 11：1/256
3-2	**T4M[1:0]**	**定时器4方式选择位** 00：Mode0，16位自动重载定时器 10：Mode2，T4端口上升沿触发（只用系统时钟，T4CLKS无效） 11：Mode2，T4端口下降沿触发（只用系统时钟，T4CLKS无效）
1	**TR4**	**定时器4允许控制位** 0：禁止定时器4 1：允许定时器4
0	**T4CLKS**	**定时器4时钟源选择位** 0：系统时钟，T4端口作为I/O口 1：T4端口输入外部时钟，自动上拉

Table 8.28 定时器4重载/计数数据寄存器

CCH-CDH，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TL4	TL4.7	TL4.6	TL4.5	TL4.4	TL4.3	TL4.2	TL4.1	TL4.0
TH4	TH4.7	TH4.6	TH4.5	TH4.4	TH4.3	TH4.2	TH4.1	TH4.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**TL4.x** **TH4.x**	定时器4低位高位计数器，x = 0 - 7

8.7.3 定时器5

定时器5是16位自动重载定时器。通过两个数据寄存器TH5和TL5访问，由T5CON寄存器控制。IEN0寄存器的ET5位置1允许定时器5中断（详见中断章节）。

当TH5和TL5被写时，用作定时器重载寄存器，当被读时，被用做计数寄存器。TR5位置1使定时器5开始递增计数。定时器在0xFFFF到0x0000溢出并置TF5位为1。溢出同时，定时器重载寄存器的16位数据重新载入计数寄存器中，对TH5的写操作也导致重载寄存器的数据重新载入计数寄存器。

TH5和TL5读写操作遵循以下顺序：

写操作：先低位后高位

读操作：先高位后低位

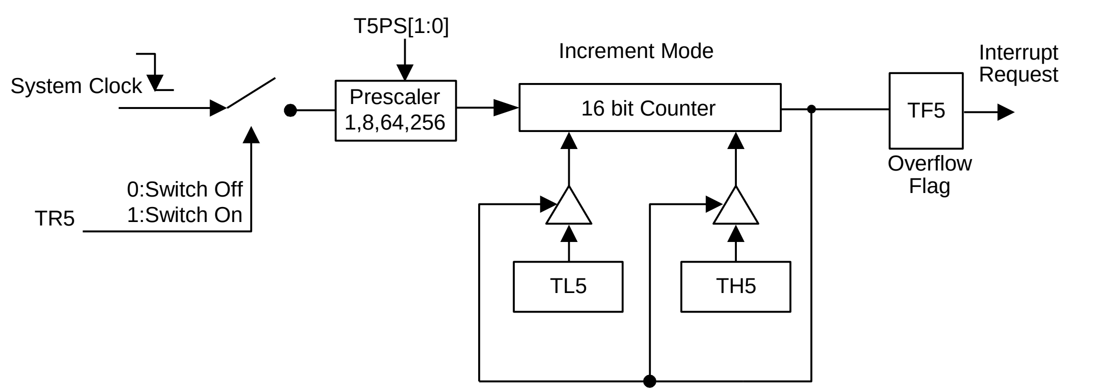
定时器5方式

定时器5有一种工作方式：16位自动重载定时器。

16位自动重载定时器

定时器5在方式0为16位自动重载定时器。TH5寄存器存放16位计数器/定时器高8位，TL5存放低8位。当16位定时寄存器从0xFFFF到0x0000递增，并溢出时，系统置定时器溢出标志TF5（T5CON.7）为1，16位寄存器的值被重新载入计数器，如果允许定时器5中断则产生中断。

T5CON.1寄存器的TR5位置1允许定时器5，且不清定时器5的计数器。在允许定时器5之前，将希望的初始值写入定时器重载寄存器中。



The Block Diagram of Mode 0 of Timer 5

寄存器

Table 8.29 定时器5控制寄存器

C0H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T5CON	TF5	-	T5PS1	T5PS0	-	-	TR5	-
读/写	读/写	-	读/写	读/写	-	-	读/写	-
复位值 (POR/WDT/LVR/PIN)	0	-	0	0	-	-	0	-

位编号	位符号	说明
7	**TF5**	**定时器5溢出标志位** 0：无溢出（硬件清0） 1：溢出（硬件置1）
5-4	**T5PS[1:0]**	**定时器5预分频比选择位** 00：1/1 01：1/8 10：1/64 11：1/256
1	**TR5**	**定时器5允许控制位** 0：禁止定时器5 1：允许定时器5

Table 8.30 定时器5重载数据寄存器

CEH-CFH，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TL5	TL5.7	TL5.6	TL5.5	TL5.4	TL5.3	TL5.2	TL5.1	TL5.0
TH5	TH5.7	TH5.6	TH5.5	TH5.4	TH5.3	TH5.2	TH5.1	TH5.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**TL5.x** **TH5.x**	定时器5低位高位计数器，x = 0 - 7

8.8 可编程计数器阵列（PCA0）

8.8.1 特性

- SH79F6481A有1个16位定时器PCA0，PCA0具有两路独立比较捕捉模块
- 可以实现相位修正，相频修正

可编程计数器阵列PCA0提供增强的定时器功能，与标准8051的计数器/定时器相比，它需要较少的CPU干预。PCA0由一个专用的16位计数器/定时器和2个16位捕捉/比较模块组成，PCA0的原理框图示于图**8.8-1**，每个捕捉/比较模块有其自己的I/O线（P0CEXn（n = 0，1）。

PCA0的计数器/定时器有一个可编程选择时钟源：系统时钟、系统时钟/4、系统时钟/12、系统时钟/32、定时器4溢出或ECI0输入引脚上的外部时钟信号、内建128kHzRC，通过P0CMD寄存器中的P0CPS2-P0CPS0位选择定时器/计数器的时钟源，如下表所示。

PCA时钟源选择表

P0CPS2	P0CPS1	P0CPS0	时钟源
0	0	0	系统时钟
0	0	1	系统时钟的4分频
0	1	0	系统时钟的12分频
0	1	1	系统时钟的32分频
1	0	0	定时器4溢出
1	0	1	系统时钟
1	1	0	ECI0下降沿（最大速率 = 系统时钟频率/4）
1	1	1	内建128kHzRC

注意：

(1) 系统时钟周期不得低于计数时钟周期的4倍频（计数时钟为系统时钟时除外），否则PCA0 Counter将不能正确计数。

(2) 当时钟源选择内建128kHzRC时，系统时钟必须选择双时钟OP_OSC = 0011。

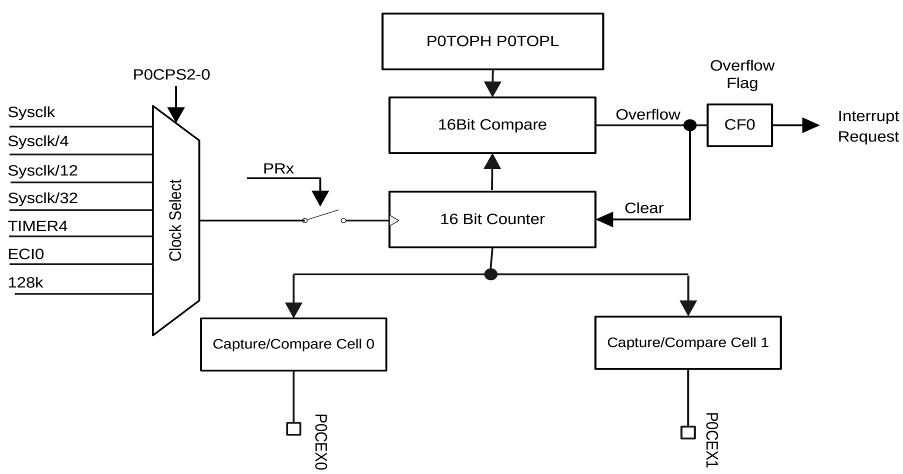


图8.8-1 PCA0原理框图

16位的PCA0计数器/定时器内部集成16位的计数单元，16位的计数溢出值寄存器由P0TOPH和P0TOPL组成，用户可以自由地配置P0TOP寄存器定义计数器的溢出值，P0TOP寄存器上电初始值为0xFFFF。

16位定时器/计数器是PCA0最基本，也是各个模块正常运转必不可少的单元。通过PCACON寄存器的PR0位可以开启/禁止定时器/计数器工作，当PR0设置为逻辑‘0’时，定时器/计数器16位counter也被强制清‘0’。当计时器从0x0000向P0TOP计数溢出（P0TOP到0x0000的同一个系统时钟里，即单斜坡模式）或计数器从P0TOP递减计数为0x0000（PCA0 Counter工作在双斜坡模式）时，P0CF寄存器中的溢出标志（CF0）被置为逻辑‘1’并产生一个中断请求（P0CMD中ECF0位设置为逻辑‘1’即可允许CF0标志产生中断请求）。当CPU转向中断服务程序时，CF0位不能被硬件自动清除，必须用软件清除。这里需要说明的是，当PCA0多个模块工作在不同工作模式（但计数斜坡模式相同），CF0有可能在PCA counter到达P0TOP和0x0000时都会被置为逻辑‘1’。

16位寄存器P0TOPH和P0TOPL、P0CPHn和P0CPLn读写操作遵循以下顺序：

写操作：先高位后低位

读P0TOPH和P0TOPL、P0CPHn和P0CPLn对PCA0计数无影响。

时序图**8.8-2**为PCA0计数单元时序波形图，图中短横杠表示P0TOP值。图**8.8-2-a**中计数器从0X0000开始计数到P0TOP溢出称为一个计数周期，溢出周期的结束发生在P0TOP向0x0000清零时刻。图**8.8-2-b**中计数器递减计数到0X0000溢出称为一个计数周期。此时PCA0中断标志CF0信号会被拉高，若中断允许，系统将转向相应PCA0中断服务子程序，但PCA0的计数不受中断影响而停止计数。

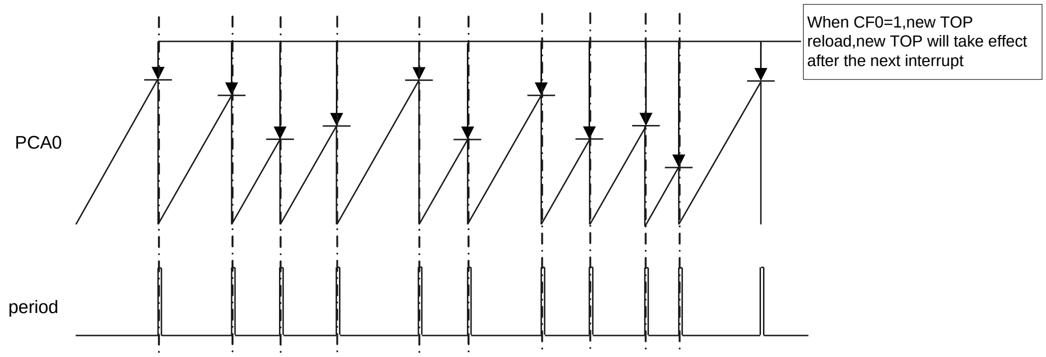


图8.8-2-a PCA0计数器/定时器单斜坡时序波形图

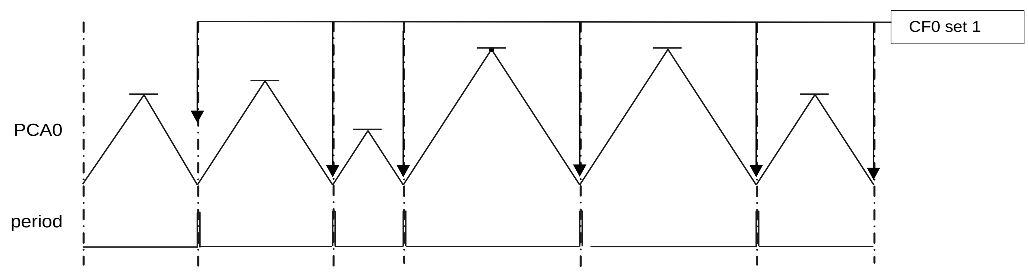


图8.8-2-b PCA0计数器/定时器双斜坡时序波形图

PCA0计数器挂载2路捕捉/比较模块均可以实现增强功能。每个捕捉/比较模块n都可被配置为独立工作，每个模块在系统控制器中都有属于自己的特殊功能寄存器（SFR），这些寄存器用于配置模块的工作方式和与模块交换数据。可以通过配置各自模块P0CPMn寄存器中P0SMPn和P0SMNn两位使能该模块工作在以下4种工作模式之一：边沿触发捕捉、软件定时器、频率输出、PWM输出模式。

工作方式选择如下表所示：

PCA0模式选择表

模式	P0SDEN	P0SMPn	P0SMNn	P0FSPn	P0FSNn	功能说明
Mode0	0	0	0	0	X	正沿触发捕捉（单斜坡）
				1	0	负沿触发捕捉（单斜坡）
				1	1	任意沿触发捕捉（单斜坡）
Mode1	0	0	1	0	X	连续软件定时（单斜坡）
				1	X	单次软件定时（单斜坡）
Mode2	0	1	0	X	X	频率输出（单斜坡）
Mode3	0	1	1	0	0	8位PWM（单斜坡）
				0	1	16位PWM（单斜坡）
	1			1	0	16位相位修正PWM（双斜坡）
	1			1	1	16位相频修正PWM（双斜坡）
其他						PCA0 Counter正确计数，但比较/捕捉模块不工作

X：任意；

当PCA0被设定为两种斜坡中的一种时，比较捕捉模块的另一种斜坡模式即使被配置也是无效的。

使用比较/捕捉模块时需注意：

(1) 改变P0TOP值必须保证新的P0TOP值不小于所有比较寄存器的数值。

(2) 比较/捕捉模块作为PWM输出功能时，若P0CPHn等于0x00，输出一直保持为低电平；若P0CPHn等于P0TOP，输出则保持为高电平。引脚取反则输出正好相反。

(3) PCA0的所有比较/捕捉模块只能工作于同一斜坡模式（例：PCA0的比较/捕捉模块0和比较/捕捉模块1只能工作在同一斜坡模式）。

P0CPMn寄存器用于配置PCA0捕捉/比较模块的工作方式，**‘PCA0模式选择表’**概述了模块工作在不同方式时该寄存器相关位的设置情况。置‘1’P0CPMn寄存器中的P0ECCFn位将允许模块的P0CCFn中断。**注意：**要使单个的P0CCFn中断得到响应，必须先整体允许PCA0中断。通过将EA位和EPCA0位设置为逻辑‘1’来整体允许PCA0中断。PCA0中断配置的详细信息见图**8.8-3**。

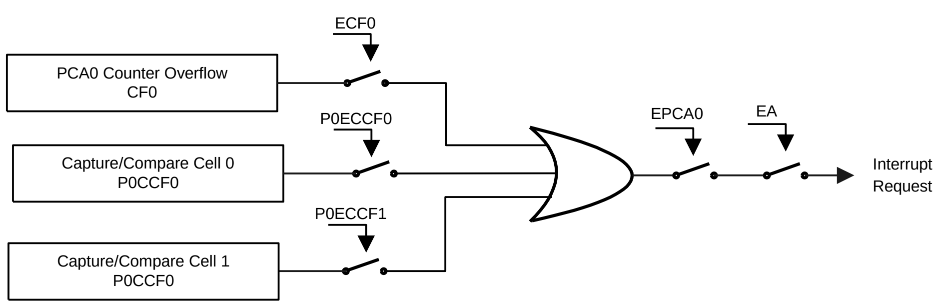


图8.8-3 PCA0中断原理框图

8.8.2 Mode0：边沿触发的捕捉模式

在该方式，P0CEXn引脚上出现的电平跳变将捕捉PCA0计数器/定时器的当前计数值并将其装入到对应模块的16位捕捉/比较寄存器（P0CPLn和P0CPHn）中（通过配置P0SMPn：P0SMNn = 00使能该方式）。在此模式下，PCA0CPMn寄存器中的P0FSPn和P0FSNn位用于选择触发捕捉的电平变化类型：低电平到高电平（正沿触发P0FSPn：P0FSNn = 0X）、高电平到低电平（负沿触发P0FSPn：P0FSNn = 10）或任何变化（正沿或负沿触发P0FSPn：P0FSNn = 11）。当捕捉发生时，PCA0CF中的捕捉/比较标志（P0CCFn）被置为逻辑‘1’并产生一个中断请求（如果P0CCFn中断被允许）。当CPU转向中断服务程序时，P0CCFn位不能被硬件自动清除，必须用软件清0。如果P0FSPn和P0FSNn位都被设置为逻辑‘1’，可以通过读P0CPMn寄存器的P0TCPn位来确定本次捕捉是由上升沿触发还是由下降沿触发。

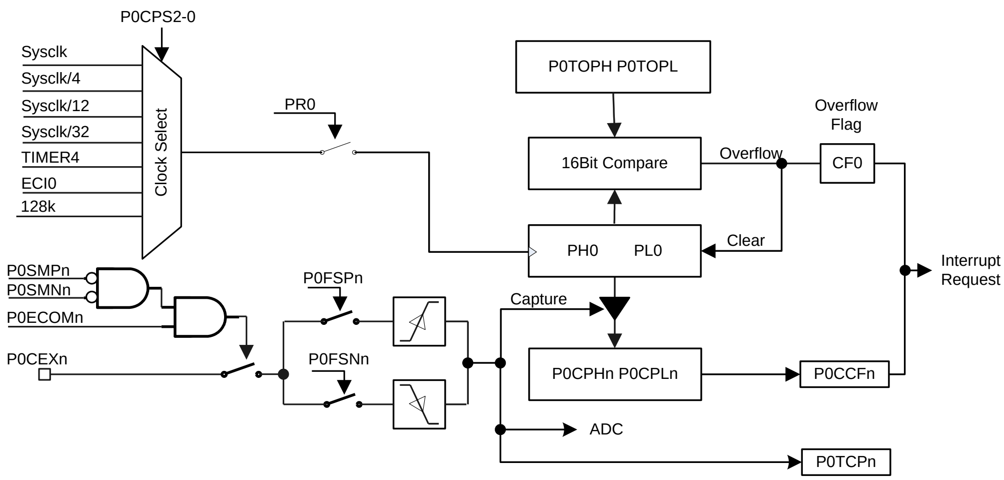


图8.8-4 PCA0捕捉方式原理框图

注意：P0CEXn输入信号必须在高电平或低电平期间至少保持四个系统时钟周期，以保证能够被硬件识别。

8.8.3 Mode1：软件定时器方式

软件定时器方式也称为比较输出方式（通过配置P0SMPn：P0SMNn = 01使能该方式）。在该方式，**P0FSPn**：**P0FSNn** = 0x，可以实现连续软件定时，PCA0将计数器/定时器的计数值与模块的16位捕捉/比较寄存器（P0CPHn和P0CPLn）进行比较。当发生匹配时，P0CF中的捕捉/比较标志（P0CCFn）被置为逻辑‘1’（当P0MATn = 1时）并产生一个中断请求（如果P0CCFn中断被允许），并且模块的P0CEXn引脚上的逻辑电平将发生变化（设置P0TCPn位使能该功能）。当CPU转向中断服务程序时，P0CCFn位不能被硬件自动清除，必须用软件清0。

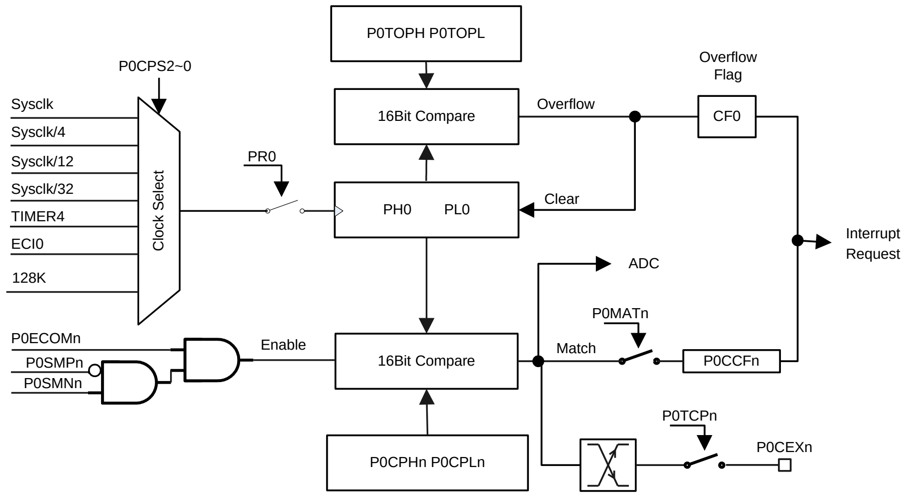


图8.8-5 软件定时器方式原理框图

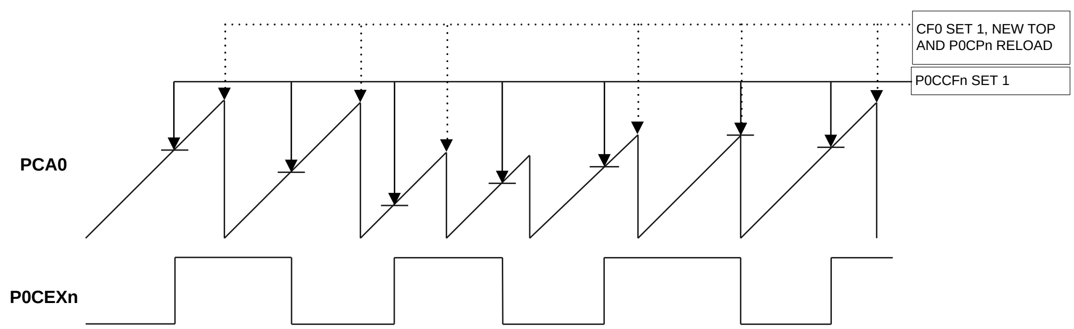


图8.8-6 软件定时器方式波形图

***注意：**PCA0的比较/捕捉模块0（TRS[2:0] = 011）工作于该模式时产生匹配时会触发ADC转换，详见ADC功能。*

当P0FSPn：P0FSNn = 1x时，模块将工作于单次触发模式，可以通过设置P0FORCE寄存器P0OSCn位来实现产生单次上升沿或者下降沿。

另外，当模块工作在软件定时器方式时，可通过设置P0FORCE寄存器P0FCOn位强制产生一次比较匹配，但是，这样的匹配并不是真正的匹配，他不会置起比较匹配标志，也不会影响寄存器数值，只是会在P0CEXn引脚产生电平翻转输出（单次触发模式时发生强制匹配会输出相应电平）。当产生一次强制匹配（写P0FCOn为‘1’）生效后，该位会被硬件自动清‘0’。

8.8.4 Mode2：频率输出方式

频率输出方式可在模块的P0CEXn引脚产生可编程频率的方波（配置P0SMPn:P0SMNn = 10使能该模式，在此模式下，P0CPn寄存器的更新不使用双缓冲机制）。捕捉/比较模块的高字节P0CPH0保持输出电平改变前要计的PCA时钟数。所产生的方波的频率$F_{P0CEXn} = F_{PCA0}/$（2 X P0CPHn）

注意：*对于该方程，P0CPHn中的值为0x00时，相当于256。*

其中：FPCA0是由PCA0方式寄存器（P0CMD）中的P0CPS2-P0CPS0位选择的PCA0时钟的频率。

如下图**8.8-7**，捕捉/比较模块的低字节P0CPLn与PCA0计数器的低字节PL0进行比较；若两者匹配时，P0CEXn引脚的电平发生改变，同时高字节P0CPHn中的偏移值被加到P0CPLn，PL0继续计数直到再次匹配，P0CEXn引脚的电平改变，周而复始，P0CEXn引脚输出频率由P0CPH0控制。如果PCA0的某个比较/捕捉模块使能该模式，P0TOPL的值固定为0XFF，用户可以配置P0TOPH值来改变计数最大值。

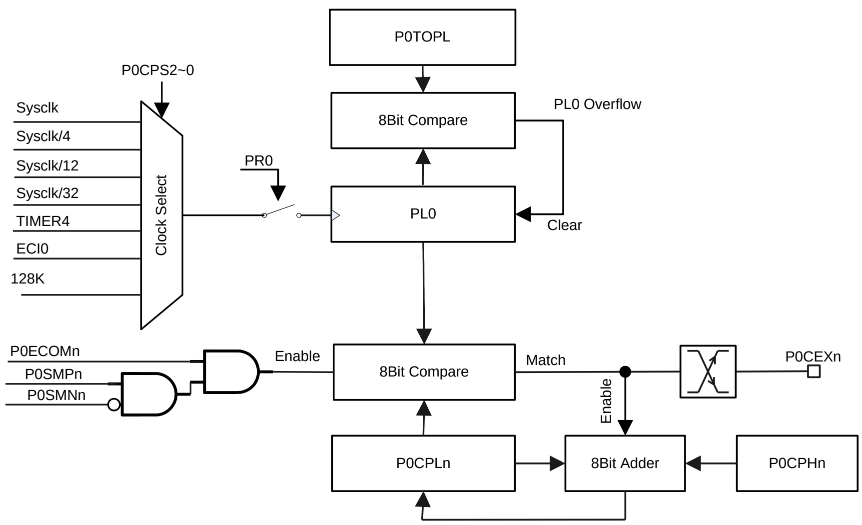


图8.8-7 频率输出方式原理框图

8.8.5 Mode3：PWM模式

PCA0的每个模块都可以被独立地产生脉宽调制（PWM）输出。配置P0SMPn:P0SMNn = 11将使能比较/捕捉模块n工作在PWM模式。在该模式下，通过配置P0FSPn和P0FSNn两位可以使比较/捕捉模块n工作在一下4种PWM功能。

PCA0功能选择表

P0FSPn	P0FSNn	功能说明
0	0	8位PWM（单斜坡）
0	1	16位PWM（单斜坡）
1	0	16位相位修正PWM（双斜坡）
1	1	16位相频修正PWM（双斜坡）

8位脉宽调制器（PWM8）功能

当比较/捕捉模块工作在8位PWM功能时，PCA0 Counter低8位PL0从0x00向P0TOPL递增计数（单斜坡模式），当PL0溢出时（从0xFF到0x00），保存在P0CPHn中的值被自动装入到P0CPLn，这个过程不需软件干预（如下图**8.8-8** 8位脉宽调制器（PWM）方式原理框图）。如果PCA0的某个比较/捕捉模块使能该模式，P0TOPL的值固定为0XFF，用户可以配置P0TOPH值来改变计数最大值，但不影响8位PWM输出周期。

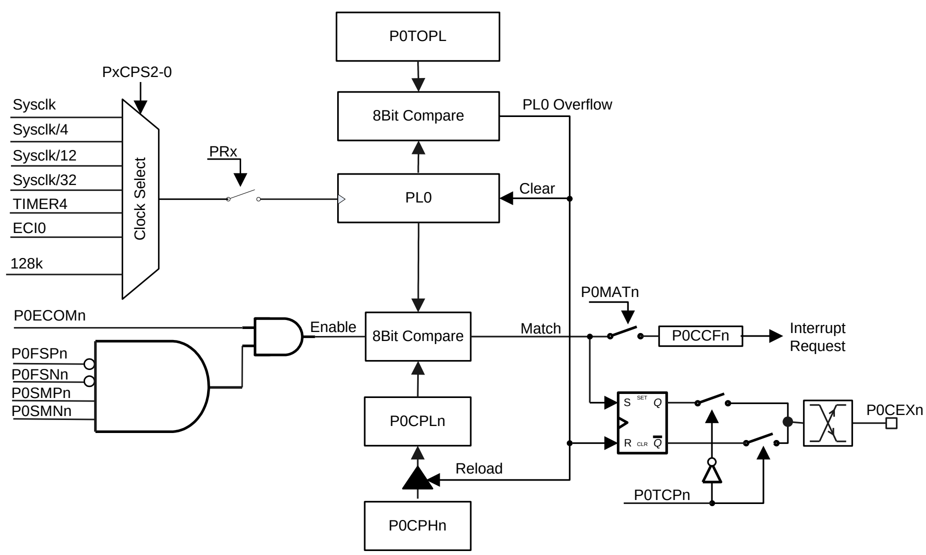
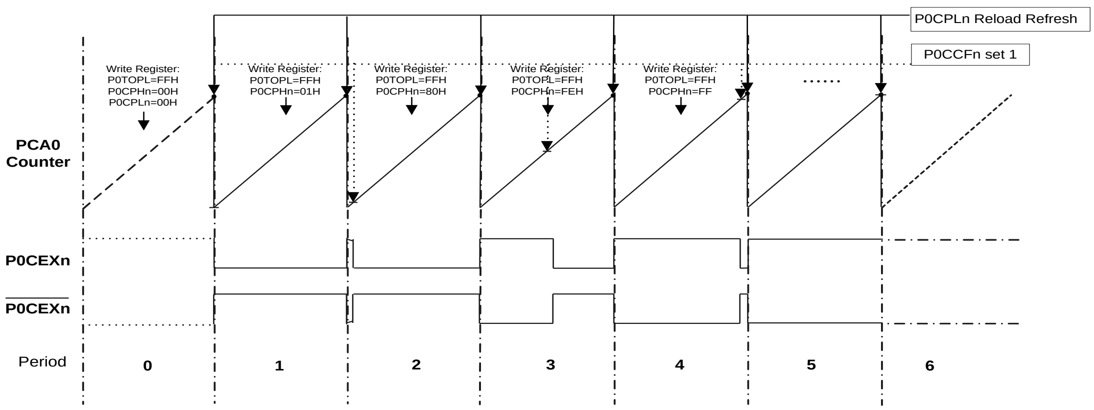


图8.8-8 8位脉宽调制器（PWM）方式原理框图

模块的捕捉/比较寄存器P0CPHn用来改变PWM输出信号的占空比（在此模式下，P0CPn寄存器的更新不使用双缓冲机制）。当P0TCPn = 0时，PCA计数器/定时器的低字节（PL0）与P0CPLn中的值相等时，P0CEXn引脚上的输出被清‘0’；当PL0中的计数值溢出时，P0CEXn输出被置‘1’（见波形图**8.8-9**）；当P0TCPn = 1时，P0CEXn引脚输出极性相反的波形。8位PWM方式的占空比**Duty =（256-（P0CPHn+1））/256**。

如下波形图**8.8-9**，周期1为上电P0CEXn引脚的default值；周期1为P0CPLn = 00H时，P0CEXn引脚输出电平；周期2 - 4分别为P0CPLn = 01H、80H、FEH时，P0CEXn引脚相应占空比的波形；周期5为P0CPLn = FFH引脚P0CEXn被拉高。



图中短横杠表示P0CPLn值，圆点表示P0TOP值

图8.8-9 8位PWM波形图

16位脉宽调制器（PWM16）功能

16位脉宽调制PWM同8位PWM模式类似，都是基于PCA0 Counter的单沿计数模式。在该方式下，16位捕捉/比较模块P0CPn用来定义PWM信号低电平时间的PCA0时钟数。当P0TCPn = 0时，PCA0计数器与模块的匹配寄存器P0CPn值匹配时，P0CEXn的输出被置为清‘0’；当计数器溢出时，P0CEXn输出被置‘1’，当P0TCPn = 1时，P0CEXn引脚输出极性相反的波形。实现原理框图如下图**8.8-10**所示。

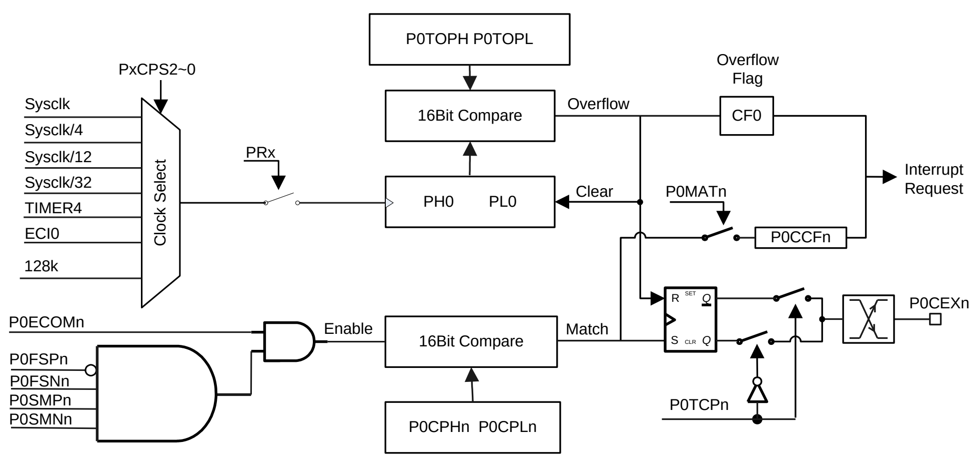


图8.8-10 16位PWM模式框图（单沿模式）

16位PWM方式的占空比Duty =（P0TOP-（P0CPn+1））/ P0TOP

输出波形图如下图**8.8-11**所示，周期1为上电P0CEXn引脚的default值；周期1为P0CPn = 0000H时，P0CEXn引脚输出电平；周期2-4分别为P0CPn = 0001H、8000H、FFFEH时，P0CEXn引脚相应占空比的波形；周期5为P0CPn = FFFFH引脚P0CEXn被拉高；周期6-8为改变P0TOP和P0CPn值时，P0CEXn引脚的输出波形。

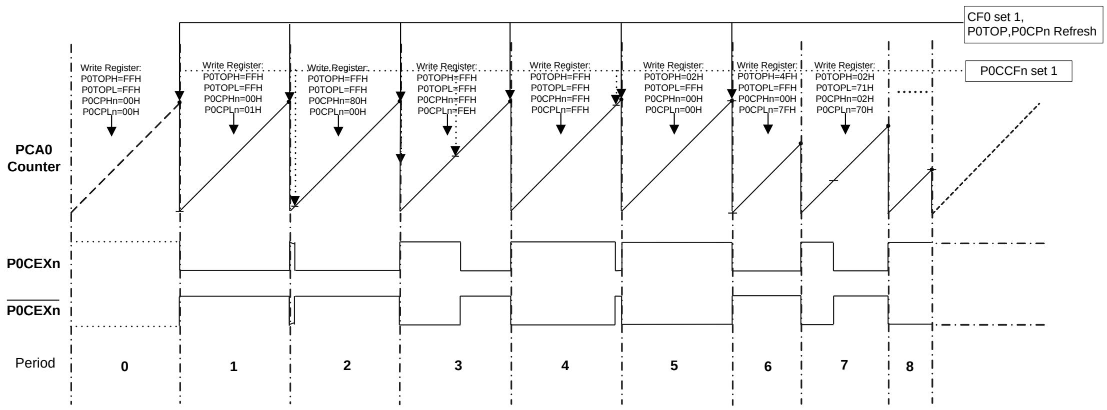


图8.8-11 16位PWM波形图

16位相位修正脉宽调制器（XPWM16）功能

相位修正PWM（XPWM）功能为用户提供了一个获得高精度的、相位准确的PWM波形的方法。与相位和频率修正模式类似，此模式是基于双斜坡操作。即计时器重复地从0x0000计到P0TOP，然后又从P0TOP倒退回到0x0000。当P0TCPn = 0时，当计时器往P0TOP计数时若PCA0 Counter与P0CPn匹配，P0CEXn将清零为低电平；而在计时器往0x0000计数时若PCA0 Counter与P0CPn匹配，P0CEXn将置位为高电平。当P0TCPn = 1时，P0CEXn引脚输出极性相反的波形。实现原理框图如下图**8.8-12**所示。当匹配发生时，匹配标志位P0CCFn被置‘1’（P0MATn = 1），若中断允许，则会产生一次PCA0中断响应。当PCA0从P0TOP递减计数回到0x0000溢出时，PCA0中断标志CF0也会被置‘1’，若中断允许，则会产生一次PCA0中断响应。

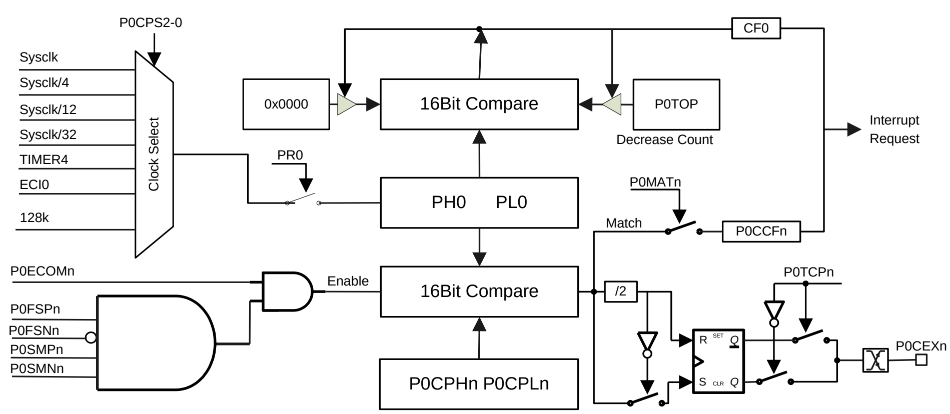


图8.8-12 16位相位修正模式框图

与单斜坡操作相比，双斜坡操作可获得的最大频率要小。但其对称特性十分适合于电机控制。

相位修正PWM模式的PWM分辨率可由P0TOP定义。最小分辨率为2比特（P0TOP设为0x0003），最大分辨率为16位。PWM分辨率位数R_{PxXPWM} = log（P0TOP+1）/log(2)

工作于相位修正PWM模式时，计数器的数值一直累加到P0TOP值，然后改变计数方向。在一个定时器时钟周期里PCA0值等于P0TOP值，然后在下一次计数到来时P0TOP和P0CPn将得到更新。如下图**8.8-13**所示为16位XPWM波形图，由图中可以看出，PWM周期起始于P0TOP点，也终止于P0TOP点，并且P0TOP和P0CPn寄存器的值在PCA0到达P0TOP值时得到更新。由于为P0TOP和P0CPn寄存器写操作使用的是双缓冲机制，使得在PCA0计数过程中改变这两个寄存器的值将不会影响当前周期的计数最大值和比较捕获值。

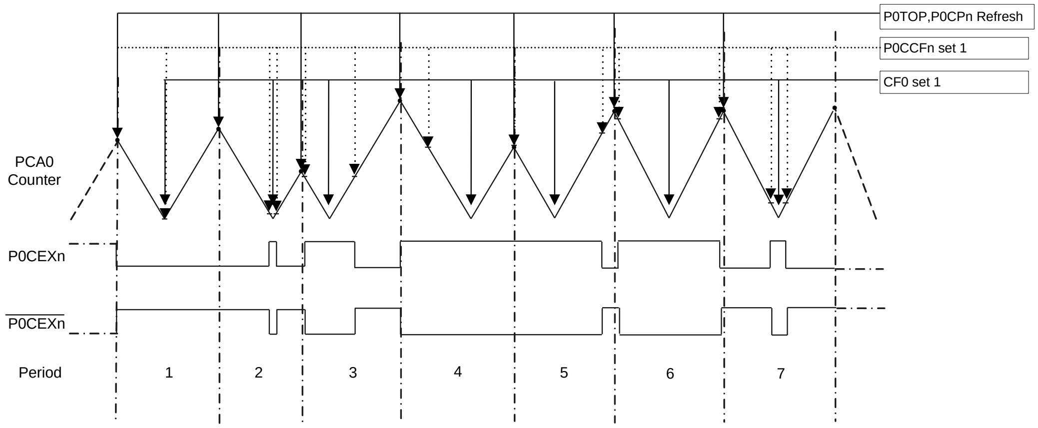


图8.8-13 16位XPWM波形图

若要在PCA0运行时改变P0TOP值，最好用相位与频率修正模式代替相位修正模式。若P0TOP保持不变，那么这两种工作模式实际上没有区别。

工作于相位修正模式时PWM频率F_{PxXPWM} = fsysclk/(2 X P0TOP)

16位相频修正脉宽调制器（XPPWM16）方式

相位与频率修正PWM（XPPWM）模式以下简称相频修正PWM模式。与相位修正模式类似，该功能也是基于双斜坡操作。XPPWM可以产生高精度的、相位与频率都准确的PWM波形。其实现原理框图如下图**8.8-14**所示。计时器重复地从0x0000计到P0TOP，然后又从P0TOP倒计数到0X0000。P0TCPn = 0时，当计时器往P0TOP计数时若PCA0 Counter与P0CPn匹配，P0CEXn将清零为低电平；而在计时器往0x0000计数时若PCA0 Counter与P0CPn匹配，P0CEXn将置位为高电平。当P0TCPn = 1时，P0CEXn引脚输出极性相反的波形。当匹配发生时，匹配标志位P0CCFn被置‘1’（P0MATn = 1），若中断允许，则会产生一次PCA0中断响应。当PCA0 Counter从P0TOP递减计数回到0x0000溢出时，PCA0中断标志CF0也会被置‘1’，若中断允许，则会产生一次PCA0中断响应。

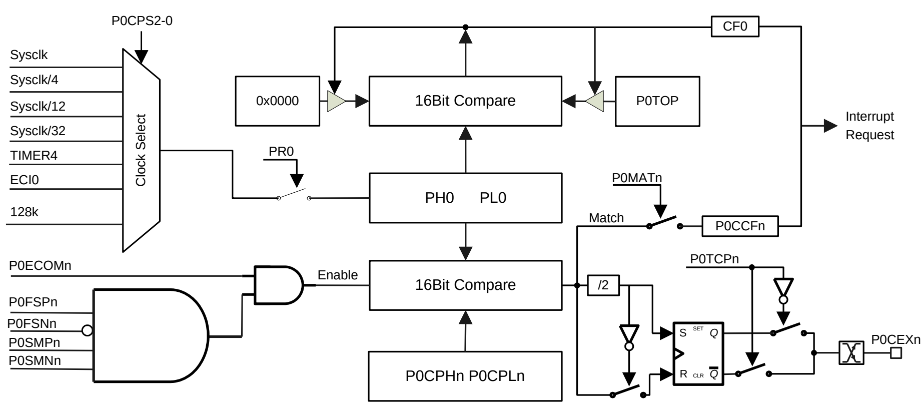


图8.8-14 16位相频修正模式框图

与单斜坡操作相比，双斜坡操作可获得的最大频率要小。但其对称特性十分适合于电机控制。

相频修正PWM模式与相位修正PWM模式的主要区别在于P0CPn和P0TOP寄存器的更新时间，详见图**8.8-13**与图**8.8-15**。相频修正PWM输出的PWM在所有的周期中均为对称的信号，这是由于相位修正PWM是在P0TOP点更新P0CPn和P0TOP寄存器值，而相频修正PWM则是在0x0000点更新P0CPn和P0TOP寄存器的值。因此相频修正PWM一个周期内的上升和下降斜坡的长度始终相等，因此输出的脉冲是绝对对称的，这样就确保了频率的正确性。在P0CPn寄存器通过双缓冲方式得到更新的同一个时钟周期里PCA0溢出标志CF0置位。该中断标志位可用来在每次计数器达到0x0000时产生中断。

具体波形图如下图**8.8-15**所示。如果XPPWM基频不断变化（通过改变P0TOP值），P0CPn的双缓冲特性使其更适合于这个应用。

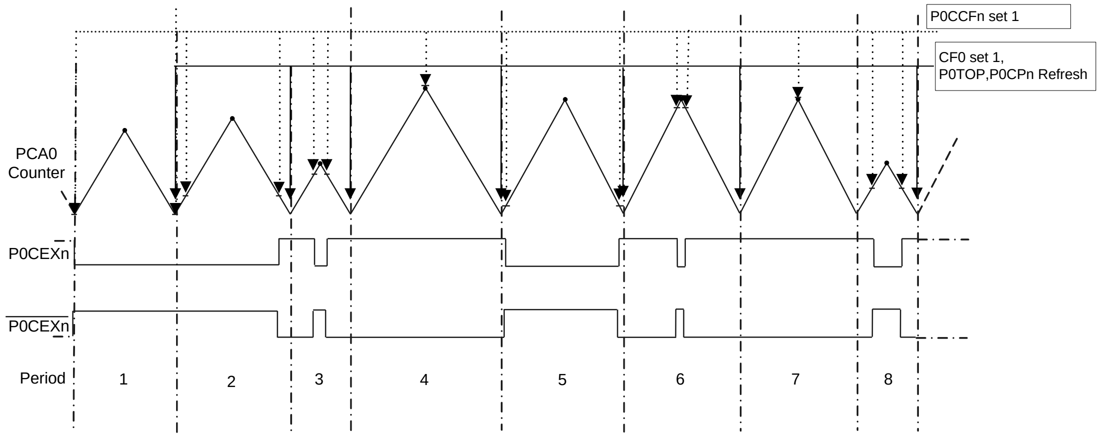


图8.8-15 16位XPPWM波形图

相频修正修正PWM模式的PWM分辨率由P0TOP定义。最小分辨率为2比特（P0TOP设为0x0003），最大分辨率为16位（P0TOP设为0xff）。

输出的PWM频率$F_{PxXPPWM}$ = fsysclk/(2 X P0TOP)

输出占空比Duty =（P0TOP - P0CPn）/P0TOP

8.8.6 寄存器

Table 8.31 PCA0标志寄存器

98H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0CF	CF0	-	-	-	-	-	P0CCF1	P0CCF0
读/写	读/写	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	-	-	-	-	-	0	-

位编号	位符号	说明
7	CF0	**PCA0计数器/定时器溢出标志** 当PCA0计数器/定时器从0xFFFF到0x0000溢出时由硬件置位。在计数器/定时器溢出（CF0）中断被允许时，该位置‘1’将导致CPU转向PCA0中断服务程序。该位不能由硬件自动清0，必须用软件清0。
1	P0CCF1	**P0CCF1：PCA0模块1捕捉/比较标志** 在发生一次匹配或捕捉时该位由硬件置位。当P0CCF1中断被允许时，该位置‘1’将导致CPU转向PCA0中断服务程序。该位不能由硬件自动清0必须用软件清0。
0	P0CCF0	**P0CCF0：PCA0模块0捕捉/比较标志** 在发生一次匹配或捕捉时该位由硬件置位。当P0CCF0中断被允许时，该位置‘1’将导致CPU转向PCA0中断服务程序。该位不能由硬件自动清0必须用软件清0。

Table 8.32 PCA使能寄存器

D8H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCACON	-	-	-	-	-	-	-	PR0
读/写	-	-	-	-	-	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
0	PR0	**PCA0计数器/定时器运行控制位** 0：禁止PCA0计数器/定时器 1：允许PCA0计数器/定时器

Table 8.33 PCA0方式寄存器

99H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0CMD	ECF0	P0SDEN	-	-	-	P0CPS2	P0CPS1	P0CPS0
读/写	读/写	读/写	-	-	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	-	0	0	0

位编号	位符号	说明
7	ECF0	**PCA0计数器/定时器溢出中断允许位** 0：禁止CF0中断 1：当CF0被置位时，允许PCA0计数器/定时器溢出的中断请求 该位是PCA0计数器/定时器溢出（CF0）中断的屏蔽位
6	P0SDEN	**单/双斜坡选择位** 0：PCA0工作在单沿模式，此时该PCA0其它比较捕捉模块的双斜坡模式均被禁止 1：PCA0工作在双沿模式，此时该PCA0其它比较捕捉模块的单斜坡模式均被禁止 当PCA0设定为两种斜坡中的一种时，比较捕捉模块的另一种斜坡模式即使被配置也是无效的
2	P0CPS2	**PCA0计数器/定时器时钟选择** 这些位选择PCA0计数器的时钟源。具体请参照**‘PCA时钟源选择表’**
1	P0CPS1	
0	P0CPS0	

Table 8.34 P0CPMn：PCA捕捉/比较寄存器

9AH-9BH，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0CPM0	P0SMP0	P0SMN0	P0FSP0	P0FSN0	P0ECOM0	P0TCP0	P0MAT0	P0ECCF0
P0CPM1	P0SMP1	P0SMN1	P0FSP1	P0FSN1	P0ECOM1	P0TCP1	P0MAT1	P0ECCF1
读写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**P0SMPn**	**PCA0模式选择位** 00：捕捉方式 01：软件定时器 10：频率输出 11：PWM输出 具体请参照**‘PCA0模式选择表’**
6	**P0SMNn**	
5	**P0FSPn**	**当P0SMPn：P0SMNn = 00时：捕捉方式选择位** 0X：比较/捕捉模块n工作在正沿触发方式 10：比较/捕捉模块n工作在负沿触发方式 11：比较/捕捉模块n工作在任意沿触发方式 **当P0SMPn：P0SMNn = 01时：软件定时器方式选择位** 0X：连续软件定时模式 1X：单次软件定时模式 **当P0SMPn：P0SMNn = 11时：PWM方式选择** 00：选择8位PWM方式 01：选择16位PWM方式 10：选择16位相位修正PWM方式 11：选择16位相频修正PWM方式 **当P0SMPn：P0SMNn = 10（频率输出方式）时此位无效**
4	**P0FSNn**	
3	**PxECOMn**	**比较/捕捉模块功能使能位** 0：禁止比较/捕捉模块n 1：使能比较/捕捉模块n
2	**P0TCPn**	**当P0SMPn：P0SMNn = 00时，该位为捕捉信号边沿指示位** 0：P0CEXn引脚为低电平 1：P0CEXn引脚为高电平 **当P0SMPn：P0SMNn = 01时，该位为波形输出控制位** 0：P0CEXn引脚不输出软件波形 1：P0CEXn引脚允许软件波形输出 **当P0SMPn：P0SMNn = 11时，该位为PWM输出取反使能位** 0：PWM正常输出波形（Duty为低电平有效） 1：PWM反向输出波形（Duty为高电平有效）
1	**P0MATn**	**匹配标志控制位** 0：不置起相应模块的匹配标志 1：置起相应模块的匹配标志
0	**P0ECCFn**	**捕捉/比较标志中断允许位** 0：禁止P0CCFn中断 1：当P0CCFn位被置‘1’时，允许捕捉/比较标志的中断请求

Table 8.35 P0FORCE强制输出控制寄存器

DCH，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0FORCE	-	-	P0OSC1	P0OSC0	-	-	P0FCO1	P0FCO0
读写	-	-	读/写	读/写	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	0	0	-	-	0	0

位编号	位符号	说明
5	**P0OSC1**	**模块1引脚P0CEX1输出寄存器，该位只有当P0SMPn：P0SMNn = 01且P0FSPn：P0FSNn = 1x时有效** 给该位写‘0’，P0CEX1引脚输出高电平，当发生比较匹配时，P0CEX1引脚被清低电平 给该位写‘1’，P0CEX1引脚输出低电平，当发生比较匹配时，P0CEX引脚被置高电平
4	**P0OSC0**	**模块0引脚P0CEX0输出寄存器，该位只有当P0SMPn：P0SMNn = 01且P0FSPn：P0FSNn = 1x时有效** 给该位写‘0’，P0CEX0引脚输出高电平，当发生比较匹配时，P0CEX0引脚被清低电平 给该位写‘1’，P0CEX0引脚输出低电平，当发生比较匹配时，P0CEX0引脚被置高电平
1	**P0FCO1**	**模块1强制匹配控制位（该位只有当P0SMPn：P0SMNn = 01时有效）** 0：不使能强制匹配 1：使能强制匹配，匹配后硬件自动清零
0	**P0FCO0**	**模块0强制匹配控制位（该位只有当P0SMPn：P0SMNn = 01时有效）** 0：不使能强制匹配 1：使能强制匹配，匹配后硬件自动清零

Table 8.36 PCA0计数最大值低字节

9EH，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0TOPL	P0TOPL.7	P0TOPL.6	P0TOPL.5	P0TOPL.4	P0TOPL.3	P0TOPL2	P0TOPL.1	P0TOPL.0
读写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	1	1	1	1	1	1	1	1

位编号	位符号	说明
7-0	**P0TOPL.y （y = 0-7）**	P0TOPL：PCA0 TOP定义低字节（LSB）

Table 8.37 PCA0计数最大值高字节

9FH，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0TOPH	P0TOPH7	P0TOPH.6	P0TOPH.5	P0TOPH.4	P0TOPH3	P0TOPH2	P0TOPH1	P0TOPH.0
读写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	1	1	1	1	1	1	1	1

位编号	位符号	说明
7-0	P0TOPH.y（y = 0-7）	P0TOPH：PCA0 TOP定义高字节（MSB）

Table 8.38 PCA0比较/捕捉模块低字节

Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0CPL0 (9CH)	P0CPL0.7	P0CPL0.6	P0CPL0.5	P0CPL0.4	P0CPL0.3	P0CPL0.2	P0CPL0.1	P0CPL0.0
P0CPL1 (ACH)	P0CPL1.7	P0CPL1.6	P0CPL1.5	P0CPL1.4	P0CPL1.3	P0CPL1.2	P0CPL1.1	P0CPL1.0
读写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P0CPLn（n = 0,1）	P0CPLn：PCA0比较/捕捉寄存低字节 P0CPLn寄存器保存16位捕捉模块n的低字节（LSB）

Table 8.39 PCA0比较/捕捉模块高字节

Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0CPH0(9DH)	P0CPH0.7	P0CPH0.6	P0CPH0.5	P0CPH0.4	P0CPH0.3	P0CPH0.2	P0CPH0.1	P0CPH0.0
P0CPH1(ADH)	P0CPH1.7	P0CPH1.6	P0CPH1.5	P0CPH1.4	P0CPH1.3	P0CPH1.2	P0CPH1.1	P0CPH1.0
读写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P0CPHn（n = 0,1）	P0CPHn：PCA0捕捉模块高字节 P0CPHn寄存器保存16位捕捉模块n的高字节（MSB）

8.9 中断

8.9.1 特性

- 21个中断源
- 4层中断优先级

SH79F6481A有21个中断源：5个外部中断（INT0-INT4，INT4共8个中断源INT40-47共享一个向量地址），3个定时器中断（定时器3 - 5），1个PCA0中断，3个EUART中断，1个SPI中断，ADC中断和2路PWM中断，触摸按键中断和LED中断，一个TWI中断，一个CRC中断，一个LPD中断。SH79F6481A中断采用4级优先级结构，为处理21个中断源提供了极大的灵活性。

另外，SH79F6481A为INT4提供了4种外部中断触发方式，可以通过寄存器选择。

8.9.2 中断允许控制

任何一个中断源均可通过对寄存器IEN0和IEN1中相应的位置位或清零，实现单独允许或禁止此中断功能。IEN0寄存器中还包含了一个全局使能位EA，它可以禁止所有的中断。如果要打开某个中断源，必须将EA控制位和IEN0/1中相应的控制位都设置为1。在复位后，所有中断允许位被清0，所有中断被禁止。

Table 8.40 初级中断允许寄存器

A8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	EA	EADC	ET3	ES0	ET5	EX1	ETK	EX0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**EA**	**所有中断允许位** 0：禁止所有中断 1：允许所有中断
6	**EADC**	**ADC中断允许位** 0：禁止ADC中断 1：允许ADC中断
5	**ET3**	**定时器3溢出中断允许位** 0：禁止定时器3溢出中断 1：允许定时器3溢出中断
4	**ES0**	**EUART0中断允许位** 0：禁止EUART0中断 1：允许EUART0中断
3	**ET5**	**定时器5溢出中断允许位** 0：禁止定时器5溢出中断 1：允许定时器5溢出中断
2	**EX1**	**外部中断1允许位** 0：禁止外部中断1 1：允许外部中断1
1	**ETK**	**触摸按键中断允许位** 0：禁止触摸按键中断 1：允许触摸按键中断
0	**EX0**	**外部中断0允许位** 0：禁止外部中断0 1：允许外部中断0

Table 8.41 中断允许寄存器1

A9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN1	-	ELPD	EX2	EX3	EX4	ET4	ELED	ETWI
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0

位编号	位符号	说明
6	ELPD	**LPD中断允许位** 0：禁止LPD中断 1：允许LPD中断
5	EX2	**外部中断2允许位** 0：禁止外部中断2 1：允许外部中断2
4	EX3	**外部中断3允许位** 0：禁止外部中断3 1：允许外部中断3
3	EX4	**外部中断4允许位** 0：禁止外部中断4 1：允许外部中断4
2	ET4	**定时器4溢出中断允许位** 0：禁止定时器4溢出中断 1：允许定时器4溢出中断
1	ELED	**LED中断允许位** 0：禁止LED中断 1：允许LED中断
0	ETWI	**TWI中断允许位** 0：禁止TWI中断 1：允许TWI中断

Table 8.42 中断允许寄存器2

AAH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN2	-	EPWM1	EPCA0	ESPI	EPWM0	ECRC	ES2	ES1
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0

位编号	位符号	说明
6	EPWM1	**PWM1中断允许位** 0：禁止**PWM1**中断 1：允许**PWM1**中断
5	EPCA0	**PCA0中断允许位** 0：禁止PCA0中断 1：允许PCA0中断

续上表

4	ESPI	**SPI中断允许位** 0：禁止SPI中断 1：允许SPI中断
3	EPWM0	**PWM0中断允许位** 0：禁止PWM0中断 1：允许PWM0中断
2	ECRC	**CRC中断允许位** 0：禁止CRC中断 1：允许CRC中断
1	ES2	**EUART2中断允许位** 0：禁止EUART2中断 1：允许EUART2中断
0	ES1	**EUART1中断允许位** 0：禁止EUART1中断 1：允许EUART1中断

Table 8.43 中断通道允许寄存器

BAH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IENC	EXS47	EXS46	EXS45	EXS44	EXS43	EXS42	EXS41	EXS40
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	EXS4x x = 0 - 7	**外部中断4通道选择位（x = 0 - 7）** 0：禁止外部中断4x 1：允许外部中断4x

注意：

(1) 打开外部中断0/1/4时，相应的端口必须设置为输入状态。

(2) 若要打开外部中断4，EX4和IENC中的EXS4x（x = 0 - 7）相应位必须同时置1。

Table 8.44 LED中断寄存器

EFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ELEDCON	-	-	-	-	-	-	LEDFY	LEDCY
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
1	LEDFY	**LED帧中断选择** 0：帧中断关闭 1：帧中断开启
0	LEDCY	**LED_COM中断选择** 0：LED_COM中断关闭 1：LED_COM中断开启

8.9.3 中断标志

每个中断源都有自己的中断标志，当产生中断时，硬件会置起相应的标志位，在中断汇总表中会列出中断标志位。

外部中断INT0/1产生外部中断INTx（x = 0，1）时，如果中断为边沿触发，CPU在响应中断后，标志IEx（x = 0，1）被硬件清零；如果中断是电平触发，外部中断源直接控制中断标志，如果是高电平，此标志位保持为1，否则清0。

外部中断INT2/3产生外部中断INT2/3时，如果中断为边沿触发，CPU在响应中断后，中断标志位IE2/3被硬件清0；如果中断是低电平触发，外部中断源引脚电平直接控制中断标志，而不是由片上硬件控制。

外部中断INT4产生中断时，EXF1寄存器中的IF4x（x = 0 - 7）标志位置位，INT4共7个中断源共享一个中断向量地址，标志位需要用户软件清除。但是如果INT4为电平触发时，标志位不能被用户软件清除，只受INT4中断源引脚所接信号电平直接控制。

注意尽管外部中断被禁止，但是中断标志位仍然受外部中断源输入状态变化而改变，除非该输入引脚配置为其它功能。

定时器3中断，定时器3的计数器溢出时，T3CON寄存器的TF3中断标志位置1，产生**定时器3**中断请求，CPU在响应中断后，TF3标志被硬件自动清0。

定时器4中断，定时器4的计数器溢出时，T4CON寄存器的TF4中断标志位置1，产生**定时器4**中断请求，CPU在响应中断后，TF4标志被硬件自动清0。

定时器5中断，定时器5的计数器溢出时，T5CON寄存器的TF5中断标志位置1，产生**定时器5**中断请求，CPU在响应中断后，TF5标志被硬件自动清0。

串行通讯中断，SCON/1/2寄存器的标志RI或TI置1时，产生**EUART0/1/2**中断，CPU在响应中断后，标志不会被硬件自动清0。事实上，中断服务程序必须判断是收中断还是发中断，标志必须由软件清零。

SPI通讯中断，SPSTA寄存器的SPIF标志位或MODF标志位置1时，产生**SPI**中断，标志必须由软件清0。

ADC中断，ADCON寄存器的ADCIF标志位置1时，产生**ADC**中断。中断标志必须由软件清0。

触摸按键中断有4种情况会产生中断标志位，每种都会产生触摸按键中断，对应4个中断标志位，中断标志必须软件清0。

PWM1/2中断，PWM0/1是独立的12bit PWM模块，此标志位在中断响应时由软件清0。

LED中断，中断标志位LEDIF/COMIF置起时，产生LED中断，标志必须由软件清0。

TWI中断，中断标志位TOUT，TWINT，TFREE置起时，产生TWI中断，三者共享中断向量，标志必须由软件清0。

CRC校验中断，CRCCON寄存器的CRCIF标志位置1时，产生CRC中断，标志必须由软件清0。

Table 8.45 外部中断标志寄存器

88H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	-	-	-	-	IE1	IT1	IE0	IT0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3，1	**IEx (x = 0，1)**	**外部中断x请求标志** 0：无中断挂起 1：中断挂起
2，0	**ITx (x = 0，1)**	**外部中断x触发方式** 0：低电平触发 1：下降沿触发

Table 8.46 外部中断标志寄存器

E8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF0	IT4.1	IT4.0	IT3.1	IT3.0	IT2.1	IT2.0	IE3	IE2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	**IT4[1:0]**	**外部中断4触发模式位** 00：低电平触发 01：下降沿触发 10：上升沿触发 11：双沿触发 IT4[1:0]控制外部中断4各中断源采用同一触发方式
5-4	**IT3[1:0]**	**外部中断3触发模式位** 00：低电平触发 01：下降沿触发 10：上升沿触发 11：双沿触发
3-2	**IT2[1:0]**	**外部中断2触发模式位** 00：低电平触发 01：下降沿触发 10：上升沿触发 11：双沿触发
1	**IE3**	**外部中断3请求标志位** 0：无中断挂起 1：中断挂起
0	**IE2**	**外部中断2请求标志位** 0：无中断挂起 1：中断挂起

Table 8.47 外部中断4标志寄存器

D8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF1	IF47	IF46	IF45	IF44	IF43	IF42	IF41	IF40
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**IF4x (x = 0 - 7)**	**外部中断4请求标志，IF4x须被软件清0** 0：无中断请求 1：有中断请求

8.9.4 中断向量

当一个中断产生时，程序计数器内容被压栈，相应的中断向量地址被载入程序计数器。中断向量的地址在中断摘要表中详细列出。

8.9.5 中断优先级

每个中断源都可被单独设置为4个中断优先级之一，分别通过清0或置1 IPL0，IPH0，IPL1，IPH1中相应位来实现。但OVL不可屏蔽中断无需IPH/IPL控制，在所有中断源中享有最高优先级（除复位外）。中断优先级服务程序描述如下：

响应一个中断服务程序时，可响应更高优先级的中断，但不能响应同优先级或低优先级的另一个中断。

响应最高级中断服务程序时，不响应其它任何中断。如果不同中断优先级的中断源同时申请中断时，响应较高优先级的中断申请。

如果同优先级的中断源在指令周期开始时同时申请中断，那么内部查询序列确定中断请求响应顺序。

捕捉中断及比较器2中断优先级共享同一优先级设置，二者同时申请中断时按内部轮询优先级响应。

中断优先级		
优先位		中断优先级
IPHx	IPLx	
0	0	等级0（最低优先级）
0	1	等级1
1	0	等级2
1	1	等级3（最高优先级）

Table 8.48 中断优先级控制寄存器

B8H，B4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL0	PINTL	PADCL	PT3L	PSL	PT5L	PX1L	PTKL	PX0L
IPH0	PINTH	PADCH	PT3H	PSH	PT5H	PX1H	PTKH	PX0H
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

B9H，B5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL1	-	PLPDL	PEX2L	PX3L	PX4L	PT4L	PLEDL	PTWIL
IPH1	-	PLPDH	PEX2H	PX3H	PX4H	PT4H	PLEDH	PTWIH
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0

位编号	位符号	说明
IPL0[7] **IPH0[7]**	**PINTL/H**	PWM1，EUART1，EUART2，CRC，SPI，PWM0，EPCA0中断优先级选择 ***注意：****PWM1，EUART1，EUART2，CRC，SPI，PWM0，EPCA0中断优先级共享优先级设置*
IPL0[6:0] **IPH0[6:0]** **IPL1[7:0]** **IPH1[7:0]**	**PxxxL/H**	相应中断源xxx优先级选择

8.9.6 中断处理

中断标志在每个机器周期都会被采样获取。所有中断都在时钟的上升沿被采样。如果一个标志被置起，那么CPU捕获到后中断系统调用一个长转移指令（LCALL）调用其中断服务程序，但由硬件产生的LCALL会被下列任何条件阻止：

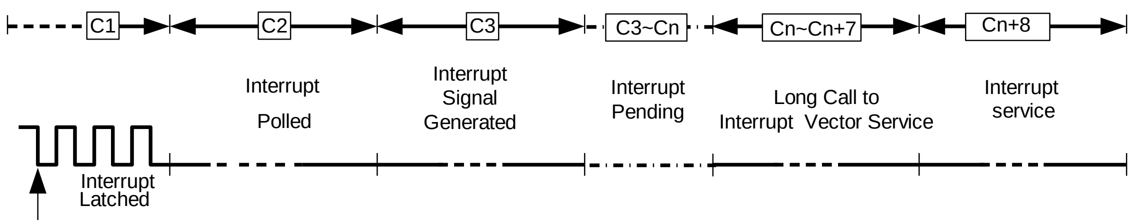
同级或更高级的优先级中断在运行中。

当前的周期不是执行中指令的最后一个周期。换言之，正在执行的指令完成前，任何中断请求都得不到响应。

正在执行的是一条RETI或者访问专用寄存器IEN0\1或是IPL\H的指令。换言之，在RETI或者读写IEN0\1或是IPL\H之后，不会马上响应中断请求，而至少在执行一条其它指令之后才会响应。

***注意：**因为更改优先级通常需要2条指令，在此期间，建议关闭相应的中断以避免在修改优先级过程中产生中断。如果当模块状态改变而中断标志不再有效时，将不会响应此中断。每一个轮询周期只查询有效的中断请求。*

轮询周期/LCALL次序如下图所示：



中断响应时间

由硬件产生的LCALL把程序计数器中的内容压入堆栈（但不保存PSW），然后将相应中断源的向量地址（参照中断向量表）存入程序计数器。

中断服务程序从指定地址开始，到RETI指令结束。RETI指令通知处理器中断服务程序结束，然后把堆栈顶部两字节弹出，重载入程序计数器中，执行完中断服务程序后程序回到原来停止的地方。RET指令也可以返回到原来地址继续执行，但是中断优先级控制系统仍然认为一个同一优先级的中断被响应，这种情况下，当同一优先级或低优先级中断将不会被响应。

8.9.7 中断响应时间

如果检测出一个中断，这个中断的请求标志位就会在被检测后的每个机器周期被置起。内部电路会保持这个值直到下一个机器周期，CPU会在第三个机器周期产生中断。如果响应有效，条件允许，在下一个指令执行的时候硬件LCALL指令将调用请求中断的服务程序，否则中断被挂起。LCALL指令调用程序需要7个机器周期。因而，从外部中断请求到开始执行中断程序中的第一条指令至少需要3+7个完整的机器周期。

当请求因前述的的三个情况受阻时，中断响应时间会加长。如果同级或更高优先级的中断正在执行，额外的等待时间取决于正执行的中断服务程序的长度。

如果正在执行的指令还没有进行到最后一个周期，假如正在执行RETI指令，则完成正在执行的RETI指令，需要8个周期，加上为完成下一条指令所需的最长时间20个机器周期（如果该指令是16位操作数的DIV，MUL指令），若系统中只有一个中断源，再加上LCALL调用指令7个机器周期，则最长的响应时间是2+8+20+7个机器周期。

所以，中断响应时间一般大于10个机器周期小于37个机器周期。

8.9.8 外部中断输入

SH79F6481A有5个外部中断输入。外部中断0-3分别有一个独立的中断源，外部中断4有8个中断源共享一个中断矢量地址。外部中断0/1可以通过设置TCON寄存器的IT1，IT0位来选择是电平触发或是边沿触发。当ITx = 0（x = 0，1）时，外部中断INTx（x = 0，1）引脚为低电平触发；当ITx（x = 0，1）= 1，外部中断INTx（x = 0，1）为沿触发，在这个模式中，如果采样到一个系统时钟周期内INTx（x = 0，1）引脚上采样为高电平而下个系统时钟周期采样为低电平，TCON寄存器的中断请求标志位置1，发出一个中断请求。由于外部中断引脚每个机器周期采样一次，输入高或低电平应当保持至少1个机器周期以确保能够被正确采样到。

外部中断2，3分别有一个独立的中断源，外部中断2/3/4可以通过设置EXF0寄存器的ITx（x = 2，3，4），选择是电平触发或是边沿触发或者为双沿触发。当ITx = 00（x = 2，3，4）时，外部中断INTx（x = 2，3，4）引脚为低电平触发；当ITx（x = 2，3，4）= 01，外部中断INTx（x = 2，3，4）为下降沿触发，在这个模式中，一个采样周期内INTx（x = 2，3，4）引脚上连续采样为高电平，而下个周期开始，连续采样SN个周期为低电平（SN为Sample Num），EXF0寄存器的中断请求标志位置1，发出一个中断请求。由于外部中断引脚每个周期采样一次，输入高或低电平应当保持至少SN个周期以确保能够被正确采样到。当ITx（x = 2，3，4）= 11，外部中断INTx（x = 2，3，4）为双沿触发，任何高低电平的转换都会触发一个中断请求。

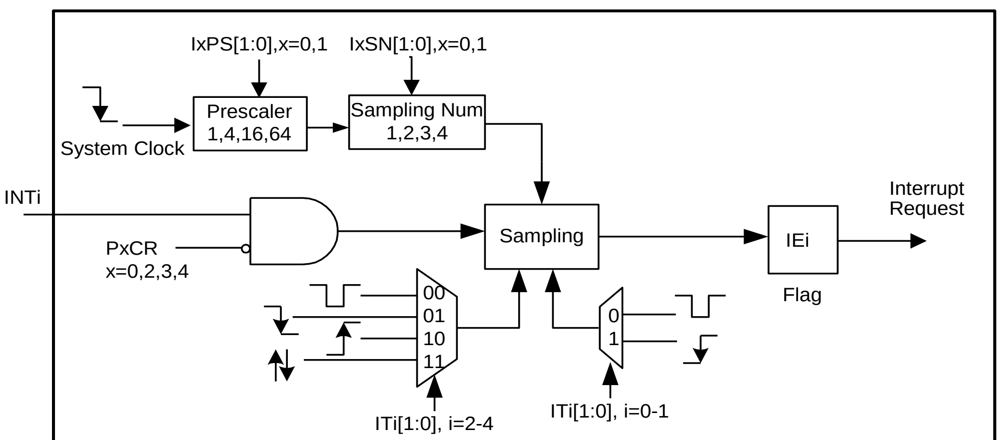
如果外部中断为下降沿，上升沿触发，外部中断源应当将中断脚至少保持SN个周期高（低）电平，然后至少保持SN个周期低（高）电平。这样就确保了边沿能够被检测到以使IEx置1。当调用中断服务程序后，CPU自动将IEx清0。

如果外部中断为低电平触发，外部中断源必须一直保持请求有效，直到产生所请求的中断为止，此过程需要2倍SN个采样周期。如果中断服务完成后而外部中断仍旧维持，则会产生下一次中断。当中断为电平触发时不必清除中断标志IEx（x = 2，3，4），因为中断只与输入口电平有关。

中断采样时钟分频比和连续采样次数均可以设置**EXCON寄存器**进行调节，满足不同中断响应要求。

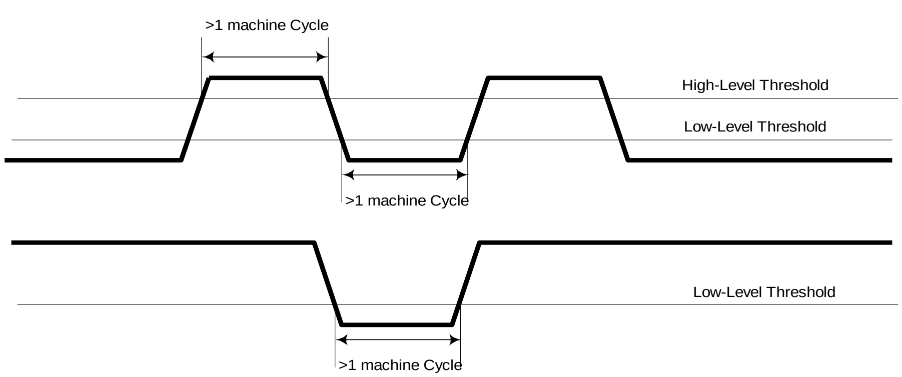
外部中断4除了具有更多的中断触发方式外，与外部中断0，1操作类似。

当SH79F6481A进入空闲或是掉电模式，中断会唤醒处理器继续工作，详见**电源管理**章节。



The Block Diagram of INTi

注意：外部中断0-3的中断标志位在执行中断服务程序时被自动硬件清0，但外部中断4标志位IF40-47必须要软件清0。



外部中断探测

Table 8.49 外部中断采样次数控制寄存器

8BH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXCON	I1PS1	I1PS0	I1SN1	I1SN0	I0PS1	I0PS0	I0SN1	I0SN0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	**I1PS[1:0]**	**外部中断INT4采样时钟预分频比选择位** 00：1/1 01：1/4 10：1/16 11：1/64
5-4	**I1SN[1:0]**	**外部中断INT4连续采样次数选择位** 00：1 01：2 10：3 11：4
3-2	**I0PS[1:0]**	**外部中断INT0，1，2，3采样时钟预分频比选择位** 00：1/1 01：1/4 10：1/16 11：1/64
1-0	**I0SN[1:0]**	**外部中断INT0，1，2，3连续采样次数选择位** 00：1 01：2 10：3 11：4

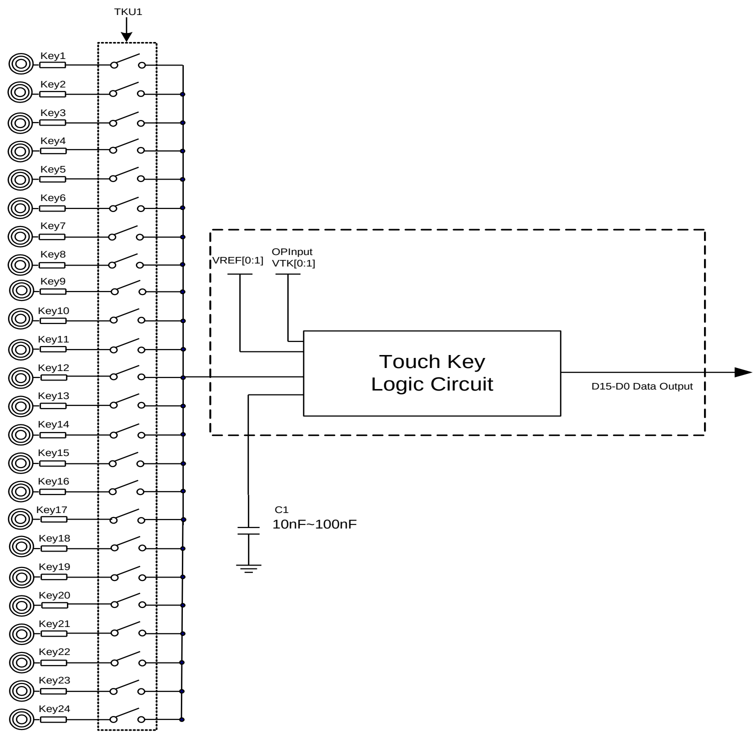
注意：*若I0SN[1:0] = 11，则外部中断0，1，2，3（下降沿触发），连续采样4次低电平才会产生中断标志。*

8.9.9 中断汇总

中断源	向量地址	允许位	标志位	轮询优先级	中断号(c语言)
Reset	0000H	-	-	0（最高级）	
INT0	0003H	EX0	IE0	1	0
TK	000BH	ETK	IFERR+IFGO+IFAVE+IFCOUNT	2	1
INT1	0013H	EX1	IE1	3	2
Timer5	001BH	ET5	TF5	4	3
EUART0	0023H	ES0	RI+TI	5	4
Timer3	002BH	ET3	TF3	6	5
ADC	0033H	EADC	ADCIF/ADGIF/ADLIF	7	6
TWI	003BH	ETWI	TWINT	8	7
LED	0043H	ELED	LEDIF+COMIF	9	8
Timer4	004BH	ET4	TF4	10	9
INT4	0053H	EX4+IENC	IF4X	11	10
INT3	005BH	EX3	IE3	12	11
INT2	0063H	EX2	IE2	13	12
LPD	006BH	ELPD	LPDIF	14	13
EUART1	007BH	ES1	RI1+TI1	15	15
EUART2	0083H	ES2	RI2+TI2	16	16
CRC	008BH	ECRC	CRCIF	17	17
PWM0	0093H	EPWM0	PWM0IF	18	18
SPI	009BH	ESPI	SPIF	19	19
PCA0	00A3H	EPCA0	CF0/P0CCF0/P0CCF1	20	20
PWM1	00ABH	EPWM1	PWM1IF	21	21

9. 增强功能

9.1 Touch Key触摸按键功能



系统框图

功能描述

SH79F6481A内建触摸按键功能模块，最大能连接24个按键。

SH79F6481A内建触摸按键功能模块工作电路精简，应用时仅需外接一个C1电容。C1电容值选择10nF -100nF之间，要求使用10%或以上精度的涤纶电容、X7R材质电容或NPO材质贴片电容。C1电容可根据实际电路板材质以及触摸按键介质调节合适的灵敏度，电容值越小，灵敏度越高，电容值越大，灵敏度越低。

触摸按键模块最大能连接24个按键，可通过寄存器TKU1-TKU3来选择，能够选择一轮扫描按键通道个数。

开关电路由寄存器，可通过寄存器FSW1位和FSW0位选择。建议工作频率选择2M或2M以下频率。触摸按键模块内建基准电压，可通过寄存器VREF1位和VREF0位选择。

触摸按键通过调整寄存器TUNE1位和TUNE0位来确保对应不同的C1和工作频率下数据寄存器值的稳定性

按键采样次数根据实际应用，可选择多次采样，程序只要启动一次采样扫描，硬件会自动执行多次采样的比较值进行平均值后输出结果，例如，选择6次采样输出，寄存器TKGO/$\overline{\text{DONE}}$位置1，启动按键扫描后，硬件会采样6次按键值，将会将6次的采样值进行比较，去除一个最大值和一个最小值，完成后将剩余四次中值累加的值除以4得到的结果，输出到16位数据寄存器。

28位放大系数寄存器为按键控制器运算结果放大系数，如果运算结果大于16位的数据，即为运算结果高位溢出，标志位IFERR位置1，如果中断允许将响应中断子程序，此时，用户需要将放大系数寄存器的数据值减小后重新启动下一次扫描。一般运算时。16位数据寄存器的值不应大于FFFFH。如果大于FFFFH应将被除数寄存器的数据值减小。

触摸按键有四种情况会产生中断标志位，中断都会产生，需要判断中断标志位后执行中断子程序：

(1) 按键扫描结束后，如运算结果高位溢出，将中断标志位IFERR置1，如果是多次采样，系统将停止当前采样状态等待下一次重新启动扫描，而不执行后面未做完的采样。如果发生运算结果高位溢出中断，用户应将28位放大系数寄存器值减小。

(2) 按键扫描启动标志位TKGO/$\overline{\text{DONE}}$置1，系统自动检测比较输出状态是否正常，如果异常会将标志位IFGO置1，此时为按键控制器启动错误，用户应延时10uS后，重新启动下一次扫描。

(3) 按键扫描结束后，如未发生异常，将中断标志位IFAVE置1。

(4) 扫描按键计数过程中，当计数寄存器溢出时，将中断标志位IFCOUNT置1，用户需要减小电容。

触摸按键功能时的启动扫描步骤：

(1) 选择需要扫描的按键通道；

(2) 寄存器TKCON位置1，允许触摸按键模块工作；

(3) 设置开关频率、参考电压V_{REF}和按键采样次数和扫描顺序；

(4) 设置28位放大系数寄存器；

(5) 软件延时10uS；

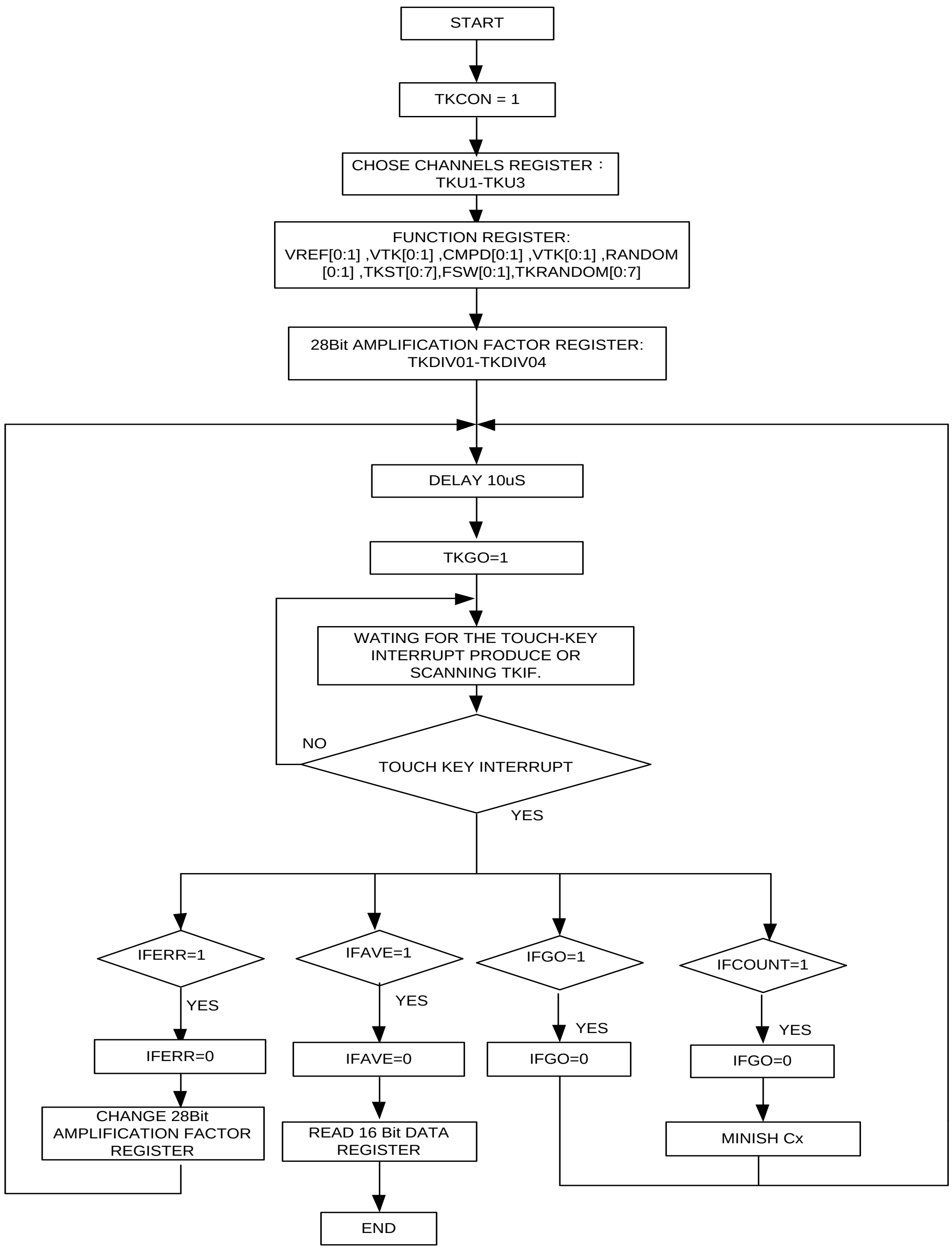
(6) 寄存器TKGO/$\overline{DONE}$位置1，启动按键扫描；

(7) 中断产生，TKGO硬件自动清0；

(8) 中断标志位判断：IFERR，IFGO，IFAVE，IFCOUNT
如果IFAVE = 1，读数据寄存器500H – 52FH，程序保存数据结果，执行步骤9；
如果IFERR = 1，数据寄存器运算溢出错误，清IFERR和标志位，重新设置放大系数寄存器值，减小放大系数值，返回步骤5重新启动扫描；
如果IFGO = 1，按键控制器启动错误，清IFGO和标志位，返回步骤5重新启动扫描；
如果IFCOUNT = 1，按键扫描计数溢出错误，清IFCOUNT和标志位，减小电容C1。返回步骤5，重新启动扫描。

(9) 一组按键扫描完成。

操作流程图


START
TKCON = 1
CHOSE CHANNELS REGISTER：
TKU1-TKU3
FUNCTION REGISTER:
VREF[0:1] ,VTK[0:1] ,CMPD[0:1] ,VTK[0:1] ,RANDOM
[0:1] ,TKST[0:7],FSW[0:1],TKRANDOM[0:7]
28Bit AMPLIFICATION FACTOR REGISTER:
TKDIV01-TKDIV04
DELAY 10uS
TKGO=1
WATING FOR THE TOUCH-KEY
INTERRUPT PRODUCE OR
SCANNING TKIF.
NO
TOUCH KEY INTERRUPT
YES
IFERR=1
IFAVE=1
IFGO=1
IFCOUNT=1
YES
YES
YES
YES
IFERR=0
IFAVE=0
IFGO=0
IFGO=0
CHANGE 28Bit
AMPLIFICATION FACTOR
REGISTER
READ 16 Bit DATA
REGISTER
MINISH Cx
END

9.1.1 寄存器

Table 9.1 触摸按键功能控制寄存器

C1H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TKCON1	TKCON	-	TKGO/DONE	DATACON	MODE	-	FSW1	FSW0
读/写	读/写	-	读/写	读/写	读/写	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	-	0	0	0	-	0	0

位编号	位符号	说明
7	**TKCON**	**触摸按键允许位** 0：禁止触摸按键工作 1：允许触摸按键工作
5	**TKGO/DONE**	**启动触摸按键允许位** 0：未启动按键扫描或按键扫描结束 1：启动按键扫描或正在执行按键扫描
4	**DATACON**	**触摸按键数据控制寄存器** 0：触摸按键输出数据为 放大系数寄存器/触摸按键的计数值 1：触摸按键输出数据为 触摸按键计数值
3	**MODE**	**触摸按键模式选择位** 0：选择充电次数来作为数据参数 1：选择充电时间来作为数据参数
1-0	**FSW[1:0]**	**采样次数选择位** 00：按键采样1次输出数据，D15-D0为1次采样的平均值 01：按键采样3次输出数据，D15-D0为1次采样的平均值（去除最大值及最小值） 10：按键采样6次输出数据，D15-D0为4次采样的平均值（去除最大值及最小值） 11：按键采样10次输出数据，D15-D0为8次采样的平均值（去除最大值及最小值）

注意：*当选择触摸按键输出数据为触摸按键计数器值时，除法无效，此时，相应的放大系数寄存器TKDIV01 - TKDIV04应保持为0。*

Table 9.2 触摸按键功能频率控制寄存器

CFH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TKST	-	ST.6	ST.5	ST.4	ST.3	ST.2	ST.1	ST.0
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0

位编号	位符号	说明
6-0	**ST[6:0]**	**触摸按键功能频率控制位** 系统时钟/TKST = 触摸按键功能开关频率

注意：*触摸按键功能频率＝OSC/TKST：TKST最大为127分频，最小为2，当寄存器在小于等于2时，则寄存器默认为系统时钟/2。*

Table 9.3 触摸按键频率随机设置寄存器

C2H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TKRANDOM	TKRADON	TKOFFSET	TKHYSW	-	-	TKOSM	RANDOM1	RANDOM0
读/写	读/写	读/写	读/写	-	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	-	0	0	0

位编号	位符号	说明
7	**TKRADON**	**触摸按键随机频率使能位** 0：禁止触摸按键随机频率功能 1：打开触摸按键随机频率功能
6	**TKOFFSET**	**触摸按键补偿使能位** 0：禁止触摸按键补偿 1：打开触摸按键补偿
5	**TKHYSW**	**触摸按键比较器滞回使能位** 0：禁止比较器滞回使能 1：打开比较器滞回使能
2	**TKOSM**	**触摸按键补偿模式选择位** 0：补偿按键同频波形 1：补偿按键跟随波形（建议使用该模式）
1-0	**RANDOM[1:0]**	**随机抖动设置位** 00：TKST随机抖动±1 01：TKST随机抖动±1，±2 10：TKST随机抖动±1，±2，±3 11：TKST随机抖动±1，±2，±3，±4

注意：*Design spec：随机抖动请在一段时间内保证数学累计为0。*

(1) 当TKST为二分频时不能进行抖动时钟，三分频时只能选择00有效，四分频时有效选项为00，01两档。当TKST为六分频以上时，TKST随即抖动四档全部有效。

(2) 当触摸按键补偿位有效。在触摸按键扫描时，除当前TK扫描按键通道外，其它TK扫描按键通道输出补偿波形，由P0SS，P1SS，P4SS，P5SS寄存器来决定补偿波形输出引脚（最多同时输出补偿波形1-23 Key）。补偿波形驱动能力为正常的1/3。

Table 9.4 触摸按键中断标志位寄存器（该寄存器只能清0）

C7H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TKF0	-	IFERR	IFGO	IFAVE	IFCOUNT	-	-	-
读/写	-	读/写	读/写	读/写	读/写	-	-	-
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	-	-	-

位编号	位符号	说明
6	IFERR	**运算结果溢出中断标志位** 0：运算结果高位未溢出 1：运算结果高位溢出产出中断
5	IFGO	**启动信号错误中断标志位** 0：启动信号未错误 1：启动信号错误产生中断
4	IFAVE	**按键扫描结束中断标志位** 0：扫描未结束 1：扫描结束产生中断
3	IFCOUNT	**按键扫描计数溢出标志位** 0：按键扫描计数未溢出 1：按键扫描计数溢出

Table 9.5 放大系数数寄存器

C3H-C6H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TKDIV01 (C3H)	DIV7	DIV6	DIV5	DIV4	DIV3	DIV2	DIV1	DIV0
TKDIV02 (C4H)	DIV15	DIV14	DIV13	DIV12	DIV11	DIV10	DIV9	DIV8
TKDIV03 (C5H)	DIV23	DIV22	DIV21	DIV20	DIV19	DIV18	DIV17	DIV16
TKDIV04 (C6H)	-	-	-	-	DIV27	DIV26	DIV25	DIV24
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	TKDIV0x x = 1- 4,	**触摸按键放大系数** DIV0 - DIV27：填入一个27位数值作为触摸按键的放大系数，该数值越大，触摸按键得到的值越大

***注意：** 当选择触摸按键输出数据为触摸按键计数器值时，除法无效，此时，相应的放大系数寄存器TKDIV01 - TKDIV04应保持为0。*

Table 9.6 端口功能控制寄存器

BCH-BFH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0SS (BCH)	-	P0SS.6	P0SS.5	P0SS.4	P0SS.3	P0SS.2	P0SS.1	P0SS.0
P1SS (BDH)	P1SS.7	P1SS.6	P1SS.5	P1SS.4	P1SS.3	P1SS.2	P1SS.1	P1SS.0
P4SS (BEH)	-	-	P4SS.5	P4SS.4	P4SS.3	P4SS.2	P4SS.1	-
P5SS (BFH)	-	-	-	-	P5SS.3	P5SS.2	P5SS.1	P5SS.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**PxSSy x = 0-1，4-5, y = 0-7**	端口功能控制 0：作为I/O 1：作为触摸按键信道

Table 9.7 按键扫描出错寄存器

B7H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TKW	-	-	-	TW.4	TW.3	TW.2	TW.1	TW.0
读/写	-	-	-	只读	只读	只读	只读	只读
复位值 (POR/WDT/LVR/PIN)	-	-	-	0	0	0	0	0

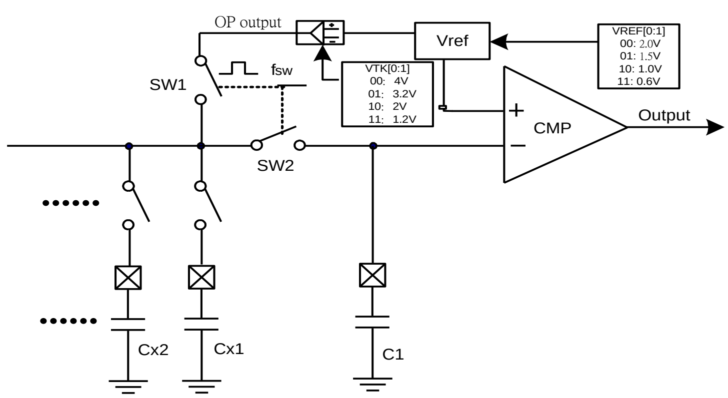
位编号	位符号	说明
4-0	**TW[4:0]**	按键扫描出错显示 当TKW[4:0] = 00000b时，按键1 当TKW[4:0] = 00001b时，按键2 当TKW[4:0] = 00010b时，按键3 当TKW[4:0] = 00011b时，按键4 当TKW[4:0] = 00100b时，按键5 当TKW[4:0] = 00101b时，按键6 当TKW[4:0] = 00110b时，按键7 当TKW[4:0] = 00111b时，按键8 当TKW[4:0] = 01000b时，按键9 当TKW[4:0] = 01001b时，按键10 当TKW[4:0] = 01010b时，按键11 当TKW[4:0] = 01011b时，按键12 当TKW[4:0] = 01100b时，按键13 当TKW[4:0] = 01101b时，按键14 当TKW[4:0] = 01110b时，按键15 当TKW[4:0] = 01111b时，按键16 当TKW[4:0] = 10000b时，按键17 当TKW[4:0] = 10001b时，按键18 当TKW[4:0] = 10010b时，按键19 当TKW[4:0] = 10011b时，按键20 当TKW[4:0] = 10100b时，按键21 当TKW[4:0] = 10101b时，按键22 当TKW[4:0] = 10110b时，按键23 当TKW[4:0] = 10111b时，按键24

注意：当按键有错误标志位置起时，标志位都会停止触摸按键运行，并将出错的信道的BIT位置起。该寄存器为只读寄存器。

Table 9.8 基准电压选择寄存器

CEH，Bank0	**第7位**	**第6位**	**第5位**	**第4位**	**第3位**	**第2位**	**第1位**	**第0位**
TKVREF	VREF1	VREF0	CMPD1	CMPD0	VTK1	VTK0	TUNE1	TUNE0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	**VREF[1:0]**	内部基准电压选择位 00：V_{REF} = 2.0V 01：V_{REF} = 1.5V 10：V_{REF} = 1.0V 11：V_{REF} = 0.6V
5-4	**CMPD[1:0]**	去抖动时间选择位 00：约8 X tsys 01：约16 X tsys 10：约32 X tsys 11：约64 X tsys
3-2	**VTK[1:0]**	**OP**输出电压选择位 00：VTK = 4.0V 01：VTK = 3.2V 10：VTK = 2.0V 11：VTK = 1.2V
1-0	**TUNE[1:0]**	放电时间调整选择位 00：延时256 X tsys 01：延时384 X tsys 10：延时512 X tsys 11：延时640 X tsys



OP输出电压示意图

Table 9.9 按键扫描顺序寄存器

C9H-CBH（Bank0）	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TKU1(C9H)	TK8	TK7	TK6	TK5	TK4	TK3	TK2	TK1
TKU2(CAH)	TK16	TK15	TK14	TK13	TK12	TK11	TK10	TK9
TKU3(CBH)	TK24	TK23	TK22	TK21	TK20	TK19	TK18	TK17
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**TK[24:1]**	**按键扫描顺序控制位** 0：跳过扫描该按键 1：顺序扫描该按键

***注意：**当TKU1 - TKU3中的某位置0时，则当扫描按键开始时，会跳过该按键扫描信道，扫描按键顺序为从TKU1 - TKU3的TK1 - TK24，分别代表扫描按键的24个通道。*

Table 9.10 16位数据寄存器（触摸按键数据RAM为只读寄存器）

地址		第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
500H	**TK01L**	D7	D6	D5	D4	D3	D2	D1	D0
501H	**TK01H**	D15	D14	D13	D12	D11	D10	D9	D8
502H	**TK02L**	D7	D6	D5	D4	D3	D2	D1	D0
503H	**TK02H**	D15	D14	D13	D12	D11	D10	D9	D8
504H	**TK03L**	D7	D6	D5	D4	D3	D2	D1	D0
505H	**TK03H**	D15	D14	D13	D12	D11	D10	D9	D8
506H	**TK04L**	D7	D6	D5	D4	D3	D2	D1	D0
507H	**TK04H**	D15	D14	D13	D12	D11	D10	D9	D8
508H	**TK05L**	D7	D6	D5	D4	D3	D2	D1	D0
509H	**TK05H**	D15	D14	D13	D12	D11	D10	D9	D8
50AH	**TK06L**	D7	D6	D5	D4	D3	D2	D1	D0
50BH	**TK06H**	D15	D14	D13	D12	D11	D10	D9	D8
50CH	**TK07L**	D7	D6	D5	D4	D3	D2	D1	D0
50DH	**TK07H**	D15	D14	D13	D12	D11	D10	D9	D8
50EH	**TK08L**	D7	D6	D5	D4	D3	D2	D1	D0
50FH	**TK08H**	D15	D14	D13	D12	D11	D10	D9	D8
510H	**TK09L**	D7	D6	D5	D4	D3	D2	D1	D0
511H	**TK09H**	D15	D14	D13	D12	D11	D10	D9	D8
512H	**TK10L**	D7	D6	D5	D4	D3	D2	D1	D0
513H	**TK10H**	D15	D14	D13	D12	D11	D10	D9	D8
514H	**TK11L**	D7	D6	D5	D4	D3	D2	D1	D0
515H	**TK11H**	D15	D14	D13	D12	D11	D10	D9	D8
516H	**TK12L**	D7	D6	D5	D4	D3	D2	D1	D0
517H	**TK12H**	D15	D14	D13	D12	D11	D10	D9	D8

续上表

518H	**TK13L**	D7	D6	D5	D4	D3	D2	D1	D0
519H	**TK13H**	D15	D14	D13	D12	D11	D10	D9	D8
51AH	**TK14L**	D7	D6	D5	D4	D3	D2	D1	D0
51BH	**TK14H**	D15	D14	D13	D12	D11	D10	D9	D8
51CH	**TK15L**	D7	D6	D5	D4	D3	D2	D1	D0
51DH	**TK15H**	D15	D14	D13	D12	D11	D10	D9	D8
51EH	**TK16L**	D7	D6	D5	D4	D3	D2	D1	D0
51FH	**TK16H**	D15	D14	D13	D12	D11	D10	D9	D8
520H	**TK17L**	D7	D6	D5	D4	D3	D2	D1	D0
521H	**TK17H**	D15	D14	D13	D12	D11	D10	D9	D8
522H	**TK18L**	D7	D6	D5	D4	D3	D2	D1	D0
523H	**TK18H**	D15	D14	D13	D12	D11	D10	D9	D8
524H	**TK19L**	D7	D6	D5	D4	D3	D2	D1	D0
525H	**TK19H**	D15	D14	D13	D12	D11	D10	D9	D8
526H	**TK20L**	D7	D6	D5	D4	D3	D2	D1	D0
527H	**TK20H**	D15	D14	D13	D12	D11	D10	D9	D8
528H	**TK21L**	D7	D6	D5	D4	D3	D2	D1	D0
529H	**TK21H**	D15	D14	D13	D12	D11	D10	D9	D8
52AH	**TK22L**	D7	D6	D5	D4	D3	D2	D1	D0
52BH	**TK22H**	D15	D14	D13	D12	D11	D10	D9	D8
52CH	**TK23L**	D7	D6	D5	D4	D3	D2	D1	D0
52DH	**TK23H**	D15	D14	D13	D12	D11	D10	D9	D8
52EH	**TK24L**	D7	D6	D5	D4	D3	D2	D1	D0
52FH	**TK24H**	D15	D14	D13	D12	D11	D10	D9	D8

注意：

(1) OP输出电压为触摸按键供电电压，V_{REF}为触摸按键参考电压源。

(2) 触摸按键通过设置寄存器TUNE1和TUNE0位调节电容的放电时间，以确保不同的C1和工作频率下，数据寄存器值的稳定性。

9.2 LED驱动器

LED驱动器包含一个控制器，8个COM输出引脚和16个SEG输出引脚。支持1/1-1/8占空比电压驱动方式。

LED驱动器有两种运行模式。

模式1：亮灭LED模式

当LED驱动器工作在亮灭LED模式时，每一个LEDRAM位控制一个LED灯，当LEDRAM位为0时，LED熄灭，当LEDRAM位为1时，LED点亮；在LED一帧或者一个COM扫描结束后，LED驱动器对应的中断标志位LEDIF或者COMIF标志位置1。

模式2：调光LED模式

当LED驱动器工作在调光LED模式时，每一个LEDRAM byte控制正在扫描的COM周期内SEG的占空比；该占空比总共可以256档可选；当LEDRAM byte为0xff时，SEG输出最大占空比，当LEDRAM byte为0x00时，SEG输出最小占空比；当LEDRAM byte为0x00-0xff中间值时，SEG输出相对应的占空比；针对LEDRAM byte的修改，会在下一个COM扫描周期生效；

在LED每一个COM周期扫描结束后，立即进行下一个COM周期的扫描，LED驱动器对应的中断标志位COMIF会置1，由于LED驱动器工作在模式2，所以在LED驱动使能后，COMIF中断标志位也会置1，方便用户修改LEDRAM的值；在扫描完成一帧后，LED驱动器对应的中断标志位LEDIF会置1；

无论LED驱动器工作在模式1或者模式2，COM和SEG 的非选电平都为浮动电平，COM的输出有效电平可通过寄存器配置为低电平或高电平，SEG的输出有效电平可通过寄存器配置为高电平或低电平。LEDCOM寄存器控制LED驱动器的COM个数；SEG01/SEG02寄存器控制LED驱动器SEG的个数；DISPCOM寄存器可以设置每一个COM周期的宽度；为了防止两个COM显示切换之间的不确定状态，LED驱动器会在2个COM之间插入一段死区时间，在死区时间内，COM输出可选电平，LEDST寄存器用来控制LED死区IO状态，当LED死区IO状态选择位为0时，所有配置的com在死区时间都为floating，当LED死区IO状态选择位为1时，所有配置的COM/SEG在死区时间都为IO状态，IO口的电平由COMTCP和SEGTCP位控制，具体参考LEDST寄存器描述；死区时间的长度为N个系统时钟宽度，可以通过LEDDZ寄存器来设置；

COM有效电平为低电平时支持大电流模式。

在上电复位、引脚复位、低电压复位或看门狗复位期间，LED被关闭。当LED被关闭时，被选中COM和SEG输出为IO状态。

IDLE模式下，LED驱动器保持工作，Power-Down模式下，LED驱动器关闭。在双时钟模式下，LED工作在高频时钟，需要设置高频时钟下的LED时钟寄存器DISCOM，切换到低频时钟时，需要将LED时钟寄存器DISCOM做相应修改。

9.2.1 寄存器

Table 9.11 LED控制寄存器

D6H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LEDCON	LEDON	LEDMD	MODE	LEDIF	COMIF	-	-	MODSW
读/写	读/写	读/写	读/写	读/写	读/写	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	-	-	0

位编号	位符号	说明
7	**LEDON**	**LED使能控制位** 0：禁止LED驱动器模块 1：允许LED驱动器模块
6	**LEDMD**	**LED中断运行模式控制位** 0：LEDIF = 1时，LED扫描继续 1：LEDIF = 1时，LED扫描停止，需要将LEDON置1开始下一帧扫描
5	**MODE**	**LED模式选择位** 0：模式1（不可调光的LED显示） 1：模式2（带可调光的LED显示）
4	**LEDIF**	**LED_FRAME中断标志** 0：无LED帧中断，由软件清0 1：由硬件置1，表示已完成一帧的LED扫描
3	**COMIF**	**LED_COM中断标志** 0：无LED_COM中断，由软件清0 1：由硬件置1，表示已完成一个的LED_COM扫描
0	**MODSW**	**LED共享总选择位** 0：LED端口控制位有效 1：所有LED共享端口设置为IO ***注意：*** *代码选项OP_MODSW = 1，则当MODSW = 1，当前LED扫描数据将会被保留，LED引脚将会变成I/0引脚，当MODSW = 0，LED引脚将会变回功能引脚，并接着由保留数据继续扫描。* *代码选项OP_MODSW = 0，则当MODSW = 1，当前LED扫描数据将不会被保留，LED模块时钟由内部时钟继续运行，LED引脚将会变成I/0引脚，当MODSW = 0，LED引脚将会变回功能引脚，并接着由LED模块内部时钟运行的时序切回继续扫描。*

Table 9.12 COM扫描宽度控制寄存器

ACH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
DISCOM	DCOM.7	DCOM.6	DCOM.5	DCOM.4	DCOM.3	DCOM.2	DCOM.1	DCOM.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**DCK0[7:0]**	**LED时钟选择位** LED时钟宽度 = 系统时钟宽度 X 256 X DISCOM

Table 9.13 LED死区IO状态控制寄存器

D5H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LEDST	-	-	-	-	-	COMTCP	SEGTCP	ST
读/写	-	-	-	-	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
2	**COMTCP**	**COMTCP有效电平控制位** 0：有效时输出低电平，无效时floating 1：有效时输出高电平，无效时floating
1	**SEGTCP**	**SEGTCP有效电平控制位** 0：有效时输出高电平，无效时floating 1：有效时输出低电平，无效时floating
0	**ST**	**LED死区IO状态选择位** 0:所有配置的com在死区时间都为floating（原之前模式） 1: 所有配置的com/seg在死区时间都为IO状态

注：当选择ST = 1时，死区时间必须大于等于30个系统时钟。包含3个状态：
(1) com/seg初始为floating状态，持续时间10clk
(2) 起始10个系统时钟之后com/seg切为IO状态，持续时间 >= 10clk
(3) 最后10个系统时钟时com/seg切为floating，持续时间10clk
死区宽度小于30个系统时钟时默认为30。
例如：死区宽度设置为45，则初始folating时间为10clk，IO状态时间为25clk,最后floating时间为10clk。

Table 9.14 LED死区宽度控制寄存器

D7H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LEDDZ	DZ.7	DZ.6	DZ.5	DZ.4	DZ.3	DZ.2	DZ.1	DZ.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**DZ[7:0]**	**LED死区宽度选择位** 死区宽度 = 系统时钟宽度 X LEDDZ

注意：建议LED死区时间设置大于10个系统时钟（LEDDZ > 0AH）。

注意：

模式1举例：

T_B为LED单COM扫描宽度，T_{SYS}为系统时钟宽度，T_{LED}为LED扫描时间宽度

$T_B = T_{SYS}$ X 256 X DISCOM

$T_{LED} = T_B$ X S

S为LED扫描的COM数量：扫描4COM即S = 4，扫描5COM即S = 5，以此类推。

以需要显示的LED帧频200HZ（5ms）为例，当LED为5COM且系统时钟为RC 24MHz时：

$T_B = T_{SYS}$ X 256 X DISCOM

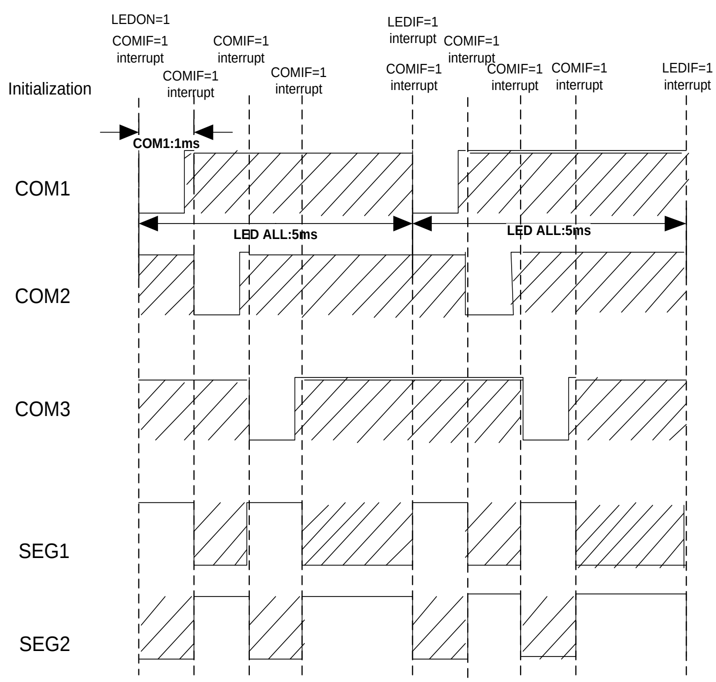
= 41.66ns X 256 X 94（5EH）

= 1002506ns = 1002.506us = 1.002ms

需要设置T_{LED} = 5ms

$T_{LED} = T_B$ X S = 1.002ms X 5 = 5.010ms

设置需要开启的中断功能（ELED = 1），可选择帧中断（LEDFY = 1）（必须）或者COM中断（LEDCY = 1）（可选）。开启LED模块并启动LED扫描，当一帧/一COM波形扫描结束后，相应选择的帧中断（LEDIF = 1）/COM中断（COMIF = 1）中断标志会置起。（SEG和COM的非选电平都为浮动电平，COM有效电平为低电平，SEG有效电平为高电平。）



模式2举例：

T_B为LED单COM扫描宽度，T_{SYS}为系统时钟宽度，T_{LED}为LED扫描时间宽度

$T_B = T_{SYS}$ X 256 X DISCOM

$T_{LED} = T_B$ X S

S为LED扫描的COM数量：扫描4COM即S = 4，扫描5COM即S = 5，以此类推。

以需要显示的LED帧频200HZ（5ms）为例，当LED为5COM且系统时钟为RC 24MHz时：

$T_B = T_{SYS}$ X 256 X DISCOM

= 41.66ns X 256 X 94（5EH）

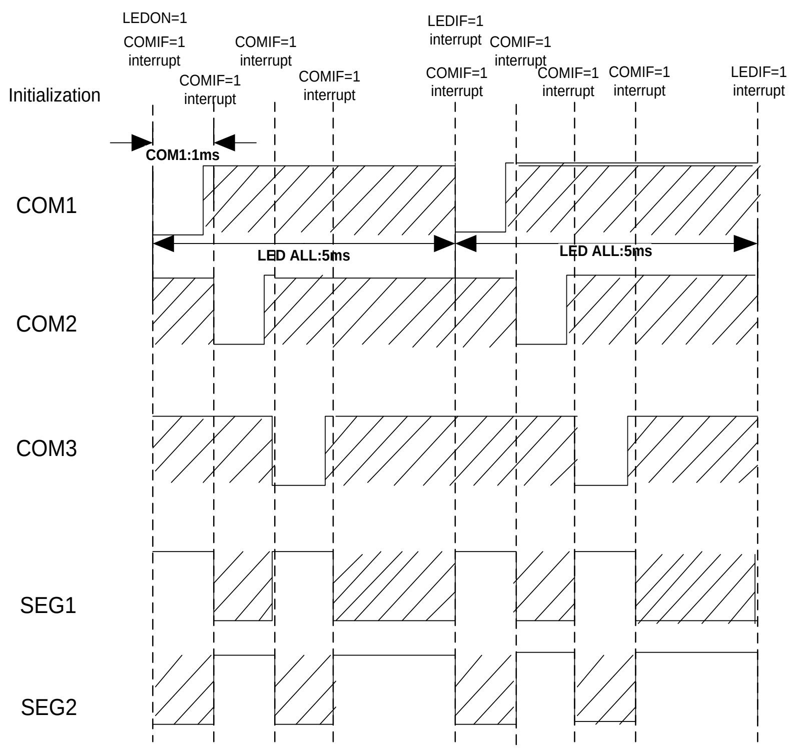
= 1002506ns = 1002.506us = 1.002ms

需要设置T_{LED} = 5ms

$T_{LED} = T_B$ X S = 1.002ms X 5 = 5.010ms

(1) 第一个COM的SEG的波形SEGXduty（X = 0-16）（如果输出满幅设置0XFF，即第一个COM周期显示100%占空比高电平，如果不显示，设置0X00，即显示浮动电平，如果设置0X7F，SEG输出50%占空比高电平），设置需要开启的中断功能（ELED = 1），需要选择帧COM中断（LEDCY = 1）（必须），或加上帧中断（LEDFY = 1）（可选）。开启LED中断和LED模块。

(2) 开启LED功能前，设置第一个COM的波形，启动LED功能，在LED中断（COMIF = 1）来临时，改写第二个COM周期的SEG的波形SEGXduty（X = 0-16）。如果不修改，则显示上周期波形。以此类推，到一帧（LEDIF = 1）结束。最后第二个COM中断来临时，填写下一帧的第一个COM的SEG的波形。



模式2调光示意图

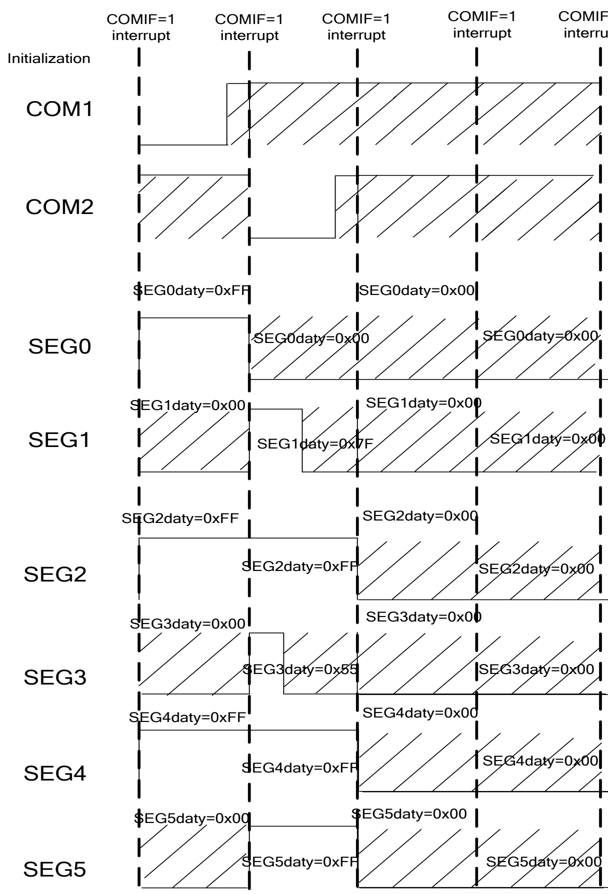

COMIF=1
interrupt
COMIF=1
interrupt
COMIF=1
interrupt
COMIF=1
interrupt
COMIF=1
interrupt
Initialization
COM1
COM2
SEG0
SEG0daty=0xFF
SEG0daty=0x00
SEG0daty=0x00
SEG0daty=0x00
SEG1
SEG1daty=0x00
SEG1daty=0x7F
SEG1daty=0x00
SEG1daty=0x00
SEG2
SEG2daty=0xFF
SEG2daty=0xFF
SEG2daty=0x00
SEG2daty=0x00
SEG3
SEG3daty=0x00
SEG3daty=0x55
SEG3daty=0x00
SEG3daty=0x00
SEG4
SEG4daty=0xFF
SEG4daty=0xFF
SEG4daty=0x00
SEG4daty=0x00
SEG5
SEG5daty=0x00
SEG5daty=0xFF
SEG5daty=0x00
SEG5daty=0x00

Table 9.15 SEG模式选择寄存器

CCH，CDH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SEG01	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
SEG02	SEG16	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**SEG[16:1]**	**SEG口模式选择位（x = 1-16）** 0：作为I/O 1：作为SEG（LED_S1 - LED_S16）

注意：SH79F6481A的VCC_IN有最大流过电流限制（详见电气参数章节），使能8个以上SEG，请注意评估流过V_{DD}的电流。

Table 9.16 COM模式选择寄存器

ABH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LEDCOM	COM8	COM7	COM6	COM5	COM4	COM3	COM2	COM1
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**COM[8:1]**	**COM口模式选择位（x = 0-7）** 0：作为I/O 1：在LED模块开启时，作为LED的COM（LED_C1 - LED_C8）

LED RAM

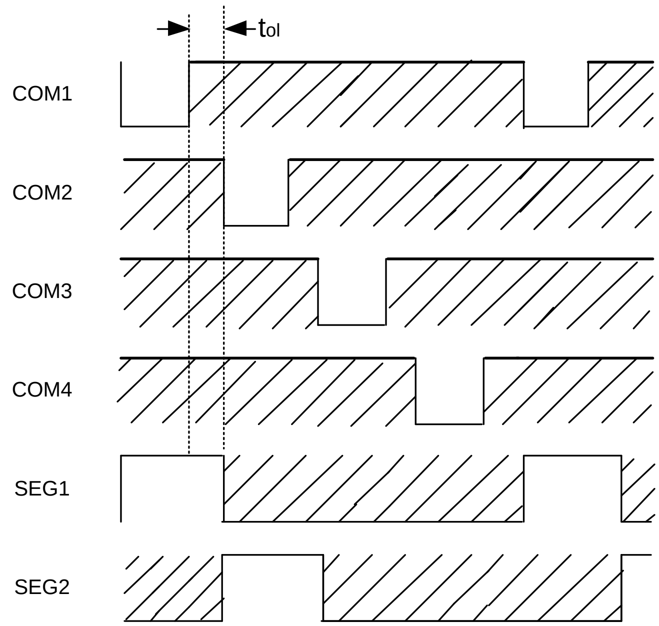
模式1：

地址		7	6	5	4	3	2	1	0
530H	COM1	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
531H	COM1	SEG16	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9
532H	COM2	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
533H	COM2	SEG16	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9
534H	COM3	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
535H	COM3	SEG16	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9
536H	COM4	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
537H	COM4	SEG16	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9
538H	COM5	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
539H	COM5	SEG16	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9
53AH	COM6	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
53BH	COM6	SEG16	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9
53CH	COM7	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
53DH	COM7	SEG16	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9
53EH	COM8	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1
53FH	COM8	SEG16	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9

模式2：

地址		7	6	5	4	3	2	1	0
530H	SEG1duty	DY1.7	DY1.6	DY1.5	DY1.4	DY1.3	DY1.2	DY1.1	DY1.0
531H	SEG2duty	DY2.7	DY2.6	DY2.5	DY2.4	DY2.3	DY2.2	DY2.1	DY2.0
532H	SEG3duty	DY3.7	DY3.6	DY3.5	DY3.4	DY3.3	DY3.2	DY3.1	DY3.0
533H	SEG4duty	DY4.7	DY4.6	DY4.5	DY4.4	DY4.3	DY4.2	DY4.1	DY4.0
534H	SEG5duty	DY5.7	DY5.6	DY5.5	DY5.4	DY5.3	DY5.2	DY5.1	DY5.0
535H	SEG6duty	DY6.7	DY6.6	DY6.5	DY6.4	DY6.3	DY6.2	DY6.1	DY6.0
536H	SEG7duty	DY7.7	DY7.6	DY7.5	DY7.4	DY7.3	DY7.2	DY7.1	DY7.0
537H	SEG8duty	DY8.7	DY8.6	DY8.5	DY8.4	DY8.3	DY8.2	DY8.1	DY8.0
538H	SEG9duty	DY9.7	DY9.6	DY9.5	DY9.4	DY9.3	DY9.2	DY9.1	DY9.0
539H	SEG10duty	DY10.7	DY10.6	DY10.5	DY10.4	DY10.3	DY10.2	DY10.1	DY10.0
53AH	SEG11duty	DY11.7	DY11.6	DY11.5	DY11.4	DY11.3	DY11.2	DY11.1	DY11.0
53BH	SEG12duty	DY12.7	DY12.6	DY12.5	DY12.4	DY12.3	DY12.2	DY12.1	DY12.0
53CH	SEG13duty	DY13.7	DY13.6	DY13.5	DY13.4	DY13.3	DY13.2	DY13.1	DY13.0
53DH	SEG14duty	DY14.7	DY14.6	DY14.5	DY14.4	DY14.3	DY14.2	DY14.1	DY14.0
53EH	SEG15duty	DY15.7	DY15.6	DY15.5	DY15.4	DY15.3	DY15.2	DY15.1	DY15.0
53FH	SEG16duty	DY16.7	DY16.6	DY16.5	DY16.4	DY16.3	DY16.2	DY16.1	DY16.0

***注意：**可调光LED显示功能：SEGx输出波形宽度＝（T_{SYS} X 256 X DISCOM）X（SEGxduty/256）。*



注意： *t_{OL}为LED Common信号间的不重叠时间，宽度由LEDDZ（LEDDZ > 0AH）来配置。图中阴影部分为COM口floating状态。*

9.3 12bit脉冲宽度调制（PWM0/1）

9.3.1 特性

- 两路 12 位精度 PWM 模块
- 提供每个 PWM 周期溢出中断
- 输出极性可选择

SH79F6481A内建两路12位PWM模块。PWM模块可以产生2路周期和占空比分别可以调整的脉宽调制波形。PWMxEN（x = 0-1）位用于使能2路PWM模块。PWMxCON（x = 0-1）控制PWMx模块的时钟源、输出极性、周期中断等。寄存器PWMxPH/L（x = 0-1）用于设置PWMx模块的周期，寄存器PWMxDH/L（x = 0-1）用于设置PWMx模块的占空比。

9.3.2 12位PWM定时器

SH79F6481A包含两路12位PWM模块。PWM模块可以产生周期和占空比分别可调整的脉宽调制波形。PWMxCON（x = 0 - 1）寄存器用于控制PWMx模块的时钟、波形输出以及周期中断，PWMxPH/L寄存器用于控制PWMx输出波形的周期，PWMxDH/L（x = 0-1）寄存器用于控制PWMx模块输出波形的占空比。

在PWM输出允许期间，可以修改这三个寄存器，但在下一个PWM周期修改才会起作用。

Table 9.17 12位PWM控制寄存器

PWMx控制寄存器PWMxCON（x = 0-1）

D9H，Bank0 C1H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0CON(D9H)	PWM0EN	PWM0S	PWM0CK2	PWM0CK1	PWM0CK0	PWM0IE	PWM0IF	PWM0SS
PWM1CON(C1H)	PWM1EN	PWM1S	PWM1CK2	PWM1CK1	PWM1CK0	PWM1IE	PWM1IF	PWM1SS
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**PWMxEN**	**PWMx使能位** 0：禁止PWMx模块 1：允许PWMx模块
6	**PWMxS**	**PWMx输出模式** 0：PWMx占空比期间输出高电平，占空比溢出后输出低电平 1：PWMx占空比期间输出低电平，占空比溢出后输出高电平
5-3	**PWMxCK[2-0]**	**PWMx时钟选择位** 000：系统时钟/1 001：系统时钟/2 010：系统时钟/4 011：系统时钟/8 100：系统时钟/16 101：系统时钟/32 110：系统时钟/64 111：系统时钟/128
2	**PWMxIE**	**PWMx中断使能位（当IEN2寄存器中的EPWMx位置1）** 0：禁止PWMx周期中断 1：允许PWMx周期中断
1	**PWMxIF**	**PWMx中断标志位** 0：PWMx周期计数器没有溢出 1：PWMx周期计数器溢出，由硬件置1
0	**PWMxSS**	**PWMx引脚输出控制位** 0：PWMx输出禁止，用作I/O等功能 ***注：****如果此位为0而PWMxEN = 1，则整个PWMx模块仍然正常运行，只是波形输出被禁止，PWMx模块可以做一个定时器来使用。* 1：PWMx输出允许 ***注：****如果此位设为1而PWMxEN位为0，则PWMx输出非选电平（选为高电平有效则出低电平，低电平有效则出高电平）。*

Table 9.18 PWM0周期寄存器PWM0PH/L

DBH-DAH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0PH (DBH)	-	-	-	-	PWM0P.11	PWM0P.10	PWM0P.9	PWM0P.8
PWM0PL (DAH)	PWM0P.7	PWM0P.6	PWM0P.5	PWM0P.4	PWM0P.3	PWM0P.2	PWM0P.1	PWM0P.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
11-0	**PWM0P[11:0]**	**12位PWM0周期寄存器**

PWM0输出周期 = [**PWM0PH**，**PWM0PL**] X PWM时钟周期。

PWM0的计数器计满至PWM0PH/L中的值后归零，若PWM0PH/L为0时，如果PWM0S为0，则PWM0引脚输出低电平；如果PWM0S为1，则PWM0引脚输出高电平。

Table 9.19 PWM1周期寄存器PWM1PH/L

C3H，C2H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM1PH (C3H)	-	-	-	-	PWM1P.11	PWM1P.10	PWM1P.9	PWM1P.8
PWM1PL (C2H)	PWM1P.7	PWM1P.6	PWM1P.5	PWM1P.4	PWM1P.3	PWM1P.2	PWM1P.1	PWM1P.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
3-0 7-0	**PWM1P[11:0]**	**12位PWM1周期寄存器**

PWM1输出周期 = [**PWM1PH**，**PWM1PL**] X PWM时钟周期。

PWM1的计数器计满至PWM1PH/L中的值后归零，若PWM1PH/L为0时，如果PWM1S为0，则PWM1引脚输出低电平；如果PWM1S为1，则PWM1引脚输出高电平。

***注意：**修改寄存器PWMxPH将使得PWMx的输出在下一个周期生效。用户需先修改PWMxPL，再修改PWMxPH以修改PWM周期。无论PWMxPH是否被修改，都需要将PWMxPH再写一次。*

Table 9.20 PWM0占空比控制寄存器PWM0DH/L

DDH，DCH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0DH (DDH)	-	-	-	-	PWM0D.11	PWM0D.10	PWM0D.9	PWM0D.8
PWM0DL (DCH)	PWM0D.7	PWM0D.6	PWM0D.5	PWM0D.4	PWM0D.3	PWM0D.2	PWM0D.1	PWM0D.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
3-0 7-0	**PWM0D[11-0]**	**PWM0占空比控制，控制PWM0波形占空比的输出时间** 1. 当PWM0P ≤ PWM0D时 如果PWM0S = 0，则PWM0引脚输出高电平 如果PWM0S = 1，则PWM0引脚输出低电平 2. 当PWM0D = 00H时 如果PWM0S = 0，则PWM0引脚输出低电平 如果PWM0S = 1，则PWM0引脚输出高电平

Table 9.21 PWM1占空比寄存器PWM1DH/L

C5H，C4H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM1DH (C5H)	-	-	-	-	PWM1D.11	PWM1D.10	PWM1D.9	PWM1D.8
PWM1DL (C4H)	PWM1D.7	PWM1D.6	PWM1D.5	PWM1D.4	PWM1D.3	PWM1D.2	PWM1D.1	PWM1D.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
3-0 **7-0**	**PWM1D[11-0]**	**PWM1占空比控制，控制PWM1波形占空比的输出时间** 1. 当PWM1P ≤ PWM1D时 如果PWM1S = 0，则PWM1引脚输出高电平 如果PWM1S = 1，则PWM1引脚输出低电平 2. 当PWM1D = 00H时 如果PWM1S = 0，则PWM1引脚输出低电平 如果PWM1S = 1，则PWM1引脚输出高电平

***注意：**修改寄存器PWMxDH将使得PWMx的输出在下一个周期生效。用户需先修改PWMxDL，再修改PWMxDH以修改PWM占空比。无论PWMxDH是否被修改，都需要将PWMxDH再写一次。否则，低位的修改无效。*

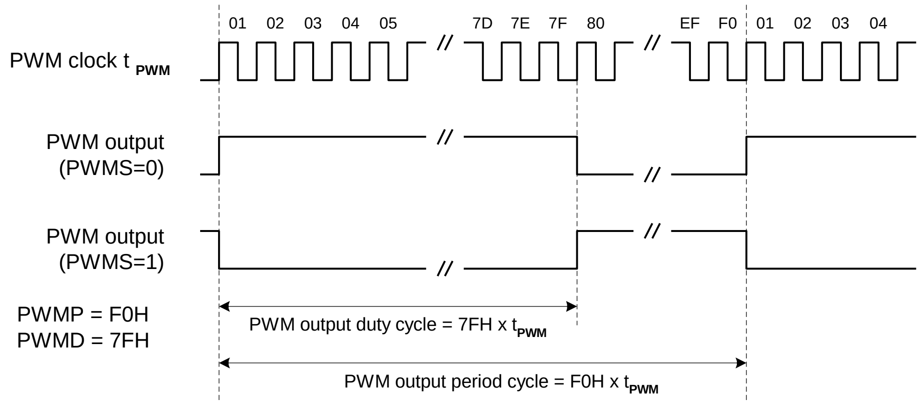
编程流程：

(1) 选择PWM模块时钟源。

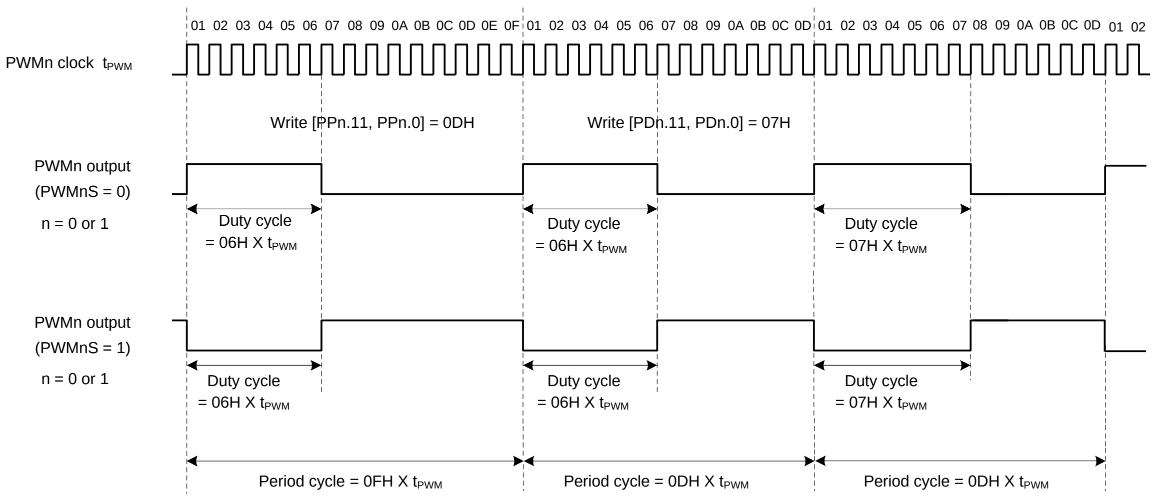
(2) 通过写适当的值到PWM周期控制寄存器（PWMxPH/L）或PWM占空比寄存器（PWMxDH/L）设置PWM周期/占空比，先设置低位，再设置高位。注意，即使高位数值不变，也要重写一次，否则，低位的修改无效。

(3) 通过设置PWM控制寄存器（PWMxCON）的PWMxS位选择PWMx输出模式（高电平有效或低电平有效）。

(4) 如果PWM周期或者占空比需要改变，操作流程如同步骤2或者步骤3说明。修改后的重载计数器的值在下一个周期开始有效。



PWM 输出示例



PWM输出周期或占空比更改示例

注意事项：

(1) PWMxEN位能控制PWMx模块打开。

(2) PWMxSS位能选择Px.y端口是作为I/O端口还是PWM输出端口。

(3)在IEN2寄存器中的EPWMx位和PWMxCON寄存器中的PWMxIE位能允许/禁止PWMx中断。

(4) 如果PWMxEN置1，PWMx模块打开，但PWMxSS = 0，PWMx输出关闭，此时PWMx模块可以用作一个12bit timer，此时如果中断控制寄存器IEN2的EPWMx位置1，PWMx中断照样发生。

9.4 增强型通用异步收发器（EUART0/1/2）

9.4.1 特性

- SH79F6481A有3个自带波特率发生器的EUART0/1/2
- 波特率发生器就是一个15位向上计数器
- 增强功能包括帧出错检测及自动地址识别
- EUARTx（x = 0、1、2）有四种工作方式

注意：小下标x为EUART序号，例如EUARTx（x = 0、1、2），下文将统一使用EUARTx，不再说明x的值。

9.4.2 工作方式

EUARTx有4种工作方式。在通信之前用户必须先初始化SCONx，选择方式和波特率。

在所有四种方式中，任何将SBUFx作为目标寄存器的写操作都会启动发送。在方式0中由条件RIx = 0和RENx = 1初始化接收。这会在TXDx引脚上产生一个时钟信号，然后在RXDx引脚上移8位数据。在其它方式中由输入的起始位初始化接收（如果RIx = 0和RENx = 1）。外部发送器通信以发送起始位开始。

EUARTx工作方式列表

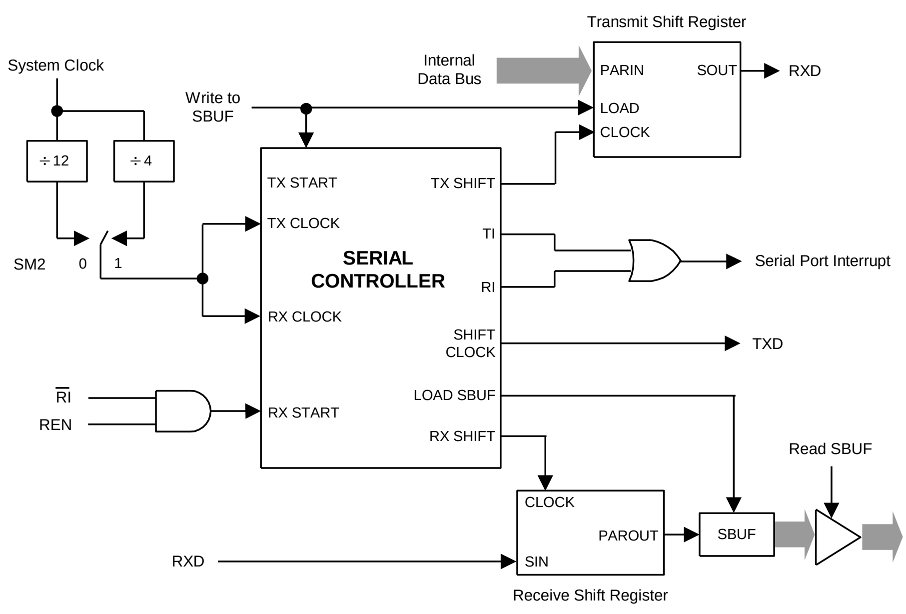
SM0	SM1	方式	类型	波特率	帧长度	起始位	停止位	第9位
0	0	0	同步	f_{SYS}/（4或12）	8位	无	无	无
0	1	1	异步	自带波特率发生器的溢出率/16	10位	1	1	无
1	0	2	异步	f_{SYS}/（32或64）	11位	1	1	0，1
1	1	3	异步	自带波特率发生器的溢出率/16	11位	1	1	0，1

方式0：同步，半双工通讯

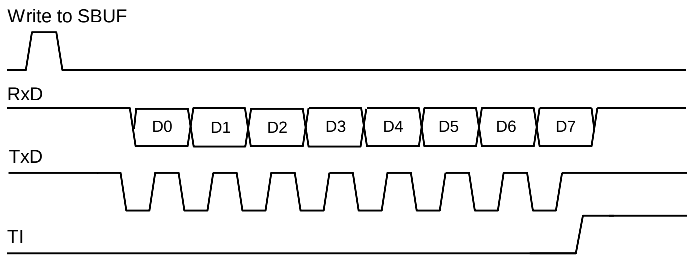
方式0支持与外部设备的同步通信。在RXDx引脚上收发串行数据，TXDx引脚发送移位时钟。SH79F6481A提供TXDx引脚上的移位时钟，因此这种方式是串行通信的半双工方式。在这个方式中，每帧收发8位，低位先接收或发送。

通过置SMx2位（SCONx.5）为0或1，波特率固定为系统时钟的1/12或1/4。当SMx2位等于0时，串行端口以系统时钟的1/12运行。当SMx2位等于1时，串行端口以系统时钟的1/4运行。与标准8051唯一不同的是，SH79F6481A在方式0中有2种波特率可选。

功能块框图如下图所示。数据通过RXDx引脚移入和移出串行端口，移位时钟由TXDx引脚输出。

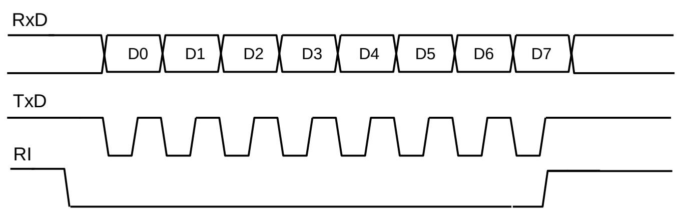


任何将SBUFx作为目标寄存器的写操作都会启动发送。下一个系统时钟TX控制块开始发送。数据转换发生在移位时钟的下降沿，移位寄存器的内容逐次从左往右移位，空位置0。当移位寄存器中的所有8位都发送后，TX控制模块停止发送操作，然后在下一个系统时钟的上升沿将TI置位（SCONx.1）。



Send Timing of Mode 0

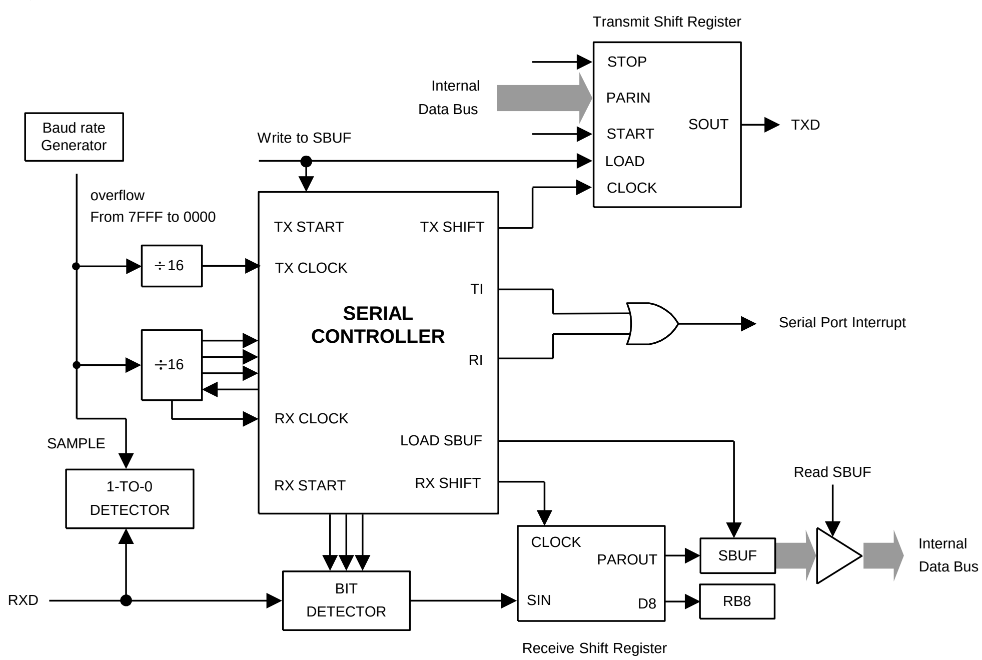
RENx（SCONx.4）置1和RIx（SCONx.0）清0初始化接收。下一个系统时钟启动接收，在移位时钟的上升沿锁存数据，接收转换寄存器的内容逐次向左移位。当所有8位数据都移到移位寄存器中后，RX控制块停止接收，在下一个系统时钟的上升沿RIx置位，直到被软件清零才允许下一次接收。



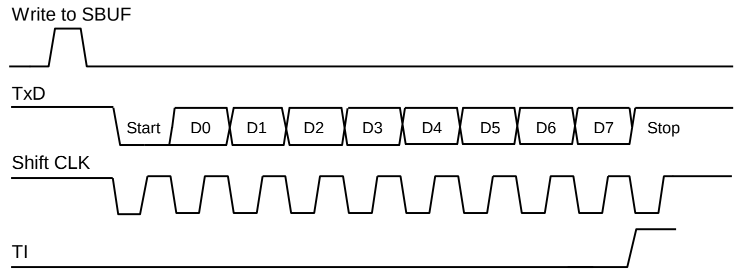
Receive Timing of Mode 0

方式1：8位EUARTx，可变波特率，异步全双工

方式1提供10位全双工异步通信，10位由一个起始位（逻辑0），8个数据位（低位为第一位）和一个停止位（逻辑1）组成。在接收时，这8个数据位存储在SBUFx中而停止位储存在RB8（SCONx.2）中。方式1中的波特率固定为自带波特率发生器溢出率的1/16。功能块框图如下图所示：



任何将SBUFx作为目标寄存器的写操作都会启动发送，实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与16分频计数器是同步的，与对SBUFx的写操作不同步。起始位首先在TXDx引脚上移出，然后是8位数据位。在发送移位寄存器中的所有8位数据都发送完后，停止位在TXDx引脚上移出，在停止位发出的同时TI标志置位。



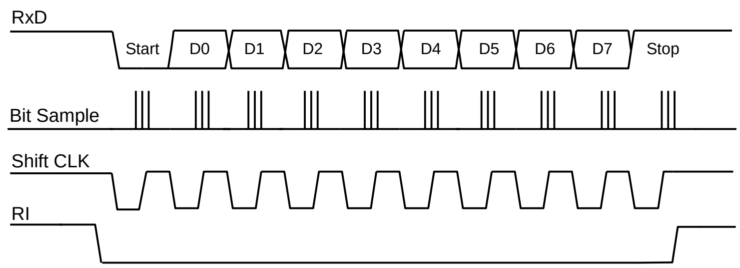
Send Timing of Mode 1

只有RENx置位时才允许接收。当RXDx引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RXDx不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位，这有助于16分频计数器与RXDx引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RXDx端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RXDx引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。8个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUFx和RB8中，RIx置位，但必须满足下列条件：

(1) RIx = 0

(2) SMx2 = 0或者接收的停止位 = 1

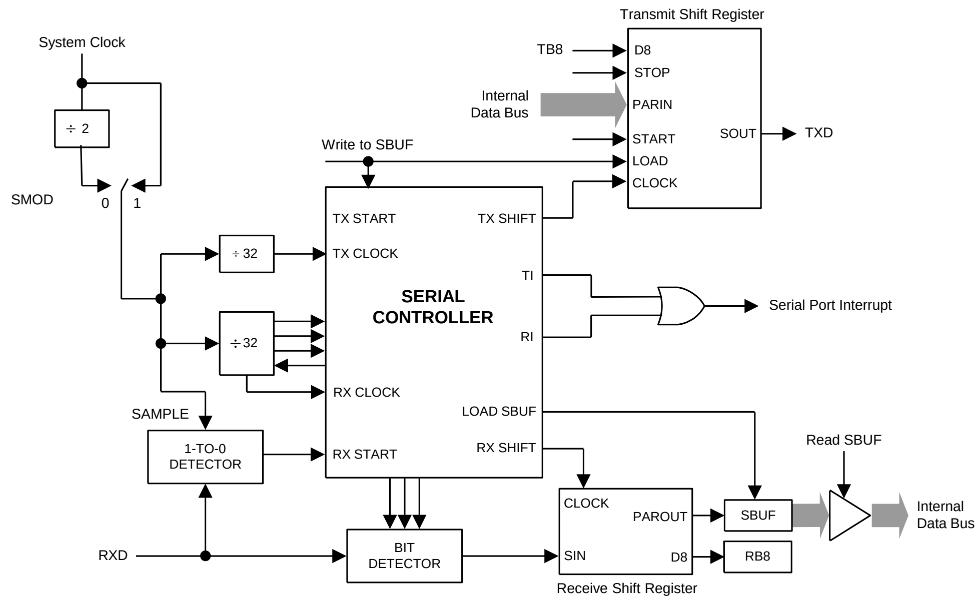
如果这些条件被满足，那么停止位装入RB8，8个数据位装入SBUFx，RIx被置位。否则接收的帧会丢失。这时，接收器将重新去探测RXDx端是否另一个下降沿。用户必须用软件清零RIx，然后才能再次接收。



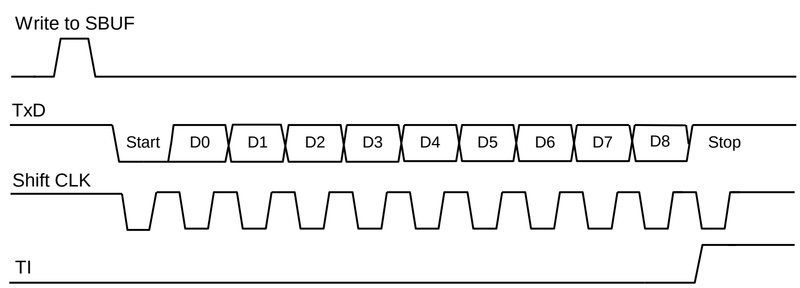
Receive Timing of Mode 1

方式2：9位EUARTx，固定波特率，异步全双工

这个方式使用异步全双工通信中的11位。一帧由一个起始位（逻辑0），8个数据位（低位为第一位），一个可编程的第9数据位和一个停止位（逻辑1）组成。方式2支持多机通信和硬件地址识别（详见**多机通讯**章节）。在数据传送时，第9数据位（SCONx中的TB8）可以写0或1，例如，可写入PSW中的奇偶位P，或用作多机通信中的数据/地址标志位。当接收到数据时，第9数据位移入RB8而停止位不保存。PCON中的SMOD位选择波特率为系统工作频率的1/32或1/64。功能块框图如下所示：



任何将SBUFx作为目标寄存器的写操作都会启动发送，同时也将TB8载入到发送移位寄存器的第9位中。实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与16分频计数器是同步的，与对SBUFx的写操作不同步。起始位首先在TXDx引脚上移出，然后是9位数据。在发送转换寄存器中的所有9位数据都发送完后，停止位在TXDx引脚上移出，在停止位开始发送时TI标志置位。



Send Timing of Mode 2

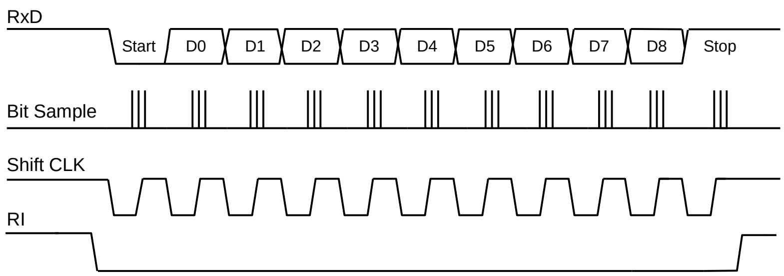
只有RENx置位时才允许接收。当RXDx引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RXDx不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位。这有助于16分频计数器与RXDx引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RXDx端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RXDx引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。9个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUFx和RB8中，RIx置位，但必须满足下列条件：

(1) RIx = 0

(2) SMx2 = 0或者接收的第9位 = 1，且接收的字节符合约定从机地址

如果这些条件被满足，那么第9位移入RB8，8位数据移入SBUFx，RIx被置位。否则接收的数据帧会丢失。

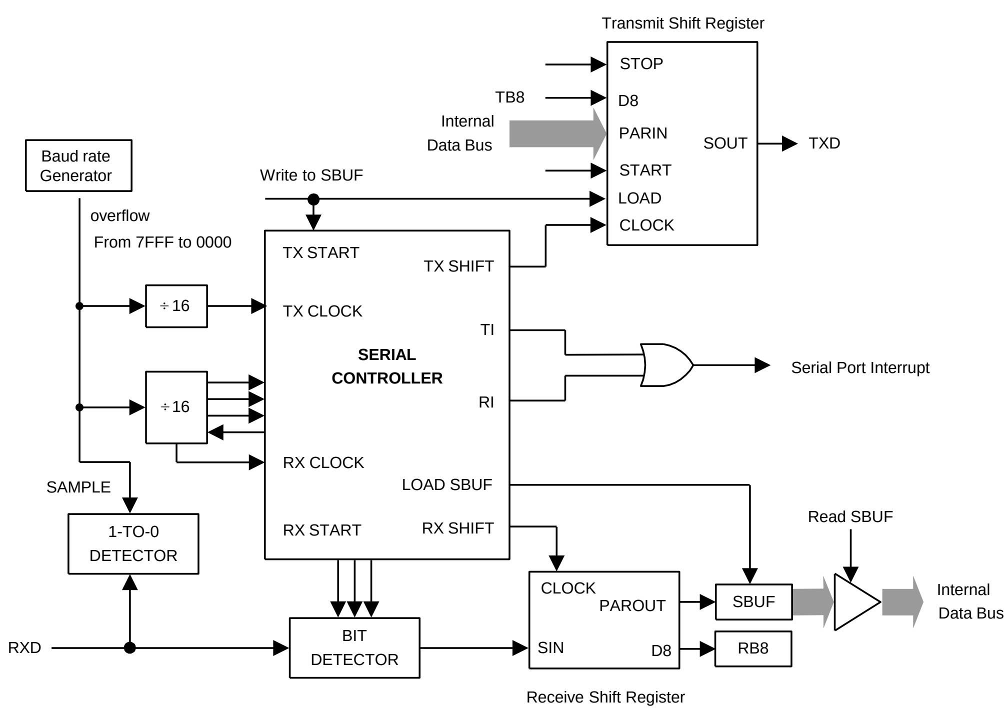
在停止位的当中，接收器回到寻找RXDx引脚上的另一个下降沿。用户必须用软件清除RIx，然后才能再次接收。



Receive Timing of Mode 2

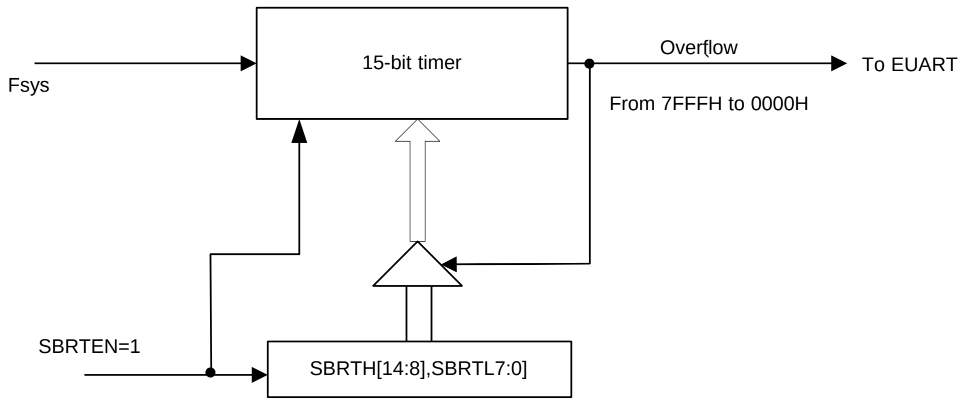
方式3：9位EUARTx，可变波特率，异步全双工

方式3使用方式2的传输协议以及方式1的波特率产生方式。



9.4.3 可微调波特率

EUARTx自带一个波特率发生器，它实质上就是一个15位递增计数器。



Baudrate Generator for EUART

由图得到，波特率发生器的溢出率为

$$SBRToverflowrate = \frac{Fsys}{32768 - SBRT}, \quad SBRT = [SBRTH, SBRTL]$$

因此，EUARTx在各模式下的波特率计算公式如下。

在方式0中，波特率可编程为系统时钟的1/12或1/4，由SMx2位决定。当SMx2为0时，串行端口在系统时钟的1/12下运行。当SMx2为1时，串行端口在系统时钟的1/4下运行。

在方式1和方式3中，波特率可微调，精度为一个系统时钟，公式如下：

$$BaudRate = \frac{Fsys}{16 \times (32768 - SBRT) + SFINE}$$

例如：Fsys = 8MHz，需要得到115200Hz的波特率，SBRT和SFINE值计算方法如下：

8000000/16/115200 = 4.34

SBRT = 32768 - 4 = 32764

由BaudRate计算公式：115200 = 8000000/(16 X 4 + SFINE)

得到：SFINE = 5.4 ≈ 5

此微调方式计算出的实际波特率为115942，误差为0.64%；以往方式计算出的波特率误差为8.5%。

在方式2中，波特率固定为系统时钟的1/32或1/64，由SMOD位（PCON.7）中决定。当SMOD位为0时，EUARTx以系统时钟的1/64运行。当SMOD位为1时，EUARTx以系统时钟的1/32运行。

$$BaudRate = 2^{SMOD1} \times \left(\frac{f_{SYS}}{64}\right)$$

9.4.4 多机通讯

软件地址识别

方式2和方式3有一个专门的适用于多机通讯的功能。在这两个方式下，接收的是9位数据，第9位移入RB8中，然后再来一位停止位。EUARTx可以这样来设定：当接收到停止位时，只有在RB8 = 1的条件下，串行口中断才会有效（请求标志RIx置1）。可以通过将SCONx寄存器的SMx2位置1使EUARTx具有这个功能。

在多机通讯系统中，以如下所述来利用这一功能。当主机要发送一数据块给几个从机中的一个时，它先送出一地址字节，以辨认目标从机。地址字节与数据字节可用第9数据位来区别，地址字节的第9位为1，数据字节的第9位为0。

如果从机SMx2为1，则不会响应数据字节中断。地址字节可以中断所有从机，这样，每一个从机都检查所接收到的地址字节，以判别自己是不是目标从机。被寻到的从机清0 SMx2位，并准备接收即将到来的数据字节，当接收完毕时，从机再一次将SMx2置1。没有被寻址的从机，则维持它们的SMx2位为1，忽略到来的数据字节，继续做自己的事情。

***注意：**在方式0中，SMx2用来选择波特率加倍。在方式1中，SMx2用来检测停止位是否有效，如果SMx2 = 1，接收中断不会响应直到接收到一个有效的停止位。*

自动（硬件）地址识别

在方式2和方式3中，SMx2置1将使EUARTx在如下状态下运行：当1个停止位被接收时，如果载入RB8的第9数据位为1（地址字节）并且接收到的数据字节符合EUARTx的从机地址，EUARTx产生一个中断。接着，从机应该将SMx2清零，以接收后续的数据字节。

在9位方式下要求第9位为1以表明该字节是地址而非数据。当主机要发送一组数据给几个从机中的一个时，必须先发送目标从机的地址。所有从机在等待接收地址字节时，为了确保仅在接收地址字节时产生中断，SMx2位必须置1。自动地址识别的特点是只有地址匹配的从机才能产生中断，地址比较通过硬件完成而不是软件。

中断产生后，地址相匹配的从机清零SMx2，继续接收数据字节。地址不匹配的从机不受影响，将继续等待接收和它匹配的地址字节。一旦全部信息接收完毕，地址匹配的从机应该再次把SMx2置1，忽略所有传送的非地址字节，直到接收到下一个地址字节。

使用自动地址识别功能时，主机可以通过调用给定的从机地址选择与一个或多个从机通信。使用广播地址可以联系所有的从机。有两个特殊功能寄存器用来定义从机地址（SADDR）和地址屏蔽（SADEN）。从机地址是一个8位的字节，存于SADDR寄存器中。SADEN用于定义SADDR内位的有效与否，如果SADEN中某一位为0，则SADDR中相应位的被忽略，如果SADEN中某一位置1，则SADDR中相应位的将用于得到给定的从机地址。这可以使用户在不改变SADDR寄存器中的从机地址的情况下灵活地寻址多个从机。使用给定地址可以识别多个从机而排除其它的从机。

	从机1	从机2
SADDR	10100100	10100111
SADEN（为0的位被忽略）	11111010	11111001
实际从机地址	10100x0x	10100xx1
广播地址（SADDR或SADEN）	1111111x	11111111

从机1和从机2给定地址的最低位是不同的。从机1忽略了最低位，而从机2的最低位是1。因此只与从机1通讯时，主机必须发送最低位为0的地址（10100000）。类似地，从机1的第1位为0，从机2的第1位被忽略。因此，只与从机2通讯时，主机必须发送第1位为1的地址（10100011）。如果主机希望同时与两从机通讯，则第0位为1，第1位为0，第2位被两从机都忽略，此时有两个不同的地址用于选定两个从机（1010 0001和1010 0101）。

主机可以通过广播地址与所有从机同时通讯。这个地址等于SADDR和SADEN的逻辑或，结果中的0表示该位被忽略。多数情况下，广播地址为0xFFh，该地址可被所有从机应答。

系统复位后，SADDR和SADEN两个寄存器初始化为0，这两个结果设定了给定地址和广播地址为XXXXXXXX（所有位都被忽略）。这有效地去除了多处机通讯的特性，禁止了自动寻址方式。这样的EUARTx将对任何地址都产生应答，兼容了不支持自动地址识别的8051控制器。用户可以按照上面提到的方法实现软件识别地址的多机通讯。

9.4.5 帧出错检测

当寄存器PCON中的SSTAT位为逻辑1时，帧出错检测功能才有效。3个错误标志位被置1后，只能通过软件清零，尽管后续接收的帧没有任何错误也不会自动清零。

***注意：**SSTAT位必须为逻辑1是访问状态位（FE，RXOV和TXCOL），SSTAT位为逻辑0时是访问方式选择位（SMx0，SMx1和SMx2）。*

发送冲突

如果在一个发送正在进行时，用户软件写数据到SBUFx寄存器时，发送冲突位（SCONx寄存器中的TXCOL位）置1。如果发生了冲突，新数据会被忽略，不能被写入发送缓冲器。

接收溢出

如果在接收缓冲器中的数据未被读取之前，RIx清0。又有新的数据存入接收缓冲器，那么接收溢出位（SCONx寄存器中的RXOV位）置1。如果发生了接收溢出，接收缓冲器中原来的数据将丢失。

帧出错

如果检测到一个无效（低）停止位，那么帧出错位（寄存器SCONx中的FE）置1。

暂停检测

当连续检测到11个位都为低电平位时，则认为检测到一个暂停。由于暂停条件同样满足帧错误条件，因此检测到暂停时也会报告帧错误。一旦检测到暂停条件，UART将进入空闲状态并一直保持，直至接收到有效停止位（RXDx引脚上出现上升沿）。

9.4.6 寄存器

Table 9.22 电源控制寄存器

87H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	**SMOD**	**UART0波特率加倍器** 0：在方式2中，波特率为系统时钟的1/64 1：在方式2中，波特率为系统时钟的1/32
6	**SSTAT**	**SCON[7:5]功能选择位** 0：SCON[7:5]工作方式作为SM0，SM1，SM2 1：SCON[7:5]工作方式作为FE，RXOV，TXCOL
3-0	**-**	Other：参见“电源管理”章节

Table 9.23 EUART0控制及状态寄存器

98H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON	SM0 /FE	SM1 /RXOV	SM2 /TXCOL	REN	TB8	RB8	TI	RI
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	**SM[0:1]**	**EUART0串行方式控制位，SSTAT = 0** 00：方式0，同步方式，固定波特率 01：方式1，8位异步方式，可变波特率 10：方式2，9位异步方式，固定波特率 11：方式3，9位异步方式，可变波特率
7	**FE**	**EUART0帧出错标志位，当FE位被读时，SSTAT位必须被置位** 0：无帧出错，由软件清零 1：帧出错，由硬件置位
6	**RXOV**	**EUART0接收溢出标志位，当RXOV位被读时，SSTAT 位必须被置位** 0：无接收溢出，由软件清零 1：接收溢出，由硬件置位
5	**SM2**	**EUART0多处理机通讯允许位（第9位"1"校验器），SSTAT = 0** 0：在方式0下，波特率是系统时钟的1/12 在方式1下，禁止停止位确认检验，任何停止位都会置位RI 在方式2和3下，任何字节都会置位RI 1：在方式0下，波特率是系统时钟的1/4 在方式1下，允许停止位确认检验，只有有效的停止位（1）才能置位RI 在方式2和3下，只有地址字节（第9位 = 1）才能置位RI
5	**TXCOL**	**EUART0发送冲突标志位，当TXCOL位被读时，SSTAT位必须被置位** 0：无发送冲突，由软件清零 1：发送冲突，由硬件置位
4	**REN**	**EUART0接收器允许位** 0：接收禁止 1：接收允许
3	**TB8**	**在EUART0的方式2和3下发送的第9位，由软件置位或清零**
2	**RB8**	**在EUART0的方式1，2和3下接收的第9位** 在方式0下，不使用RB8 在方式1下，如果接收中断发生，停止位移入RB8 在方式2和3下，接收第9位
1	**TI**	**EUART0的传送中断标志位** 0：由软件清零 1：由硬件置位
0	**RI**	**EUART0的接收中断标志位** 0：由软件清零 1：由硬件置位

Table 9.24 EUART0数据缓冲器寄存器

99H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBUF	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**SBUF[7:0]**	这个寄存器寻址两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF的写入将发送字节到移位寄存器中，然后开始传输 SBUF的读取返回接收锁存器中的内容

Table 9.25 EUART0从机地址及地址屏蔽寄存器

9AH-9BH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SADDR (9AH)	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
SADEN (9BH)	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**SADDR[7:0]**	**寄存器SADDR定义了EUART0的从机地址**
7-0	**SADEN[7:0]**	**寄存器SADEN是一个位屏蔽寄存器，决定SADDR的哪些位被检验** 0：SADDR中的相应位被忽略 1：SADDR中的相应位对照接收到的地址被检验

Table 9.26 EUART0波特率发生器寄存器

9CH-9DH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBRTH (9DH)	SBRTEN	SBRT.14	SBRT.13	SBRT.12	SBRT.11	SBRT.10	SBRT.9	SBRT.8
SBRTL (9CH)	SBRT.7	SBRT.6	SBRT.5	SBRT.4	SBRT.3	SBRT.2	SBRT.1	SBRT.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**SBRTEN**	**EUART0波特率发生器使能控制位** 0：关闭（默认） 1：打开
6-0，7-0	**SBRT[14:0]**	**EUART0波特率发生器计数器高7位和低8位寄存器**

Table 9.27 EUART0波特率发生器微调寄存器

9EH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SFINE	-	-	-	-	SFINE.3	SFINE.2	SFINE.1	SFINE.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	**SFINE[3:0]**	**EUART0波特率发生器微调数据寄存器**

Table 9.28 EUART1控制及状态寄存器

A0H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON1	SM10 /FE1	SM11 /RXOV1	SM12 /TXCOL1	REN1	TB81	RB81	TI1	RI1
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM1[0:1]	**EUART1串行方式控制位，SSTAT1 = 0** 00：方式0，同步方式，固定波特率 01：方式1，8位异步方式，可变波特率 10：方式2，9位异步方式，固定波特率 11：方式3，9位异步方式，可变波特率
7	FE1	**EUART1帧出错标志位，当FE1位被读时，SSTAT1位必须被置位** 0：无帧出错，由软件清零 1：帧出错，由硬件置位
6	RXOV1	**EUART1接收溢出标志位，当RXOV1位被读时，SSTAT1位必须被置位** 0：无接收溢出，由软件清零 1：接收溢出，由硬件置位
5	SM12	**EUART1多处理机通讯允许位（第9位“1”校验器），SSTAT1 = 0** 0：在方式0下，波特率是系统时钟的1/12 在方式1下，禁止停止位确认检验，任何停止位都会置位RI1 在方式2和3下，任何字节都会置位RI1 1：在方式0下，波特率是系统时钟的1/4 在方式1下，允许停止位确认检验，只有有效的停止位（1）才能置位RI1 在方式2和3下，只有地址字节（第9位 = 1）才能置位RI1
5	TXCOL1	**EUART1发送冲突标志位，当TXCOL1位被读时，SSTAT1位必须被置位** 0：无发送冲突，由软件清零 1：发送冲突，由硬件置位
4	REN1	**EUART1接收器允许位** 0：接收禁止 1：接收允许
3	TB81	**在EUART1的方式2和3下发送的第9位，由软件置位或清零**
2	RB81	**在EUART1的方式1，2和3下接收数据的第9位** 在方式0下，不使用RB81 在方式1下，如果接收中断发生，停止位移入RB81 在方式2和3下，接收第9位
1	TI1	**EUART1的传送中断标志位** 0：由软件清零 1：由硬件置位
0	RI1	**EUART1的接收中断标志位** 0：由软件清零 1：由硬件置位

Table 9.29 EUART1串行控制寄存器

A7H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON1	SMOD1	SSTAT1	-	-	-	-	-	-
读/写	读/写	读/写	-	-	-	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	-	-	-	-

位编号	位符号	说明
7	SMOD1	**UART1波特率加倍器** 0：在方式2中，波特率为系统时钟的1/64 1：在方式2中，波特率为系统时钟的1/32
6	SSTAT1	**SCON1[7:5]功能选择** 0：SCON[7:5]工作方式作为SM10，SM11，SM12 1：SCON[7:5]工作方式作为FE1，RXOV1，TXCOL1

Table 9.30 EUART1数据缓冲器寄存器

A1H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBUF1	SBUF1.7	SBUF1.6	SBUF1.5	SBUF1.4	SBUF1.3	SBUF1.2	SBUF1.1	SBUF1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SBUF1[7:0]	这个寄存器寻址两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF1的写入将发送字节到移位寄存器中，然后开始传输 SBUF1的读取返回接收锁存器中的内容

Table 9.31 EUART1从机地址及地址屏蔽寄存器

A2H-A3H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SADDR1 (A2H)	SADDR1.7	SADDR1.6	SADDR1.5	SADDR1.4	SADDR1.3	SADDR1.2	SADDR1.1	SADDR1.0
SADEN1 (A3H)	SADEN1.7	SADEN1.6	SADEN1.5	SADEN1.4	SADEN1.3	SADEN1.2	SADEN1.1	SADEN1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SADDR1[7:0]	**寄存器SADDR1定义了EUART1的从机地址**
7-0	SADEN1[7:0]	**寄存器SADEN1是一个位屏蔽寄存器，决定SADDR1的哪些位被检验** 0：SADDR1中的相应位被忽略 1：SADDR1中的相应位对照接收到的地址被检验

Table 9.32 EUART1波特率发生器寄存器

A5H-A4H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBRTH1 (A5H)	SBRTEN1	SBRT1.14	SBRT1.13	SBRT1.12	SBRT1.11	SBRT1.10	SBRT1.9	SBRT1.8
SBRTL1 (A4H)	SBRT1.7	SBRT1.6	SBRT1.5	SBRT1.4	SBRT1.3	SBRT1.2	SBRT1.1	SBRT1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	SBRTEN1	**EUART1波特率发生器使能控制位** 0：关闭（默认） 1：打开
6-0，7-0	SBRT1[14:0]	**EUART1波特率发生器计数器高7位和低8位寄存器**

Table 9.33 EUART1波特率发生器微调寄存器

A6H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SFINE1	-	-	-	-	SFINE1.3	SFINE1.2	SFINE1.1	SFINE1.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	SFINE1[3:0]	**EUART1波特率发生器微调数据寄存器**

Table 9.34 EUART2控制及状态寄存器

90H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON2	SM20 /FE2	SM21 /RXOV2	SM22 /TXCOL2	REN2	TB82	RB82	TI2	RI2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM2[0:1]	**EUART2串行方式控制位，SSTAT2 = 0** 00：方式0，同步方式，固定波特率 01：方式1，8位异步方式，可变波特率 10：方式2，9位异步方式，固定波特率 11：方式3，9位异步方式，可变波特率
7	FE2	**EUART2帧出错标志位，当FE2位被读时，SSTAT2位必须被置位** 0：无帧出错，由软件清零 1：帧出错，由硬件置位
6	RXOV2	**EUART2接收溢出标志位，当RXOV2位被读时，SSTAT2位必须被置位** 0：无接收溢出，由软件清零 1：接收溢出，由硬件置位

续上表

5	SM22	**EUART2多处理机通讯允许位（第9位"1"校验器），SSTAT2 = 0** 0：在方式0下，波特率是系统时钟的1/12 在方式1下，禁止停止位确认检验，任何停止位都会置位RI2 在方式2和3下，任何字节都会置位RI2 1：在方式0下，波特率是系统时钟的1/4 在方式1下，允许停止位确认检验，只有有效的停止位（1）才能置位RI2 在方式2和3下，只有地址字节（第9位 = 1）才能置位RI2
5	TXCOL2	**EUART2发送冲突标志位，当TXCOL2位被读时，SSTAT2位必须被置位** 0：无发送冲突，由软件清零 1：发送冲突，由硬件置位
4	REN2	**EUART2接收器允许位** 0：接收禁止 1：接收允许
3	TB82	**在EUART2的方式2和3下发送的第9位，由软件置位或清零**
2	RB82	**在EUART2的方式1，2和3下接收数据的第9位** 在方式0下，不使用RB82 在方式1下，如果接收中断发生，停止位移入RB82 在方式2和3下，接收第9位
1	TI2	**EUART2的传送中断标志位** 0：由软件清零 1：由硬件置位
0	RI2	**EUART2的接收中断标志位** 0：由软件清零 1：由硬件置位

Table 9.35 EUART2串行控制寄存器

97H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON2	SMOD2	SSTAT2	-	-	-	-	-	-
读/写	读/写	读/写	-	-	-	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	-	-	-	-

位编号	位符号	说明
7	SMOD2	**UART2波特率加倍器** 0：在方式2中，波特率为系统时钟的1/64 1：在方式2中，波特率为系统时钟的1/32
6	SSTAT2	**SCON2[7:5]功能选择** 0：SCON2[7:5]工作方式作为SM20，SM21，SM22 1：SCON2[7:5]工作方式作为FE2，RXOV2，TXCOL2

Table 9.36 EUART2数据缓冲器寄存器

91H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBUF2	SBUF2.7	SBUF2.6	SBUF2.5	SBUF2.4	SBUF2.3	SBUF2.2	SBUF2.1	SBUF2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**SBUF2[7:0]**	这个寄存器寻址两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF2的写入将发送字节到移位寄存器中，然后开始传输 SBUF2的读取返回接收锁存器中的内容

Table 9.37 EUART2从机地址及地址屏蔽寄存器

92H-93H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SADDR2 (92H)	SADDR2.7	SADDR2.6	SADDR2.5	SADDR2.4	SADDR2.3	SADDR2.2	SADDR2.1	SADDR2.0
SADEN2 (93H)	SADEN2.7	SADEN2.6	SADEN2.5	SADEN2.4	SADEN2.3	SADEN2.2	SADEN2.1	SADEN2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**SADDR2[7:0]**	**寄存器SADDR2定义了EUART2的从机地址**
7-0	**SADEN2[7:0]**	**寄存器SADEN2是一个位屏蔽寄存器，决定SADDR2的哪些位被检验** 0：SADDR2中的相应位被忽略 1：SADDR2中的相应位对照接收到的地址被检验

Table 9.38 EUART2波特率发生器寄存器

95H-94H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBRTH2 (95H)	SBRTEN2	SBRT2.14	SBRT2.13	SBRT2.12	SBRT2.11	SBRT2.10	SBRT2.9	SBRT2.8
SBRTL2 (94H)	SBRT2.7	SBRT2.6	SBRT2.5	SBRT2.4	SBRT2.3	SBRT2.2	SBRT2.1	SBRT2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**SBRTEN1**	**EUART2波特率发生器使能控制位** 0：关闭（默认） 1：打开
6-0，7-0	**SBRT2[14:0]**	**EUART2波特率发生器计数器高7位和低8位寄存器**

Table 9.39 EUART2波特率发生器微调寄存器

96H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SFINE2	-	-	-	-	SFINE2.3	SFINE2.2	SFINE2.1	SFINE2.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	**SFINE2[3:0]**	**EUART2波特率发生器微调数据寄存器**

Table 9.40 UART(2-0)端口模式选择寄存器

EEH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
UTOS	-	-	-	-	-	ES2	ES1	ES0
读/写	-	-	-	-	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	0	0	0

位编号	位符号	说明
2-0	**ESx x = 2-0**	**RXDx输出电平逻辑控制位** 0：输入高电平阈值为0.8V_{DD}，输入低电平阈值为0.2V_{DD}（CMOS逻辑） 1：输入高电平阈值为2.0V，输入低电平阈值为0.8V（V_{DD} = 4.5 - 5.5V）（TTL逻辑） 输入高电平阈值为0.25V_{DD}+0.8，输入低电平阈值为0.15V_{DD}（V_{DD} = 2.7V-4.5V） *注意：PowerDown模式下，TTL逻辑无效*

9.5 串行通讯接口（TWI）

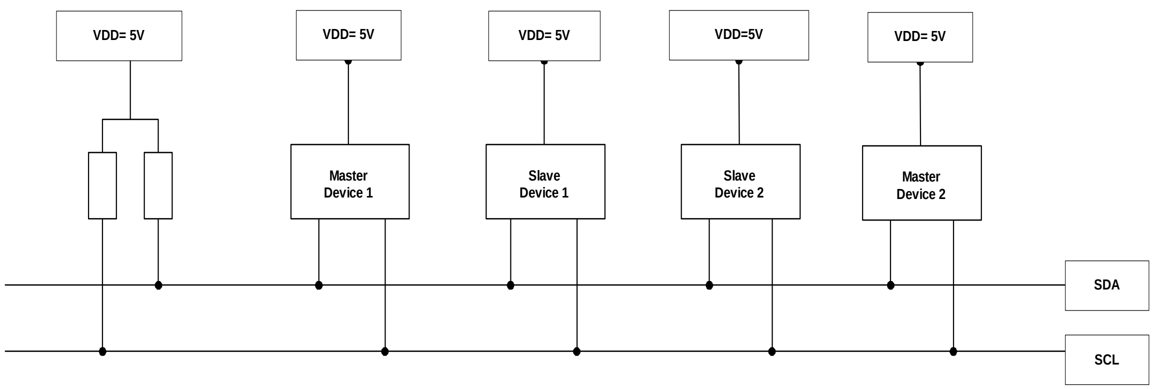
9.5.1 特性

- 两线模式，简单快捷
- 支持主机模式（Master）和从机模式（Slave）
- 允许发送数据（Transmitter）和接收数据（Receiver）
- 支持多主机通讯的仲裁功能
- 具有低电平总线超时判断（Timeout）
- 在空闲模式可唤醒系统
- 地址可编程

TWI串行总线采用两根线（SDA和SCL）在总线和装置之间传递信息。SH79F6481A完全符合TWI总线规范，自动对字节进行传输进行处理，并对串行通讯进行跟踪。

TWI时钟为系统时钟。

典型TWI通讯如下图所示，最高支持128个不同的器件进行通讯。



9.5.2 数据传输格式

数据传输格式

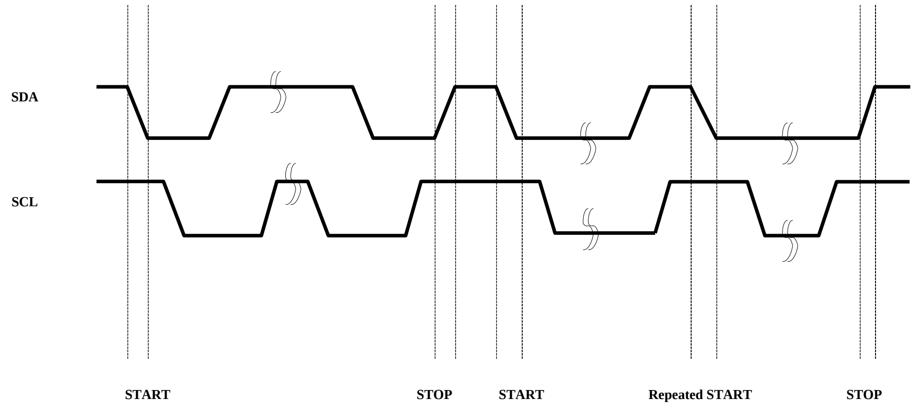
数据传输中数据线上每一位的传输均需要时钟线上一个脉冲。在时钟高电平时数据线应保持稳定。但发送起始条件和终止条件时不需要遵守此规则。

和I2C通讯协议相似，TWI定义了两个特殊的波形：起始条件和终止条件。在时钟线为高电平时数据线的下降沿定义为起始条件；在时钟线为高电平时数据线的上升沿定义为终止条件。起始条件和终止条件均由主机发出。

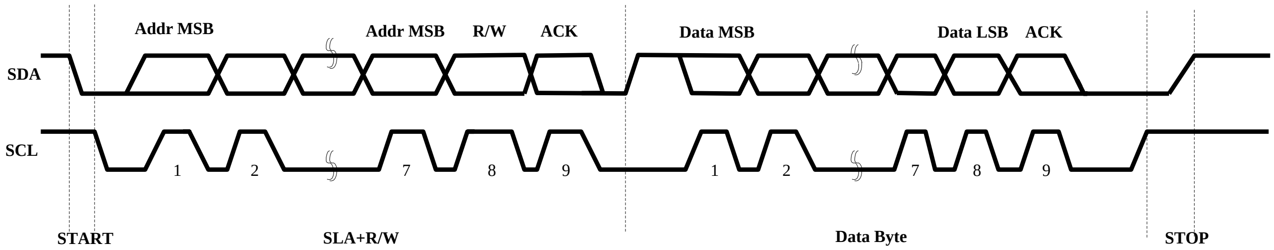
主机可以发起和终结一次传输。当主机发送一个起始条件时开始一次传输，发送一个终止条件时结束本次传输。在起始条件和终止条件之间，总线定义为“忙碌”状态。其它主机不应该去试图发起传输。在“忙碌”状态下，如果主机再次发送起始条件，则定义为“重复起始条件”，表示主机希望不放弃总线的情况下开始一次新的传输。发送重复起始条件后，总线仍处于“忙碌”状态，一直到总线出现终止条件。鉴于重复起始条件和起始条件性质完全一致，除非特别声明，本文中将采用起始条件来代替两者。

所有数据包（包括地址包）均有9位组成，包括1个字节和一个应答位。主机负责发出时钟和起始及终止条件，接收者负责给出应答信号。接收者通过在第九个时钟脉冲处将数据线拉低发出“应答（ACK）”信号；或维持第九个脉冲处维持高电平表示“不应答（NACK）”信号。当接收方接收到最后一个字节，或因某种原因无法继续接收数据时，应回应“不应答（NACK）”信号。TWI采用从高到低逐位进行传输。

一次传输通常包括一个起始条件，地址+读/写，一个或多个数据包和一个终止条件。仅包含起始条件和终止条件的数据格式是不合通讯规则的。值得注意的是“线与”结构给主机和从机之间的握手信号提供了方便。当主机相对太快或从机需要处理其它事务时，从机可以通过拉低时钟线来拉长时钟线的低电平时间，从而降低通讯频率。从机可以拉长时钟线的低电平周期但不会影响到时钟线高电平的周期。



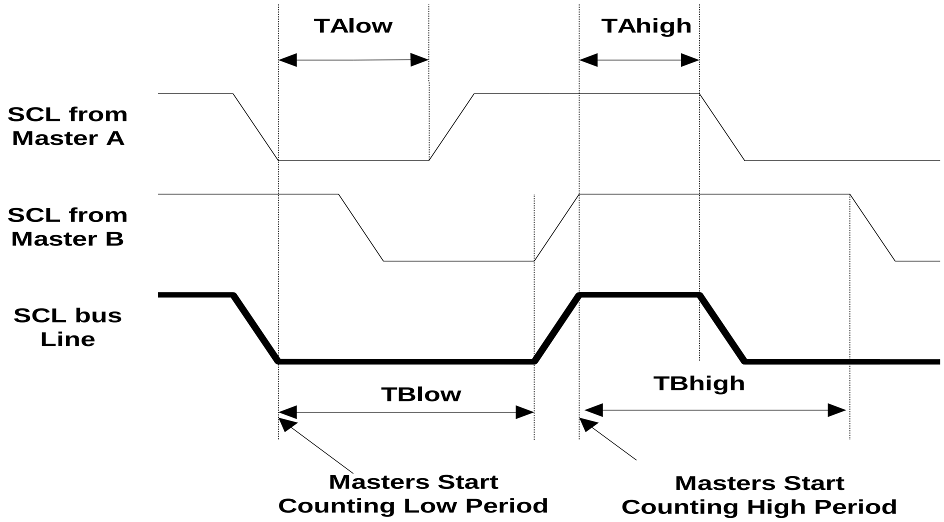
在产生应答信号时，SH79F6481A拉低SDA信号线。中断标志位置起期间，SH79F6481A拉低SCL信号线，释放SDA信号线。中断处理完毕后清除TWINT标志，释放SCL信号线。



时钟同步

当多个主机同时希望控制总线时，总线将依据“线与”原则决定时钟线高低电平。对于所有参与传输的主机来说，定义清楚每一个时钟脉冲的起始是相当重要的。

时钟线电平的由高到低跳变将导致所有参与传输的器件开始低电平计时。每一个器件计时达到自己低电平要求时释放时钟线，在时钟线变为高电平之前进入高电平等待期；当所有器件均计满低电平周期时，时钟线才变为高电平。之后所有器件开始对高电平进行计时，第一个计满高电平周期的器件将拉低时钟线，进入下一个时钟周期。



数据仲裁

主机只有在总线处于“空闲”状态时才能开始一次传输。两个或多个主机可能在最小保持时间($t_{HOLD:STA}$))内同时发送起始条件，从而在总线上只看到一个起始条件。

由于发送起始条件的主机无法知道是否有其它主机在竞争总线，只能靠时钟高电平时对数据线的仲裁判断哪个主机占用总线。当有主机传输低电平时，传输高电平的主机将失去仲裁，必须放弃总线。

失去仲裁的主机将继续发送时钟，直到当前传输字节发送完毕。当两个主机同时访问一个从机时，可能会顺利通过地址阶段，在传输数据时将继续进行仲裁。这种机制要求所有TWI器件在进行数据传输时可以检测数据线上的真实状态。

如果该主机同时开启了从机模式，在发送地址阶段失去仲裁后应检测线上的地址是否与自己相匹配；如果是对自己的访问，应立即切换到从机模式，接收信息。

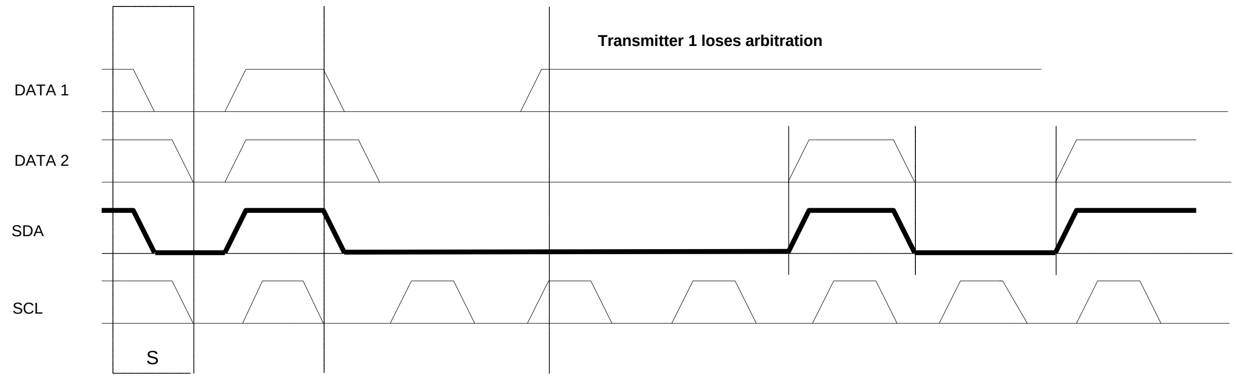
每次传输中，仍要检测线上的“重复起始条件”，当检测到并非自己发出的“重复起始条件”时，应立即退出当前传输。

仲裁不应发生在如下情况：

(1) 重复起始条件和数据

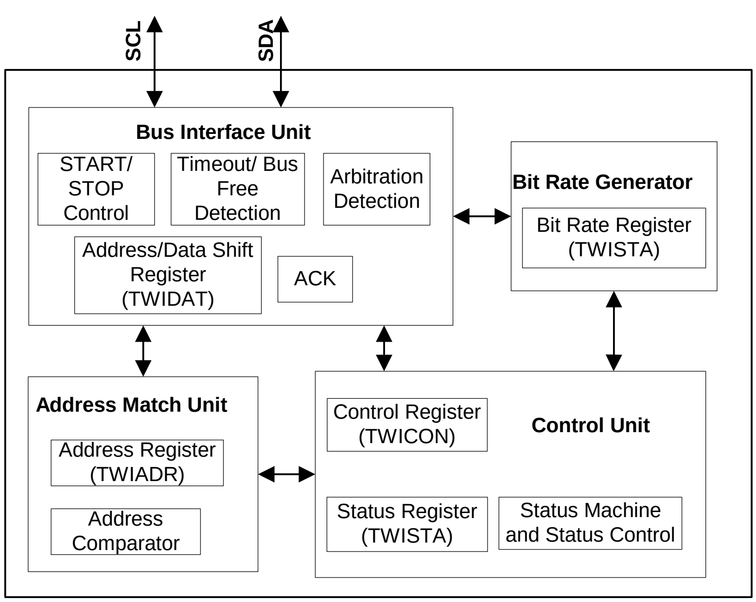
(2) 终止条件和数据

(3) 重复起始条件和终止条件



9.5.3 功能描述

下图描述了TWI通讯模块的详细结构。



总线接口单元

总线接口单元包括数据和地址移位寄存器（TWIDAT），开始/终止条件控制器，仲裁和总线超时检测单元。

寄存器TWIDAT存储了即将发送的数据或地址和接收到的数据和地址。

开始/终止条件控制器负责发送和检测总线上的开始条件，重复开始条件和终止条件。

如果SH79F6481A已经作为主机开始一次传输，仲裁单元将始终检测是否有仲裁发生。当失去仲裁时，控制单元可以进行合适的动作，并产生相应的状态码。

SH79F6481A在传输数据/地址时，必须在SCL由低跳高前维持数据稳定。

SH79F6481A在传输ACK/NACK时，在SCL由低跳高后产生TWINT中断，并在SCL由高跳低时拉低SCL，在TWINT中断清零时释放SCL。

SH79F6481A在传输ACK/NACK信号时，若TWINT已被清零，SCL仍为高电平时，SDA产生跳变，则重新产生TWINT中断，状态为00H。SH79F6481A当前通讯终止，该状态与普通00H状态处理一致。

SH79F6481A在传输ACK/NACK信号时，若TWINT未被清零，SCL仍为高电平时，SDA产生跳变，则状态直接切换到00H，不会再次产生中断。SH79F6481A作为从机进入该状态，则当前通讯终止，可发生STA开始主机传输，或重新接受STA+ADR对自己地址的访问。SH79F6481A作为主机进入该状态，则当前通讯终止，可发生STA开始主机传输，或重新接受STA+ADR对自己的访问。

SH79F6481A在当前通讯终止后，不会再参与当前传输。SH79F6481A若作为主机存在，请开启EFREE功能，防止进入逻辑死区。

SH79F6481A规定总线维持高电平超过T_{FREE} = T_{SYS} X TWTFREE X 1024（必须保证T_{FREE}大于t_{SCL}/2（t_{SCL}为时钟线的周期））所定义的系统时钟个数时为“空闲”状态，释放总线。该功能仅适用于一个数据包传输过程中（8+1个位）。SH79F6481A处于从机发送模式，且所传输的第一个字节为低电平时适用该功能。起始条件（STA、RSTA）不适用于该功能。SH79F6481A产生中断，寄存器TWICON中的TFREE会被置位（如果控制位EFREE已置位）。

如果时钟线SCL被从机拉低时，通讯会暂时中止；而主机也没有办法将时钟线拉高。为解决此问题，TWI协议规定参与传输的所有器件，将时钟线维持低电平超过N X T_{SYS}（N值由TWITOUT寄存器决定）所定义的时钟个数时为“总线超时”，寄存器TWICON中的TOUT会被置位（如果控制位ETOT已置位）。

频率生成单元

在主机模式下，可通过寄存器TWICON的CR[1:0]分频系数及TWIBR寄存器来设定通讯频率。SCL频率为f_{SYS}/（16+2 X CR X TWIBR）。

地址匹配单元

地址匹配单元检验所收到的地址是否与寄存器TWIADR中的7位地址相匹配。如果通用地址使能位GC被置位，也将检测是否与通用地址00H相匹配。当地址匹配时，控制单元将产生合适的动作及相应的状态码。

控制单元

控制单元监视TWI总线，并依据控制寄存器TWICON的设置进行相应的回应。当TWI总线有需要应用层注意的事件时，TWI中断标志被置起，标明当前事件的状态码会被写入状态寄存器TWISTA。状态寄存器TWISTA只表示TWI通讯中断产生时的通讯状态信息；其它情况下状态寄存器内是一个用于表示没有有效状态码的状态码。在中断清除之前，时钟线将维持低电平。应用软件可在处理完任务后才允许TWI通讯继续。

9.5.4 传输模式

TWI通讯是以字节为基础和中断驱动的通讯总线。诸如接收到一个字节或发送一个开始条件的所有总线事件均会产生一个中断。所以在字节传输期间，应用软件可以进行其它的操作。需注意的是，控制寄存器TWICON中的TWI使能位ENTWI和中断控制寄存器IEN0中的所有中断控制位EA和TWI中断控制位ETWI将共同决定TWI中断标志TWINT被置位时是否会产生中断。如果ETWI或EA未置位，应用软件必须对TWINT标志进行枚举检测才能知道是否有TWI事件发生。

当TWINT位置起时，表示一次TWI传输已完成，等待应用软件的回应，此时状态寄存器TWISTA包含了当前的状态。应用软件可通过寄存器TWICON和TWISTA决定TWI进行哪种通讯。

下面将分别介绍TWI通讯的四种主要模式，并对所有可能的状态码进行了描述。下图中有如下缩写：

S	：开始条件	Ā	：无应答位
Rs	：重复开始条件	DATA	：8位数据
R	：读控制位	P	：终止条件
W	：写控制位	SLA	：从机地址
A	：应答位		

圆形用于表示中断标志已被置起。其中的数字表示当前状态寄存器TWISTA中被掩去低三位的状态码。在TWINT被清除之前，TWI通讯会暂停，应用软件必须决定是继续通讯还是终止当前传输。对每一个状态码，所需要的软件动作和随后的传输细节均有描述。

主机发送模式

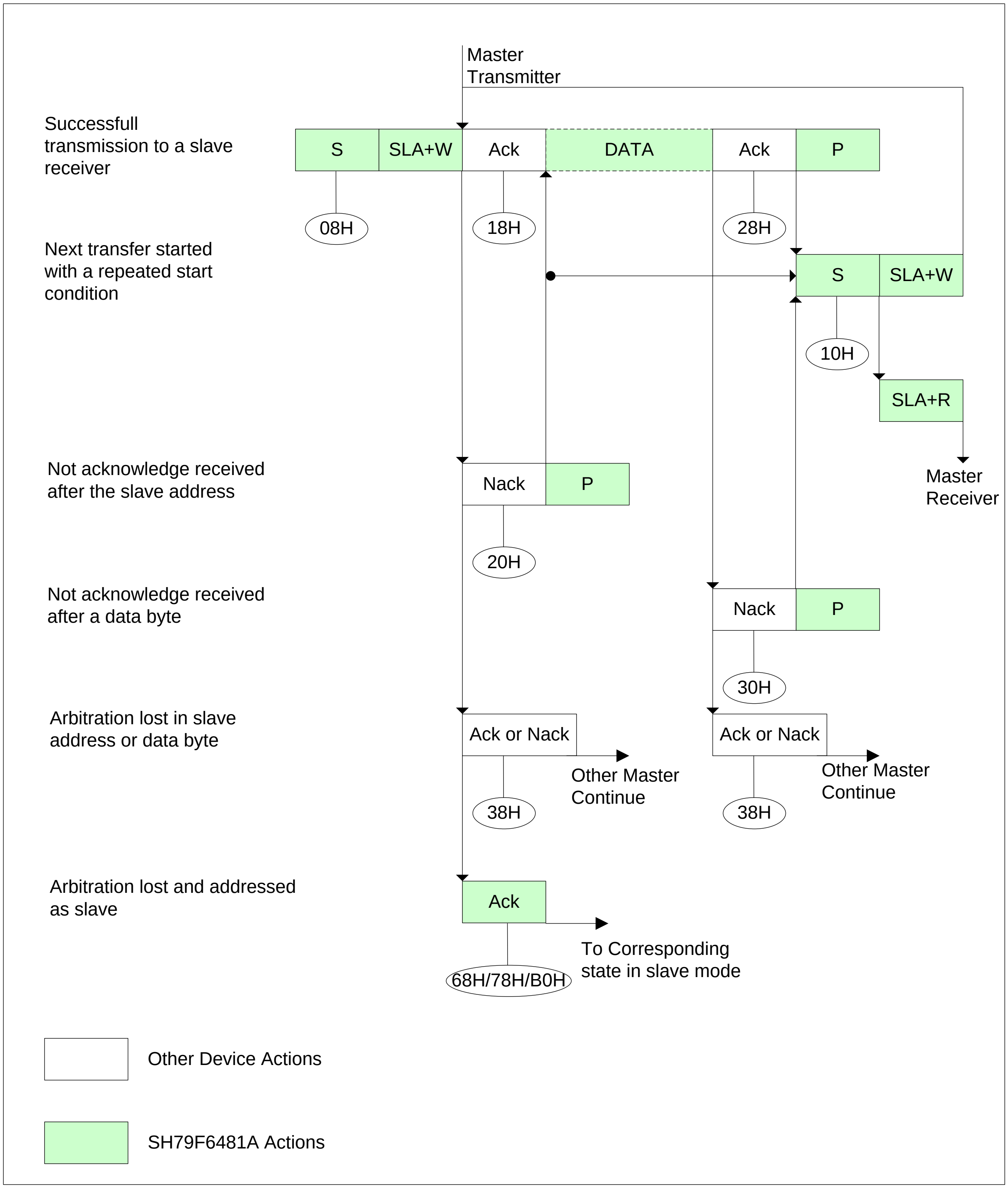
主机发送模式中,主机发送一系列数据到从机。为进入主机发送模式,一个开始条件,随后一个从机地址+写控制字(SLA+W)地址包表示进入主机发送模式（MT）。

通过设置控制寄存器TWICON中的ENTWI和STA，清除STO和TWINT，TWI逻辑将检测TWI总线并在允许时发出一个开始条件（STA）。当开始条件（STA）传输完毕，通讯中断（TWINT）被置起，状态寄存器（TWISTA）为08H，中断服务程序应将从机地址和写控制字（SLA+W）写入数据寄存器TWIDAT。在开启下一个传输前清除TWINT标志。

当从机地址和写控制字传输完毕并收到一个“应答”信息时，中断（TWINT）被置起，状态寄存器TWISTA中有几个可能的状态：对主机模式有18H，20H和38H，对从机模式有68H，78H和B0H。

主机发送模式状态码

状态码	TWI总线和硬件接口状态	应用软件响应					TWI执行的下一个动作
		读/写数据寄存器TWIDAT操作	控制位操作				
			STA	STO	TWINT	AA	
08H	已发送开始条件	写入SLA+W	X	0	0	X	发送SLA+W，接收ACK或NACK
10H	已发送重复开始条件	写入SLA+W	X	0	0	X	发送SLA+W，接收ACK或NACK
		写入SLA+R	X	0	0	X	发送SLA+R，TWI将切换到主机接收模式
18H	已发送SLA+W；已接收ACK	写入数据字节	0	0	0	X	发送数据，接收ACK或NACK
		无TWIDAT动作	1	0	0	X	发送重复开始条件
			0	1	0	X	发送终止条件；清除STO标志
			1	1	0	X	发送终止条件，之后发送起始条件；STO被清除
20H	已发送SLA+W；已接收NACK	写入数据字节	0	0	0	X	发送数据，接收ACK或NACK
		无TWIDAT动作	1	0	0	X	发送重复开始条件
			0	1	0	X	发送终止条件；清除STO标志
			1	1	0	X	发送终止条件，之后发送起始条件；STO被清除
28H	已发送TWIDAT中数据；已接收ACK	写入数据字节	0	0	0	X	发送数据，接收ACK或NACK
		无TWIDAT动作	1	0	0	X	发送重复开始条件
			0	1	0	X	发送终止条件；清除STO标志
			1	1	0	X	发送终止条件，之后发送起始条件；STO被清除
30H	已发送TWIDAT中数据；已接收NACK	写入数据字节	0	0	0	X	发送数据，接收ACK或NACK
		无TWIDAT动作	1	0	0	X	发送重复开始条件
			0	1	0	X	发送终止条件；清除STO标志
			1	1	0	X	发送终止条件，之后发送起始条件；STO被清除
38H	在SLA+W或数据传输中丢失仲裁位	无TWIDAT动作	0	0	0	X	TWI总线被释放；进入非寻址从机模式
			1	0	0	X	在总线空闲时发送开始条件


Master
Transmitter
Successfull
transmission to a slave
receiver
S
SLA+W
Ack
DATA
Ack
P
08H
18H
28H
Next transfer started
with a repeated start
condition
S
SLA+W
10H
SLA+R
Master
Receiver
Not acknowledge received
after the slave address
Nack
P
20H
Not acknowledge received
after a data byte
Nack
P
30H
Arbitration lost in slave
address or data byte
Ack or Nack
Other Master
Continue
38H
Ack or Nack
Other Master
Continue
38H
Arbitration lost and addressed
as slave
Ack
To Corresponding
state in slave mode
68H/78H/B0H
Other Device Actions
SH79F6481A Actions

主机接收模式

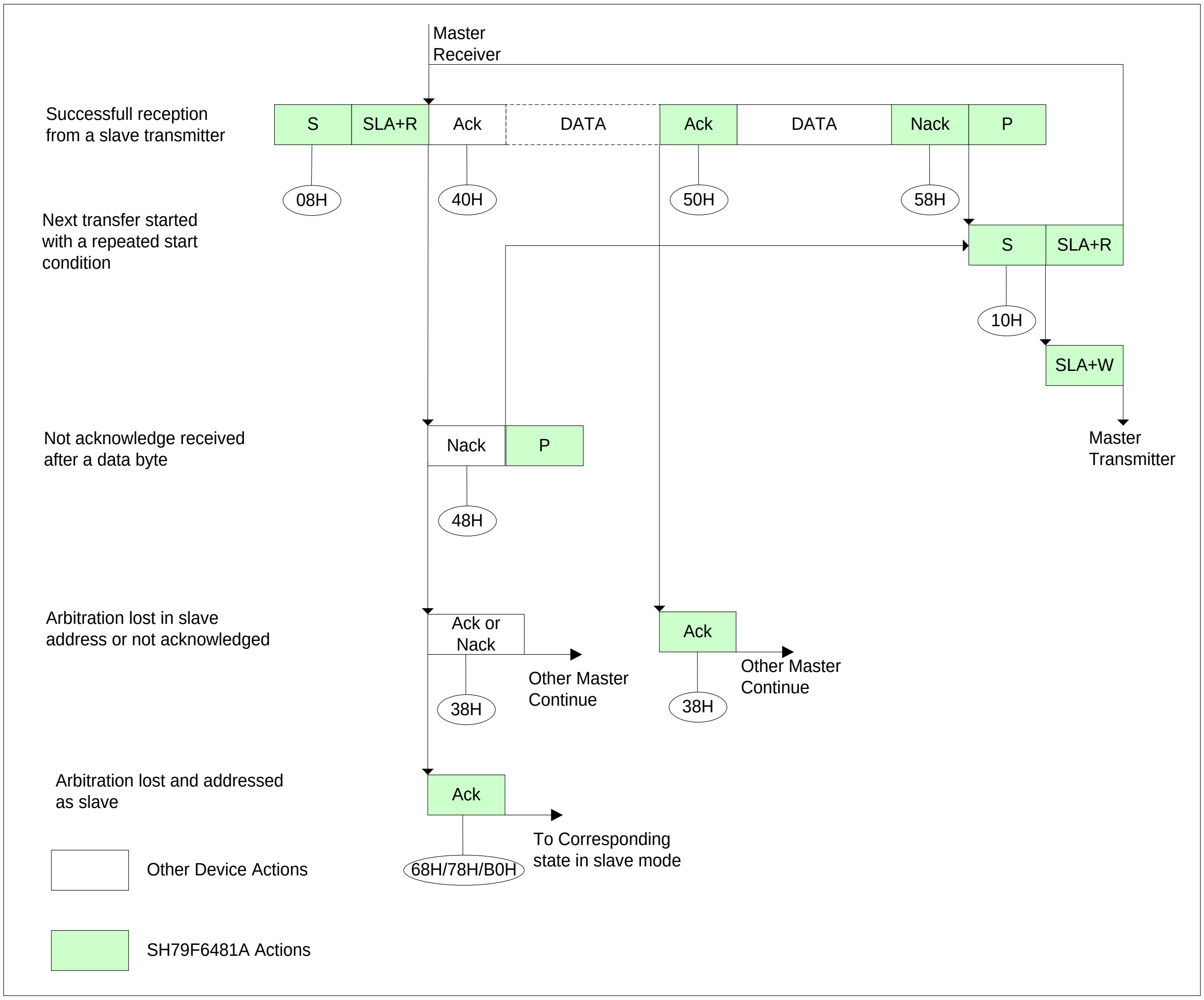
主机接收模式中，主机从从机接收一系列数据。为进入主机接收模式，一个开始条件，随后一个从机地址+读控制字（SLA+R）地址包表示进入主机接受模式（MR）。

通过设置控制寄存器TWICON中的ENTWI和STA，清除STO和TWINT，TWI逻辑将检测TWI总线并在允许时发出一个开始条件（STA）。当开始条件（STA）传输完毕，通讯中断（TWINT）被置起，状态寄存器（TWISTA）为08H，中断服务程序应将从机地址和读控制字（SLA+R）写入数据寄存器TWIDAT。在开启下一个传输前清除TWINT标志。

当从机地址和写控制字传输完毕并收到一个“应答”信息时，中断（TWINT）被置起，状态寄存器TWISTA中有几个可能的状态：对主机模式有40H，48H和38H，对从机模式有68H，78H和B0H。

主机接收模式状态码

状态码	TWI总线和硬件接口状态	应用软件响应					TWI执行的下一个动作
		读/写数据寄存器TWIDAT操作	控制位操作				
			STA	STO	TWINT	AA	
08H	已发送开始条件	写入SLA+R	X	0	0	X	发送SLA+R，接收ACK或NACK
10H	已发送重复开始条件	写入SLA+R	X	0	0	X	发送SLA+R，接收ACK或NACK
		写入SLA+W	X	0	0	X	发送SLA+W，TWI将切换到主机发送模式
38H	发送SLA+R或NACK时失去仲裁	无TWIDAT动作	0	0	0	X	TWI总线被释放；进入非寻址从机模式
			1	0	0	X	在总线空闲时发送开始条件
40H	已发送SLA+R；已接收ACK	无TWIDAT动作	0	0	0	0	接收数据，返回NACK
			0	0	0	1	接收数据，返回ACK
48H	已发送SLA+R；已接收NACK	无TWIDAT动作	1	0	0	X	发送重复开始条件
			0	1	0	X	发送终止条件；清除STO标志
			1	1	0	X	发送终止条件，之后发送起始条件；STO被清除
50H	数据已接收；已回应ACK	读取数据	0	0	0	0	接收数据，返回NACK
			0	0	0	1	接收数据，返回ACK
58H	数据已接收；已回应NACK	读取数据	1	0	0	X	发送重复开始条件
			0	1	0	X	发送终止条件；清除STO标志
			1	1	0	X	发送终止条件，之后发送起始条件；STO被清除



Master
Receiver
Successfull reception
from a slave transmitter
S
SLA+R
Ack
DATA
Ack
DATA
Nack
P
08H
40H
50H
58H
Next transfer started
with a repeated start
condition
S
SLA+R
10H
SLA+W
Master
Transmitter
Not acknowledge received
after a data byte
Nack
P
48H
Arbitration lost in slave
address or not acknowledged
Ack or
Nack
Other Master
Continue
38H
Ack
Other Master
Continue
38H
Arbitration lost and addressed
as slave
Ack
To Corresponding
state in slave mode
68H/78H/B0H
Other Device Actions
SH79F6481A Actions

从机发送模式

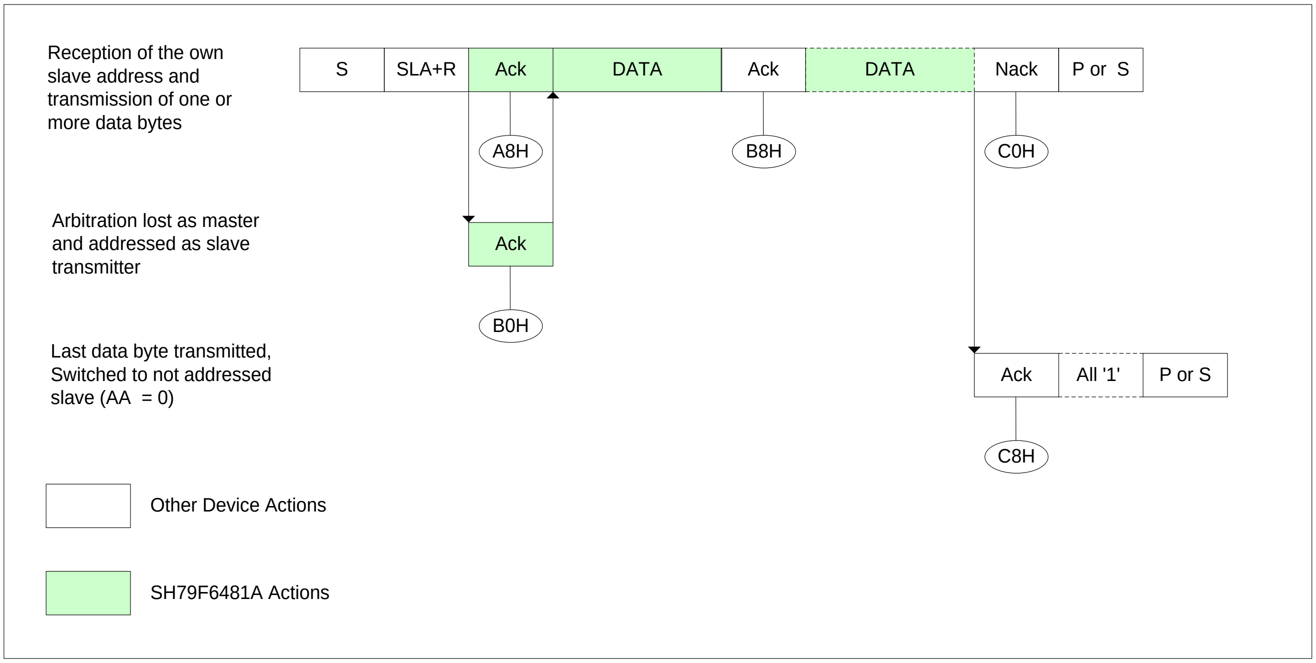
从机发送模式中，从机发送一系列数据到主机。为初始化从机发送模式，必须对控制寄存器TWICON和地址寄存器TWIADR进行初始化：置位控制寄存器TWICON中的ENTWI和AA，清除STA、STO和TWINT；地址寄存器TWIADR中高7位为SH79F6481A准备相应的地址。如果GC置位，SH79F6481A也将响应通用地址（00H）；否则将不响应通用地址。

在TWIADR和TWICON初始化后，SH79F6481A将等待总线对自己地址或通用地址（如果GC被置位）的响应。如果方向标志位是“读”，则TWI进入从机发送模式，否则将进入从机接收模式。在地址和读标志位接收完毕后，中断标志（TWINT）置位，状态寄存器TWISTA有效。

在传输中，如果将应答使能位“AA”清零，TWI将传送最后一个字节，并依据主机接收方发送的应答或不应答信息位进入C0H或C8H状态。总线将切换到非地址从机模式，不在响应主机传输。从而主机接收方将接收到一串“1”。最后一个字节发送完毕后，如果主机仍需额外的数据（传输“应答”信号），则进入C8H状态。

从机发送模式状态码

状态码	TWI总线和硬件接口状态	应用软件响应					TWI执行的下一个动作
		读/写数据寄存器TWIDAT操作	控制位操作				
			STA	STO	TW INT	AA	
A8H	已收到自己SLA+R；已经回应ACK	写入数据字节	X	0	0	0	发送最后数据；等待ACK或NACK回应
			X	0	0	1	发送数据；等待ACK或NACK回应
B0H	作为主机发送SLA+R/W时失去仲裁，收到主机SLA+R；已回应ACK	写入数据字节	X	0	0	0	发送最后数据；等待ACK或NACK回应
			X	0	0	1	发送数据；等待ACK或NACK回应
B8H	已发送TWIDAT数据；已接收ACK回应	写入数据字节	X	0	0	0	发送最后数据；等待ACK或NACK回应
			X	0	0	1	发送数据；等待ACK或NACK回应
C0H	已发送TWIDAT数据；已接收NACK回应	无TWIDAT动作	0	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址
			0	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器TWIADR中GC的设置
			1	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址；总线空闲时发送“开始条件”
			1	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器TWIADR中GC的设置；总线空闲时发送“开始条件”
C8H	已发送最后一个TWIDAT数据(AA=0)；已接收ACK回应	无TWIDAT动作	0	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址
			0	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器TWIADR中GC的设置
			1	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址；总线空闲时发送“开始条件”
			1	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器TWIADR中GC的设置；总线空闲时发送“开始条件”



从机接收模式

从机接收模式中，从机从主机接收一系列数据。为初始化从机接收模式，必须对控制寄存器TWICON和地址寄存器TWIADR进行初始化：置位控制寄存器TWICON中的ENTWI和AA，清除STA、STO和TWINT；地址寄存器TWIADR中高7位为SH79F6481A准备相应的地址。如果GC置位，SH79F6481A也将响应通用地址（00H）；否则将不响应通用地址。

在TWIADR和TWICON初始化后，SH79F6481A将等待总线对自己地址或通用地址（如果GC被置位）的响应。如果方向标志位是“写”，则TWI进入从机接收模式，否则将进入从机发送模式。在地址和写标志位接收完毕后，中断标志（TWINT）置位，状态寄存器TWISTA有效。

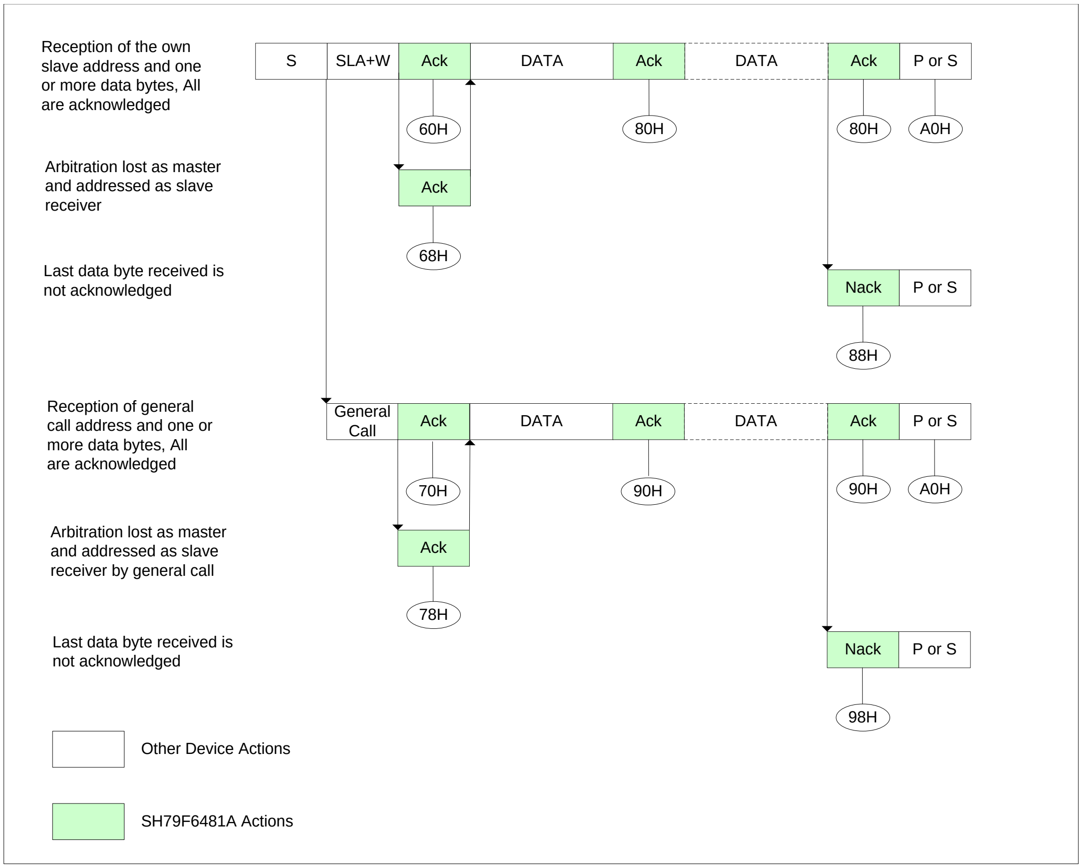
在传输中，如果将应答使能位“AA”清零，TWI将接收最后一个字节并回应“不应答”信息。回应“不应答”可以表示当前从机无法接收更多字节。当AA = 0时，SH79F6481A无法回应对自己地址的访问；但仍然监视总线状态，并可以通过AA = 1恢复对自己地址的相应。可以通过AA = 0暂时将SH79F6481A从总线隔离。

从机接收模式状态码

状态码	TWI总线和硬件接口状态	应用软件响应：读/写数据寄存器TWIDAT操作	控制位操作：STA	STO	TWINT	AA	TWI执行的下一个动作
60H	已收到自己SLA+W；已回应ACK	无TWIDAT动作	X	0	0	0	接收数据；发送NACK回应
			X	0	0	1	接收数据；发送ACK回应
68H	作为主机发送SLA+R/W时失去仲裁，收到主机SLA+W；已回应ACK	无TWIDAT动作	X	0	0	0	接收数据；发送NACK回应
			X	0	0	1	接收数据；发送ACK回应
70H	收到主机发送通用地址；已回应ACK	无TWIDAT动作	X	0	0	0	接收数据；发送NACK回应
			X	0	0	1	接收数据；发送ACK回应
78H	作为主机发送SLA+R/W时失去仲裁，收到主机发送通用地址；已回应ACK	无TWIDAT动作	X	0	0	0	接收数据；发送NACK回应
			X	0	0	1	接收数据；发送ACK回应

续上表

80H	处于已寻址状态； 已收到数据； 已回应ACK	读取数据	X	0	0	0	接收数据；发送NACK回应
			X	0	0	1	接收数据；发送ACK回应
88H	处于已寻址状态； 已收到数据； 已回应NACK	读取数据	0	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址
			0	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器TWIADR中GC的设置
			1	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址；总线空闲时发送“开始条件”
			1	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器TWIADR中GC的设置；总线空闲时发送“开始条件”
90H	处于通用地址已寻址状态；已收到数据； 已回应ACK	读取数据	X	0	0	0	接收数据；发送NACK回应
			X	0	0	1	接收数据；发送ACK回应
98H	处于通用地址已寻址状态； 已收到数据； 已回应NACK	读取数据	0	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址
			0	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器TWIADR中GC的设置
			1	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址；总线空闲时发送“开始条件”
			1	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器TWIADR中GC的设置；总线空闲时发送“开始条件”
A0H	作为从机时收到终止条件或重复开始条件	无TWIDAT动作	0	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址
			0	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器TWIADR中GC的设置
			1	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址；总线空闲时发送“开始条件”
			1	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器TWIADR中GC的设置；总线空闲时发送“开始条件”



其它模式

除上述状态码外，两个状态码没有明确的TWI状态。状态0F8H表示由于中断标志TWINT未置起，没有相应的状态信息。当中断TWINT未置起，即在清除一个状态后到一个新状态建立前均由0F8H进行填充。

状态00H表示在TWI总线通讯中有错误发生，即传输中有非法的开始条件或终止条件发生。例如在传输地址，数据或回应ACK应答时有起始条件或终止条件发生。当总线扰乱了内部逻辑时也会产生00H状态。当非法状态出现时，会置起中断标志位TWINT。可通过置起STO并清除TWINT标志恢复到正常通讯，SH79F6481A将进入非寻址从机模式，并自动清除STO标志。数据线和时钟线将被释放，线上无终止条件传送。

其它模式状态码

状态码	TWI总线和硬件接口状态	应用软件响应					TWI执行的下一个动作
		读/写数据寄存器TWIDAT操作	控制位操作				
			STA	STO	TWINT	AA	
F8H	没有有效状态码；TWINT=0	无TWIDAT动作	无TWICON动作				等待或处理当前传输
00H	在主机或寻址从机模式下有非法开始条件或终止条件发送；接口导致TWI内部逻辑混乱	无TWIDAT动作	0	1	0	x	只有内部硬件受影响；释放总线；切换到非寻址从机模式；清除STO

9.5.5 寄存器

Table 9.41 TWI控制寄存器

C8H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWICON	TOUT	ENTWI	STA	STO	TWINT	AA	TFREE	EFREE
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**TOUT**	**总线超时标志位** 0：无超时发生 1：当TWI总线低电平超过N X T_{SYS}时置位。必须由软件清除 N值由TWITOUT寄存器决定
6	**ENTWI**	**TWI使能位** 0：关闭TWI功能 1：开启TWI功能
5	**STA**	**起始位** 0：不会发送起始条件 1：当总线空闲时发送起始条件
4	**STO**	**终止位** 0：不会发送终止条件 1：作为主机时发送终止条件；作为从机时不向总线发送终止条件，但状态恢复到非寻址从机状态。硬件将自动清除该标志位
3	**TWINT**	**TWI串行中断标志位** 0：没有TWI串行中断发生 1：产生TWI通讯状态中除0F8H之外的状态时置位，必须由软件清除
2	**AA**	**声明应答标志** 0：回复“不应答”信号（SDA高电平） 1：回复“应答”信号（SDA低电平）
1	**TFREE**	**SCL高电平超时标志位** 0：无超时发生 1：参与总线传输时，如时钟线高电平超过T_{FREE} = T_{SYS} X TWTFREE X 1024所定义的系统时钟个数时置位。必须由软件清除。 ***注意：**必须保证T_{FREE}大于总线的t_{SCL}/2（t_{SCL}为时钟线的周期）*
0	**EFREE**	**SCL高电平超时标志中断允许位** 0：禁止TFREE触发TWI中断，但SCL总线高电平超时判断一直有效 1：当TFREE位被置‘1’时，允许TFREE触发TWI中断

***特别提示：**TOUT，TWINT，TFREE均将触发TWI中断，三者共享一个中断向量。*

Table 9.42 TWI总线超时计数寄存器

FEH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWITOUT	CNT1	CNT0	-	-	-	-	TWIPCR	-
读/写	读/写	读/写	-	-	-	-	读/写	-
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	-	-	0	-

位编号	位符号	说明
7-6	CNT[1:0]	**总线超时计数控制位** 00：N = 25000 01：N = 50000 10：N = 100000 11：N = 200000 N的值在总线超时功能中使用
1	TWIPCR	**TWI上拉电阻控制位** 0：SDA、SCL内部30kΩ上拉电阻关闭 1：SDA、SCL内部30kΩ上拉电阻开启

Table 9.43 TWI状态寄存器

DFH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWISTA	TWISTA.7	TWISTA.6	TWISTA.5	TWISTA.4	TWISTA.3	CR.1	CR.0	ETOT
读/写	读	读	读	读	读	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	1	1	1	1	1	0	0	0

位编号	位符号	说明
7-3	TWISTA[7:3]	**TWI串行通讯状态位** 参见相应的状态描述
1-2	CR[0:1]	**TWI分频系数** 00：64 01：16 10：4 11：1 CR[1:0]的值在发送波特率的计算公式中使用，详见频率生成单元
0	ETOT	**总线超时标志中断允许位** 0：禁止TOUT触发TWI中断，但总线超时判断一直有效 1：当TOUT位被置‘1’时，允许TOUT触发TWI中断

注意：SCL频率为f_{SYS}/（16 + 2 X CR X TWIBR）

Table 9.44 TWI高电平超时计数寄存器

89H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWTFREE	TWTFREE.7	TWTFREE.6	TWTFREE.5	TWTFREE.4	TWTFREE.3	TWTFREE.2	TWTFREE.1	TWTFREE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	TWTFREE[7:0]	**TWTFREE超时检测配置位**

Table 9.45 TWI比特率寄存器

8AH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWIBR	TWIBR.7	TWIBR.6	TWIBR.5	TWIBR.4	TWIBR.3	TWIBR.2	TWIBR.1	TWIBR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**TWIBR[7:0]**	**TWI比特率配置位**

Table 9.46 TWI地址寄存器

8CH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWIADR	TWA.6	TWA.5	TWA.4	TWA.3	TWA.2	TWA.1	TWA.0	GC
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-1	**TWIADR[6:0]**	**TWI地址配置位** 配置SH79F6481A作为从机时的地址
0	**GC**	**通用地址使能位** 0：禁止响应通用地址 1：允许响应通用地址

Table 9.47 TWI数据寄存器

8DH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWIDAT	TWIDAT.7	TWIDAT.6	TWIDAT.5	TWIDAT.4	TWIDAT.3	TWIDAT.2	TWIDAT.1	TWIDAT.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**TWIDAT[7:0]**	**TWI通讯数据寄存器**

Table 9.48 TWI地址屏蔽寄存器

8FH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWIAMR	TWIAMR.7	TWIAMR.6	TWIAMR.5	TWIAMR.4	TWIAMR.3	TWIAMR.2	TWIAMR.1	-
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	-

位编号	位符号	说明
7-1	**TWIAMR[7:1]**	TWIAMR寄存器的每一位可屏蔽TWIADR地址寄存器中相应的地址位。如果屏蔽位置1，地址匹配逻辑忽略输入的地址位与TWIADR中的相应地址位的比较结果；如果屏蔽位置0，不忽略相应位的比较结果。

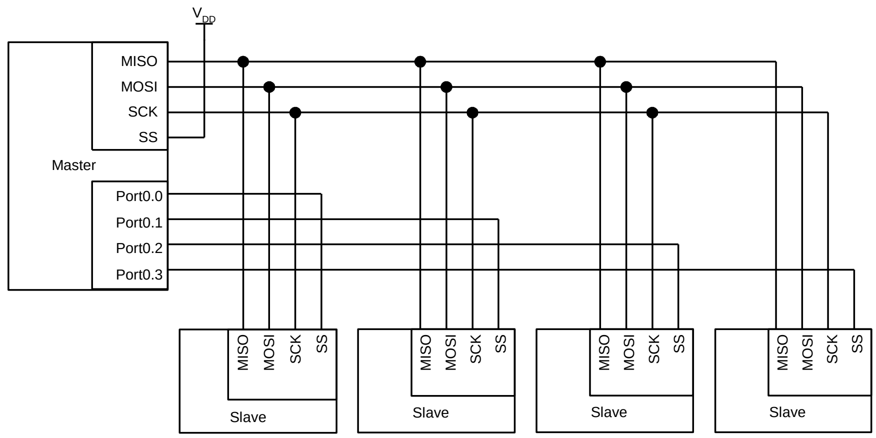
9.6 串行外部设备接口（SPI）

9.6.1 特性

- 全双工，三线同步传输
- 主从机操作
- 8个可编程主时钟频率
- 极性相位可编程的串行时钟
- 带MCU中断的主模式故障出错标志
- 写入冲突标志保护
- 可选择LSB或MSB传输

串行外部设备接口（简称SPI）是一种高速串行通信接口，允许MCU与外围设备（包括其它MCU）进行全双工，同步串行通讯。

下图所示即为典型的由一个主设备和若干从属外部设备组成的SPI总线网络，主设备通过3条线连接所有从设备，主设备控制连接从属设备$\overline{\text{SS}}$引脚的4个并行端口来选中其中一个从属设备进行通讯。



9.6.2 信号描述

主输出从输入（MOSI）

该路信号连接主设备和一个从设备。数据通过MOSI从主设备串行传送到从设备，主设备输出，从设备输入。

主输入从输出（MISO）

该路信号连接从设备和主设备。数据通过MISO从从设备串行传送到主设备，从设备输出，主设备输入。当SPI配置为从设备并未被选中（$\overline{\text{SS}}$引脚为高电平），从设备的MISO引脚处于高阻状态。

SPI串行时钟（SCK）

SCK信号用作控制MOSI和MISO线上输入输出数据的同步移动。每8时钟周期线上传送一个字节。如果从设备未被选中（$\overline{\text{SS}}$引脚为高电平），SCK信号被此从设备忽略。

从设备选择引脚（$\overline{\text{SS}}$）

每个从属外围设备由一个从选择引脚（$\overline{\text{SS}}$引脚）选择，当引脚信号为低电平时，表明该从设备被选中。主设备可以通过软件控制连接于从设备$\overline{\text{SS}}$引脚的端口电平选择每个从设备，很明显，只有一个主设备可以驱动通讯网络。为了防止MISO总线冲突，同一时间只允许一个从设备与主设备通讯。在主设备模式中，$\overline{\text{SS}}$引脚状态关联SPI状态寄存器SPSTA中MODF标志位以防止多个主设备驱动MOSI和SCK。

下列情况，$\overline{\text{SS}}$引脚可以作为普通端口或其它功能使用：

(1) 设备作为主设备，SPI控制寄存器SPCON寄存器的SSDIS位置1。这种配置仅仅存在于通讯网络中只有一个主设备的情况，因此，SPI状态寄存器SPSTA中MODF标志位不会被置1。

(2) 设备配置为从设备，SPI控制寄存器SPCON的CPHA位和SSDIS位置1。这种配置情况存在于只有一个主设备一个从设备的通讯网络中，因此，设备总是被选中的，主设备也不需要控制从设备的$\overline{\text{SS}}$引脚选择其作为通讯目标。

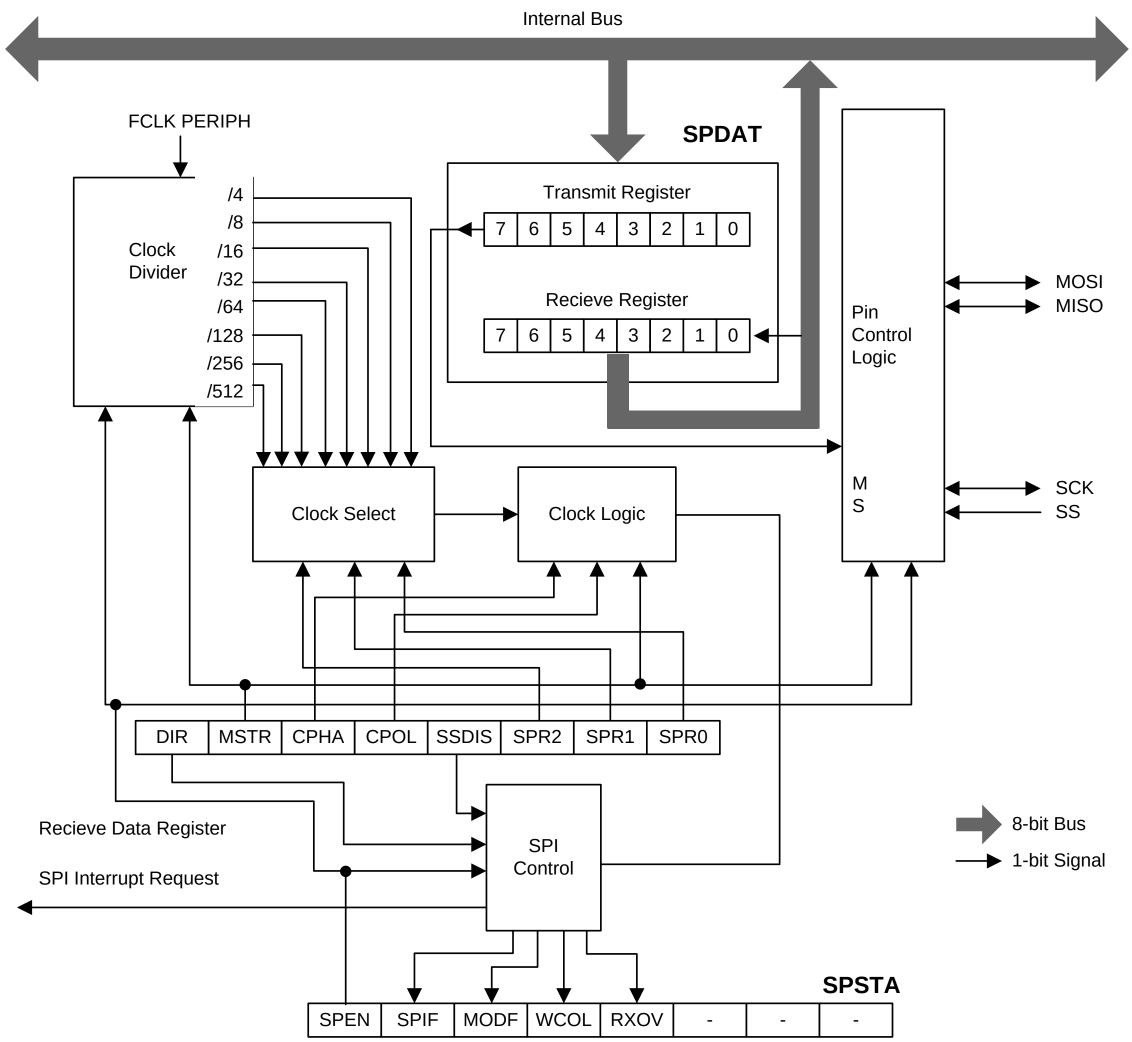
***注意：**当CPHA = '0'时，$\overline{\text{SS}}$引脚电平被拉低表示启动发送。*

9.6.3 波特率

在主模式下，SPI的波特率有八种可选择的频率，分别是内部时钟的4，8，16，32，64，128，256或512分频，可以通过设定SPCON寄存器的SPR[2:0]位进行选择。

9.6.4 功能描述

下图所示是SPI模块的详细结构。



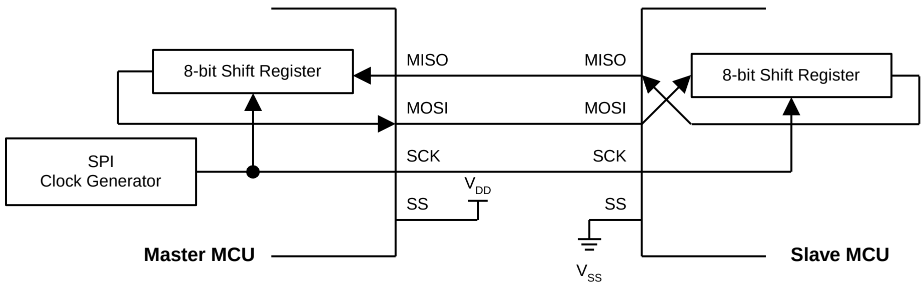
SPI模块框图

9.6.5 工作模式

SPI可配置为主模式或从属模式中的一种。SPI模块的配置和初始化通过设置SPCON寄存器（串行外围设备控制寄存器）和SPSTA（串行外围设备状态寄存器）来完成。配置完成后，通过设置SPCON，SPSTA，SPDAT（串行外围设备数据寄存器）来完成数据传送。

在SPI通讯期间，数据同步地被串行的移进移出。串行时钟线（SCK）使两条串行数据线（MOSI和MISO）上数据的移动和采样保持同步。从设备选择线（$\overline{SS}$）可以独立地选择SPI从属设备；如果从设备没有被选中，则不能参与SPI总线上的活动。

当SPI主设备通过MOSI线传送数据到从设备时，从设备通过MISO线发送数据到主设备作为响应，这就实现了在同一时钟下数据发送和接收的同步全双工传输。发送移位寄存器和接收移位寄存器使用相同的特殊功能器地址，对SPI数据寄存器SPDAT进行写操作将写入发送移位寄存器，对SPDAT寄存器进行读操作将获得接收移位寄存器的数据。



全双工主从互联图

主模式

(1) 模式启动

SPI主设备控制SPI总线上所有数据传送的启动。当SPCON寄存器中的MSTR位置1时，SPI在主模式下运行，只有一个主设备可以启动传送。

(2) 发送

在SPI主模式下，写一个字节数据到SPI数据寄存器SPDAT，数据将会写入发送移位缓冲器。如果发送移位寄存器已经存在一个数据，那么主SPI产生一个WCOL信号以表明写入太快。但是在发送移位寄存器中的数据不会受到影响，发送也不会中断。另外如果发送移位寄存器为空，那么主设备立即按照SCK上的SPI时钟频率串行地移出发送移位寄存器中的数据到MOSI线上。当传送完毕，SPSTA寄存器中的SPIF位被置1。如果SPI中断被允许，当SPI F位置1时，也会产生一个中断。

(3) 接收

当主设备通过MOSI线传送数据给从设备时，相对应的从设备同时也通过MISO线将其发送移位寄存器的内容传送给主设备的接收移位寄存器，实现全双工操作。因此，SPIF标志位置1即表示传送完成也表示接收数据完毕。从设备接收的数据按照MSB或LSB优先的传送方向存入主设备的接收移位寄存器。当一个字节的数据完全被移入接收寄存器时，处理器可以通过读SPDAT寄存器获得该数据。如果发生超限（SPIF标志未被清0，就试图开始下一次传送），RXOV位置1，表示发生数据超限，此时接收移位寄存器保持原有数据并且SPIF位置1，这样直到SPIF位被清0，SPI主设备将不会接收任何数据。

从模式

(1) 模式启动

当SPCON寄存器中的MSTR位清0，SPI在从模式下运行。在数据传送之前，从设备的$\overline{SS}$引脚必须被置低，而且必须保持低电平直到一个字节数据传送完毕。

(2) 发送与接收

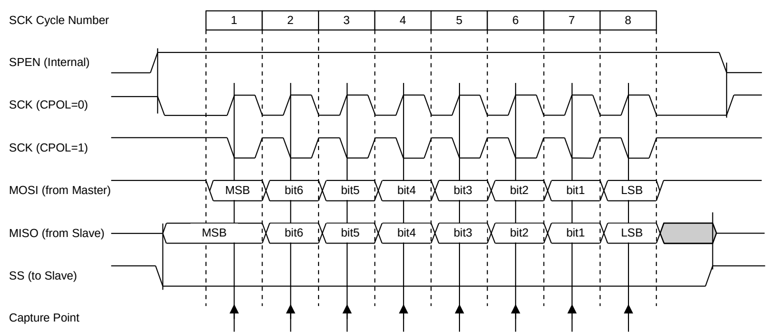
从属模式下，按照主设备控制的SCK信号，数据通过MOSI引脚移入，MISO引脚移出。一个位计数器记录 SCK的边沿数，当接收移位寄存器移入8位数据（一个字节）同时发送移位寄存器移出8位数据（一个字节），SPIF标志位被置1。数据可以通过读取SPDAT寄存器获得。如果SPI中断被允许，当SPIF置1时，也会产生一个中断。

为防止超限，SPI从设备在向接收移位寄存器移入数据之前也必须软件清零SPIF标志位，否则RXOV位置1，表示发生数据超限。此时接收移位寄存器保持原有数据并且SPIF位置1，这样SPI从设备将不会接收任何数据直到SPIF清0。

SPI从设备不能启动数据传送，所以SPI从设备必须在主设备开始一次新的数据传送之前将要传送的数据写入发送移位寄存器。如果在开始发送之前未写入数据，从设备将传送“0x00”字节给主设备。如果写SPDAT操作发生在传送过程中，那么SPI从设备的WCOL标志位置1，即如果传送移位寄存器已经含有数据，SPI从设备的WCOL位置1，表示写SPDAT冲突。但是移位寄存器的数据不受影响，传送也不会被中断。

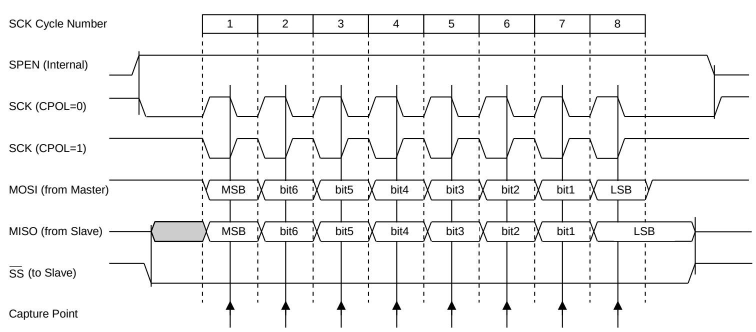
9.6.6 传送形式

通过软件设置SPCON寄存器的CPOL位和CPHA位，用户可以选择SPI时钟极性和相位的四种组合方式。CPOL位定义时钟的极性，即空闲时的电平状态，它对SPI传输格式影响不大。CPHA位定义时钟的相位，即定义允许数据采样移位的时钟边沿。在主从通讯的两个设备中，时钟极性相位的设置应一致。



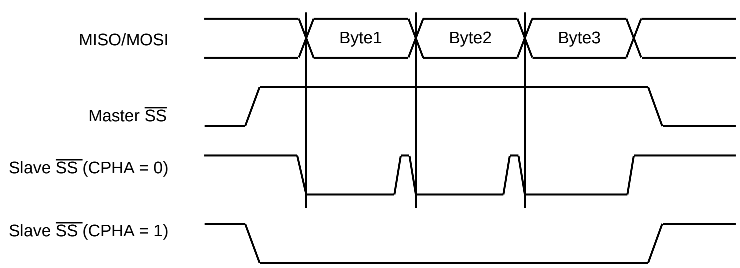
数据传送形式 (CPHA = 0)

如果CPHA = 0，SCK的第一个沿捕获数据，从设备必须在SCK的第一个沿之前将数据准备好，因此，$\overline{\text{SS}}$引脚的下降沿从设备开始发送数据。$\overline{\text{SS}}$引脚在每次传送完一个字节之后必须被拉高，在发送下一个字节之前重新设置为低电平，因此当CPHA = 0，SSDIS不起作用。



数据发送形式 (CPHA = 1)

如果CPHA = 1，主设备在SCK的第一个沿将数据输出到MOSI线上，从设备把SCK的第一个沿作为开始发送信号。用户必须在第一个SCK的两个沿内完成写SPDAT的操作。$\overline{\text{SS}}$引脚在每个字节数据的传送过程始终保持低电平。这种数据传输形式是一个主设备一个从设备之间通信的首选形式。



CPHA/$\overline{\text{SS}}$时序

注意：

(1) 当SPI用作从设备模式，且SPCON寄存器的CPOL位清0，P2.0/SCK端口必须设置为输入模式，并在SPEN位置1前打开上拉电阻。

(2) 当SPI用作主设备模式，且SPCON寄存器的SSDIS位为0（SS引脚有效），P2.5/SS端口必须设置为输入模式，并在SPEN位置1前打开上拉电阻。

9.6.7 出错检测

SPSTA寄存器中的标志位表示在SPI通讯中的出错情况：

(1) 模式故障（MODF）

SPI主模式下的模式故障出错表明$\overline{SS}$引脚上的电平状态与实际的设备模式不一致。SPSTA寄存器中MODF位置1后，表明系统控制存在多主设备冲突的问题。这种情况下，SPI系统受到如下影响：

- 产生 SPI 接收/错误 CPU 中断请求；
- SPSTA 寄存器的 SPEN 位清 0，SPI 被禁止；
- SPCON 寄存器的 MSTR 位清 0。

当SPCON寄存器的$\overline{SS}$引脚禁止位（SSDIS）清0，$\overline{SS}$引脚信号为低时，MODF标志位置1。然而，对于只有一个主设备的系统来说，主设备的$\overline{SS}$引脚被拉低，那决不是另外一个主设备试图驱动网络。这种情况下，为防止MODF置1，可使SPCON寄存器中的SSDIS位置1，$\overline{SS}$引脚作为普通I/O口或是其它功能引脚。

重新启动串行通信时，用户必须将MODF位软件清0，将SPCON寄存器中的MSTR位和SPSTA寄存器的SPEN位置1，重新启动主模式。

(2) 写冲突（WCOL）

在发送数据序列期间写入SPDAT寄存器会引起的写冲突，SPSTA寄存器中的WCOL位置1。WCOL位置1不会引起中断，发送也不会中止。WCOL位需由软件清0。

(3) 超限情况（RXOV）

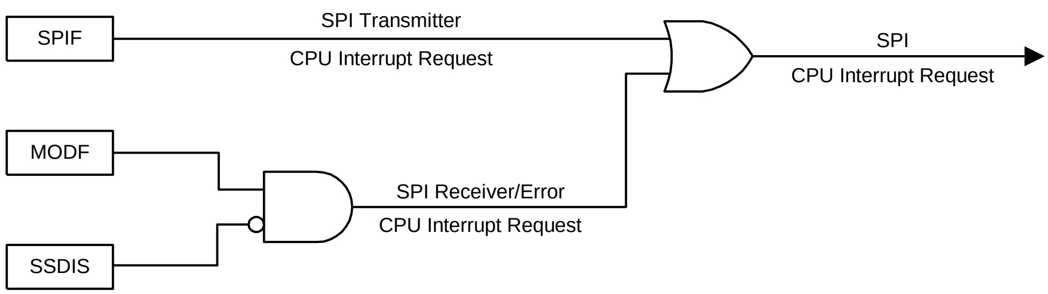
主设备或从设备尚未清除SPIF位，主或从设备又试图发送几个数据字节时，超限情况发生。在这种情况下，接收移位寄存器保持原有数据，SPIF置1，同样SPI设备直到SPIF被清除后才会再接收数据。在SPIF位被清除之前继续调用中断，发送也不会中止。RXOV位置1不会引起中断，RXOV位需由软件清0。

9.6.8 中断

两种SPI状态标志SPIF & MODF能产生一个CPU中断请求。

串行外围设备数据发送标志，SPIF：完成一个字节发送后由硬件置1。

模式故障标志，MODF：该位被置1表示$\overline{SS}$引脚上的电平与SPI模式不一致的。SSDIS位为0并且MODF置1将产生SPI接收器/出错CPU中断请求。当SSDIS置1时，无MODF中断请求产生。



SPI中断请求的产生

9.6.9 寄存器

Table 9.49 SPI控制寄存器

A2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPCON	DIR	MSTR	CPHA	CPOL	SSDIS	SPR2	SPR1	SPR0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**DIR**	**传送方向选择位** 0：MSB优先发送 1：LSB优先发送
6	**MSTR**	**SP设备选择位** 0：配置SPI作为从属设备 1：配置SPI作为主设备
5	**CPHA**	**时钟相位控制位** 0：SCK周期的第一沿采集数据 1：SCK周期的第二沿采集数据
4	**CPOL**	**时钟极性控制位** 0：在Idle状态下SCK处于低电平 1：在Idle状态下SCK处于高电平
3	**SSDIS**	**$\overline{SS}$引脚控制位** 0：在主和从属模式下，打开$\overline{SS}$引脚 1：在主和从属模式下，关闭$\overline{SS}$引脚 如果SSDIS置1，不产生MODF中断请求。 在从属模式下，如果CPHA = 0，该位不起作用。
2-0	**SPR[2:0]**	**串行外部设备时钟速率选择位** 000：$f_{SYS}/4$ 001：$f_{SYS}/8$ 010：$f_{SYS}/16$ 011：$f_{SYS}/32$ 100：$f_{SYS}/64$ 101：$f_{SYS}/128$ 110：$f_{SYS}/256$ 111：$f_{SYS}/512$

Table 9.50 SPI状态寄存器

F8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPSTA	SPEN	SPIF	MODF	WCOL	RXOV	-	-	-
读/写	读/写	读/写	读/写	读/写	读/写	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	-	-	-

位编号	位符号	说明
7	**SPEN**	**SPI控制位** 0：关闭SPI 1：打开SPI接口
6	**SPIF**	**串行外部设备数据传送标志位** 0：由软件清0 1：表明已完成数据传输，由硬件置1
5	**MODF**	**模式故障位** 0：由软件清0 1：表明$\overline{SS}$引脚电平与SPI模式不一致，由硬件置1
4	**WCOL**	**写入冲突标志位** 0：由软件清0，表明已处理写入冲突 1：由硬件置1，表明检测到一个冲突
3	**RXOV**	**接收超限位** 0：表明已处理接收超限，由软件清0 1：表明已检测到接收超限，由硬件置1

Table 9.51 SPI数据寄存器

A3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPDAT	SPDAT7	SPDAT6	SPDAT5	SPDAT4	SPDAT3	SPDAT2	SPDAT1	SPDAT0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**SPDAT[7:0]**	写入SPDAT的数据被放置到发送移位寄存器中。 读取SPDAT时将获得接收移位寄存器的数据。

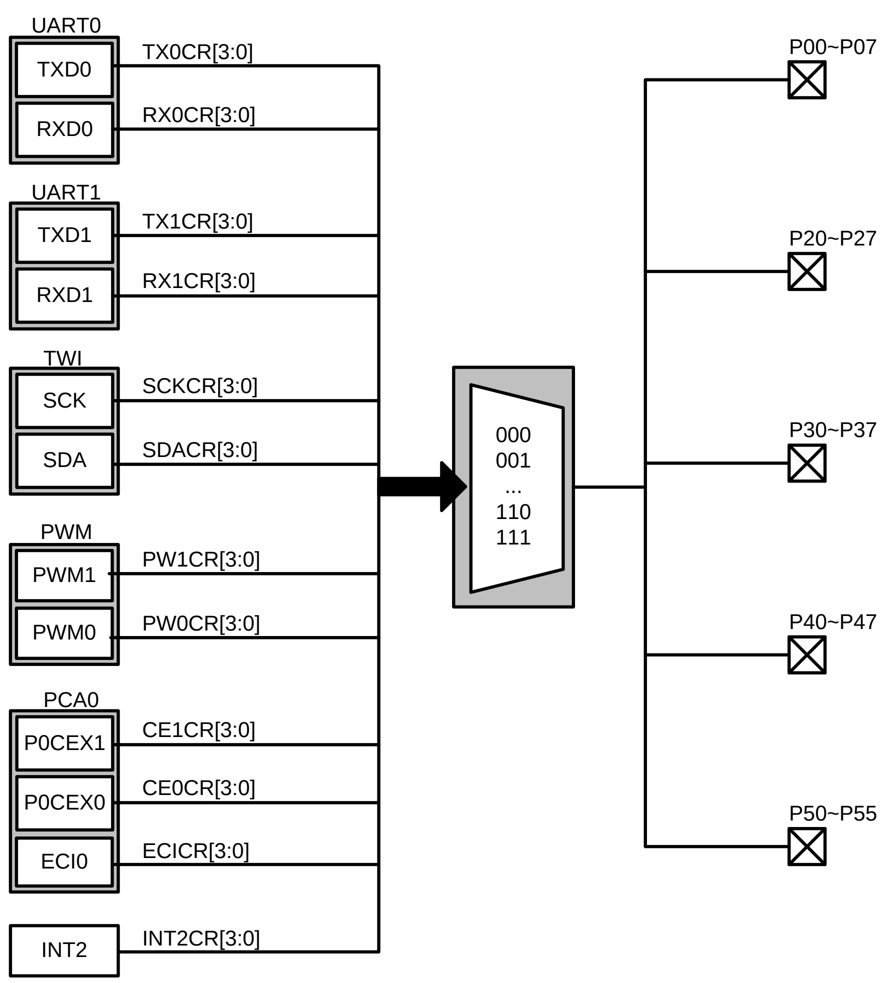
注意：*当关闭SPI功能后，读取SPI数据寄存器SPDAT的数据无效。*

9.7 数字逻辑可配置模块（LCM）

9.7.1 特性

- 12种数字逻辑功能口可以通过数字逻辑可配置模块重新映像到I/O，且每种功能可在8个IO口中选择其一。

逻辑可配置模块（Logic Configurable Module，LCM）用来实现对部分数字逻辑功能重映像到I/O，且保持数字逻辑与硬件端口一一对应的布局关系。如果在引脚功能定义过程中出现同一端口配置多个功能，多个功能会同时有效；例如：某一个IO被同时配置成TXD & PWM输出，则会同时输出2种功能模块的波形从而在这个IO上出现杂乱波形；某一个IO被同时设置成RXD和外部中断2输入，则这个IO的下降沿在产生外部中断2的同时会触发RXD输入功能。



The Sample Block Diagram of LCM

功能	UART0		UART1		TWI		PWM0	PWM1	PCA0			INT2
引脚	RXD0	TXD0	RXD1	TXD1	SCK	SDA	PWM0	PWM1	P0CEX0	P0CEX1	ECI0	INT2
P0.0	■	●			●	●				●		
P0.1	●	■			●	●				●		
P0.2	●	●						■				
P0.3	●	●						●				
P0.4								●				
P0.5								●		■		
P0.6										●		
P0.7												
P2.0												
P2.1												
P2.2					■	●						
P2.3					●	■						
P2.4												
P2.5												
P2.6	●	●	■	●				●				
P2.7	●	●	●	■				●				
P3.0							■					
P3.1							●					
P3.2							●					■
P3.3							●					●
P3.4							●		■			●
P3.5							●		●			●
P3.6							●		●		■	
P3.7							●		●		●	
P4.0			●	●							●	
P4.1			●	●					●		●	
P4.2			●	●	●	●			●		●	
P4.3			●	●	●	●					●	
P4.4					●	●			●		●	
P4.5					●	●			●			
P4.6												
P4.7												
P5.0			●	●				●		●		●
P5.1			●	●						●	●	●
P5.2	●	●								●		●
P5.3	●	●						●		●		●
P5.4												
P5.5												

注意：

表格中黑色圆点（●）为该引脚的可选配置功能，黑色方块（■）表示复位后默认的逻辑可配置模块（LCM）的功能引脚。黑色方块（■）表示可以通过逻辑可配置模块（LCM）配置到相应的黑色圆点（●）引脚。

LCM的优先级相对于IO引脚其它功能为最低（除IO功能外）。

9.7.2 寄存器

Table 9.52 TXD0和RXD0引脚配置寄存器

E2H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
UART0CR	-	TX0CR2	TX0CR1	TX0CR0	-	RX0CR2	RX0CR1	RX0CR0
读/写	-	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	1	-	0	0	0

位编号	位符号	说明
6-4	**TX0CR[2:0]**	**TXD0配置位** 000：TXD0映射到P0.0 001：TXD0映射到P0.1（默认） 010：TXD0映射到P0.2 011：TXD0映射到P0.3 100：TXD0映射到P2.6 101：TXD0映射到P2.7 110：TXD0映射到P5.2 111：TXD0映射到P5.3
2-0	**RX0CR[2:0]**	**RXD0配置位** 000：RXD0映射到P0.0（默认） 001：RXD0映射到P0.1 010：RXD0映射到P0.2 011：RXD0映射到P0.3 100：RXD0映射到P2.6 101：RXD0映射到P2.7 110：RXD0映射到P5.2 111：RXD0映射到P5.3

Table 9.53 TXD1和RXD1引脚配置寄存器

E3H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
UART1CR	-	TX1CR2	TX1CR1	TX1CR0	-	RX1CR2	RX1CR1	RX1CR0
读/写	-	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	1	-	0	0	0

位编号	位符号	说明
6-4	**TX1CR[2:0]**	**TXD1配置位** 000：TXD1映射到P2.6 001：TXD1映射到P2.7（默认） 010：TXD1映射到P4.0 011：TXD1映射到P4.1 100：TXD1映射到P4.2 101：TXD1映射到P4.3 110：TXD1映射到P5.0 111：TXD1映射到P5.1
2-0	**RX1CR[2:0]**	**RXD1配置位** 000：RXD1映射到P2.6（默认） 001：RXD1映射到P2.7 010：RXD1映射到P4.0 011：RXD1映射到P4.1 100：RXD1映射到P4.2 101：RXD1映射到P4.3 110：RXD1映射到P5.0 111：RXD1映射到P5.1

Table 9.54 SCK和SDA引脚配置寄存器

E5H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWICR	-	SCKCR2	SCKCR1	SCKCR0	-	SDACR2	SDACR1	SDACR0
读/写	-	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	1	0	-	0	1	1

位编号	位符号	说明
6-4	**SCKCR[2:0]**	**SCK配置位** 000：SCK映射到P0.0 001：SCK映射到P0.1 010：SCK映射到P2.2 （默认） 011：SCK映射到P2.3 100：SCK映射到P4.2 101：SCK映射到P4.3 110：SCK映射到P4.4 111：SCK映射到P4.5
2-0	**SDACR[2:0]**	**SDA配置位** 000：SDA映射到P0.0 001：SDA映射到P0.1 010：SDA映射到P2.2 011：SDA映射到P2.3（默认） 100：SDA映射到P4.2 101：SDA映射到P4.3 110：SDA映射到P4.4 111：SDA映射到P4.5

Table 9.55 PWM1和PWM0引脚配置寄存器

E6H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMCR	-	PW1CR2	PW1CR1	PW1CR0	-	PW0CR2	PW0CR1	PW0CR0
读/写	-	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	-	0	0	0

位编号	位符号	说明
6-4	**PWM1CR[2:0]**	**PWM1配置位** 000：PWM1映射到P0.2（默认） 001：PWM1映射到P0.3 010：PWM1映射到P0.4 011：PWM1映射到P0.5 100：PWM1映射到P2.6 101：PWM1映射到P2.7 110：PWM1映射到P5.0 111：PWM1映射到P5.3
2-0	**PWM0CR[2:0]**	**PWM0配置位** 000：PWM0映射到P3.0（默认） 001：PWM0映射到P3.1 010：PWM0映射到P3.2 011：PWM0映射到P3.3 100：PWM0映射到P3.4 101：PWM0映射到P3.5 110：PWM0映射到P3.6 111：PWM0映射到P3.7

Table 9.56 P0CEX1和P0CEX0引脚配置寄存器

E7H，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CEXCR	-	CE1CR2	CE1CR1	CE1CR0	-	CE0CR2	CE0CR1	CE0CR0
读/写	-	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	1	0	-	0	0	0

位编号	位符号	说明
6-4	**CE1CR[2:0]**	**P0CEX1配置位** 000：P0CEX1映射到P0.0 001：P0CEX1映射到P0.1 010：P0CEX1映射到P0.5（默认） 011：P0CEX1映射到P0.6 100：P0CEX1映射到P5.0 101：P0CEX1映射到P5.1 110：P0CEX1映射到P5.2 111：P0CEX1映射到P5.3
2-0	**CE0CR[2:0]**	**P0CEX0配置位** 000：P0CEX0映射到P3.4（默认） 001：P0CEX0映射到P3.5 010：P0CEX0映射到P3.6 011：P0CEX0映射到P3.7 100：P0CEX0映射到P4.1 101：P0CEX0映射到P4.2 110：P0CEX0映射到P4.4 111：P0CEX0映射到P4.5

Table 9.57 ECI0引脚配置和INT2引脚配置寄存器

EAH，Bank1	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ECICR	-	INT2CR2	INT2CR1	INT2CR0	-	ECICR2	ECICR1	ECICR0
读/写	-	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	-	0	0	0

位编号	位符号	说明
6-4	**INT2CR[2:0]**	**INT2配置位** 000：INT2映射到P3.2（默认） 001：INT2映射到P3.3 010：INT2映射到P3.4 011：INT2映射到P3.5 100：INT2映射到P5.0 101：INT2映射到P5.1 110：INT2映射到P5.2 111：INT2映射到P5.3
2-0	**ECICR[2:0]**	**ECI0配置位** 000：ECI0映射到P3.6（默认） 001：ECI0映射到P3.7 010：ECI0映射到P4.0 011：ECI0映射到P4.1 100：ECI0映射到P4.2 101：ECI0映射到P4.3 110：ECI0映射到P4.4 111：ECI0映射到P5.1

9.8 模/数转换器（ADC）

9.8.1 特性

- 12位分辨率
- 参考电压V_{DD}
- 最多9路模拟输入
- 启动一次ADC可以自动完成多通道转换（序列），而且每个信道都可以配置为多路模拟输入中的任意一路
- 序列可配置为单信道或多信道，一个序列最多可包含8个通道，转换结果保存在8个通道结果寄存器中
- 序列转换时相邻通道转换之间的时间间隔可由软件设定
- 可由外部中断2（上升沿/下降沿/双沿）、PCA0、PWM1或Timer4的溢出信号自动触发AD转换
- 其中7路（AN0-AN2/AN4-7）ADC转换速率为100KSPS
- 其中2路（AN3/AN8）ADC转换速率最高可达1MSPS

SH79F6481A包含一个单端型、12位逐次逼近型模数转换器（ADC，*A*nalog-to-*D*igit *C*onverter），模块结构如图**9.8-1**所示。ADC基准电压使用V_{DD}。

该模块中有9路模拟输入（CH0 - CH8，V_{BG}），通过配置信道寄存器，都可以编入序列中自动进行转换。结果储存在对应的结果寄存器ADDxH，ADDxL（x = 0 - 7）中，每转换一次序列，结果寄存器的值更新一次。结果寄存器和模拟输入之间的映射关系可以随意设置来组成一个转换序列，而且可以将某一模拟输入通道在序列中重复设置，从而在结果寄存器中获得此模拟输入通道连续多次转换的结果。

对于其中两个信道（AN3/AN8），转换速率最高可达1MSPS，可由寄存器设置ADC时钟速率以及采样时间。序列中相邻通道之间的时间间隔亦可通过寄存器设置（TGAP[2:0]）。

9.8.2 ADC模块图

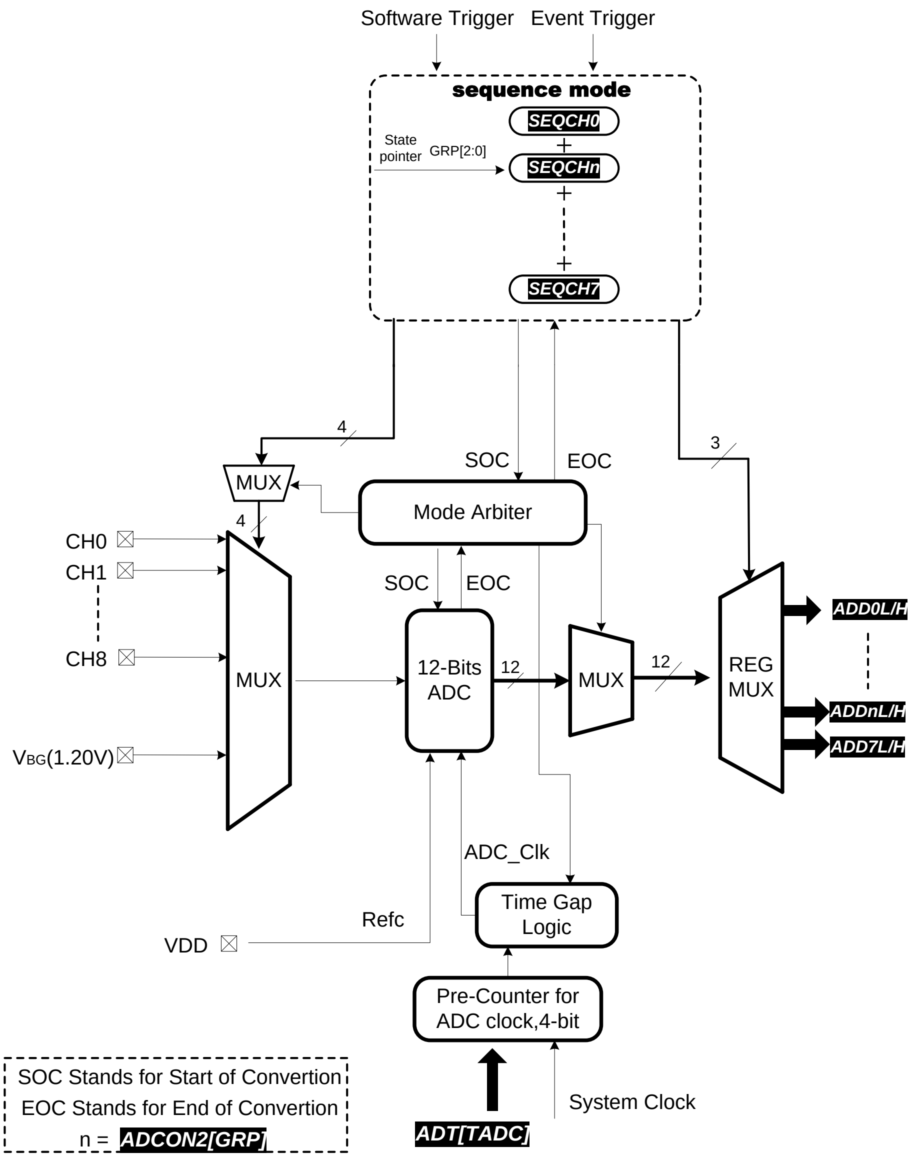


图9.8-1 ADC模块图

9.8.3 ADC寄存器

ADC模块所使用寄存器如下：

功能	名称	寄存器描述
ADC时钟设置	ADT	设置ADC时钟与采样时间
ADC控制	ADCON1	AD模块使能、启动、及ADC转换完成中断标志、事件触发设置
	ADCON2	序列信道总数设置、相邻通道之间时间间隔设置
映像控制	SEQCON	通道及转换结果映像控制、转换结果对齐方式设置
AD信道配置1	ADCH1	设置AD信道引脚为AD信道功能或I/O功能
AD信道配置2	ADCH2	设置AD信道引脚为AD信道功能或I/O功能
通道和转换顺序设置	SEQCHx	指定序列中的通道以及转换顺序，x = 0 - 7
ADC结果寄存器	ADDxL	SEQCHx中指定通道转换值的低位，x = 0 - 7
	ADDxH	SEQCHx中指定通道转换值的高位，x = 0 - 7

Table 9.58 ADC时钟控制寄存器

94H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADT	TADC3	TADC2	TADC1	TADC0	TS3	TS2	TS1	TS0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-4	**TADC [3:0]**	**ADC时钟周期选择** 0000：ADC时钟周期t_{AD} = 1 t_{SYS} 0001：ADC时钟周期t_{AD} = 2 t_{SYS} 0010：ADC时钟周期t_{AD} = 3 t_{SYS} 0011：ADC时钟周期t_{AD} = 4 t_{SYS} 0100：ADC时钟周期t_{AD} = 5 t_{SYS} 0101：ADC时钟周期t_{AD} = 6 t_{SYS} 0110：ADC时钟周期t_{AD} = 8 t_{SYS} 0111：ADC时钟周期t_{AD} = 12 t_{SYS} 1000：ADC时钟周期t_{AD} = 16 t_{SYS} 1001：ADC时钟周期t_{AD} = 24 t_{SYS} 1010：ADC时钟周期t_{AD} = 32 t_{SYS} 1011：ADC时钟周期t_{AD} = 48 t_{SYS} 1100：ADC时钟周期t_{AD} = 64 t_{SYS} 1101：ADC时钟周期t_{AD} = 96 t_{SYS} 1110：ADC时钟周期t_{AD} = 128 t_{SYS} 1111：ADC时钟周期t_{AD} = 192 t_{SYS}
3-0	**TS [3:0]**	**采样时间选择** 2 t_{AD} ≤ 采样时间 = (TS [3:0]+1) X t_{AD} ≤ 15 t_{AD}

注意：

(1) 即使TS[3:0] = 0000，最小采样时间为2t_{AD}；即使TS[3:0] = 1111，最大采样时间为15t_{AD}；

(2) 在设置TS[3:0]前，请估算连接到ADC输入引脚的串联电阻；

(3) 一个通道的总共转换时间 = 14t_{AD} + 采样时间；

(4) TADC设置需保证ADC时钟周期t_{AD} ≥ 40ns。

举例说明：

系统时钟	TADC[2:0]	t_{AD}	TS[3:0]	采样时间	单通道转换时间
12MHz	0000	0.083*1=0.083us	0000	2*0.083=0.166us	14*0.083+0.166=1.328us
	0000	0.083*1=0.083us	0111	8*0.083=0.664us	14*0.083+0.664=1.826us
	0000	0.083*1=0.083us	1111	15*0.083=1.245us	14*0.083+1.245=2.407us
	1111	0.083*192=15.936us	0000	2*15.936=31.872us	14*15.936+31.872=254.976us
	1111	0.083*192=15.936us	0111	8*15.936=127.488us	14*15.936+127.488=350.592us
	1111	0.083*192=15.936us	1111	15*15.936=239.04us	14*15.936+239.04=462.144us
24MHz	0000	0.042*1=0.042us	1001	0.042*10=0.42us	14*0.042+0.42=1us
	1001	0.042*24=1us	0000	2*1=2us	14*1+2=16us
	1001	0.042*24=1us	0111	8*1=8us	14*1+8=22us
	1001	0.042*24=1us	1111	15*1=15us	14*1+15=29us
	1111	0.042*192=8.064us	0000	2*8.064=16.128us	14*8.064+16.128=129.024us
	1111	0.042*192=8.064us	0111	8*8.064=64.512us	14*8.064+64.512=177.408us
	1111	0.042*192=8.064us	1111	15*8.064=120.96us	14*8.064+120.96=233.856us

Table 9.59 ADC控制寄存器1

93H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON1	ADON	ADCIF	-	XTRGEN	PCA TRGEN	PWM TRGEN	TIM TRGEN	GO/$\overline{\text{DONE}}$
读/写	读/写	读/写	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	0	0	0	0	0

位编号	位符号	说明
7	**ADON**	**ADC允许位** 0：禁止ADC模块 1：允许ADC模块
6	**ADCIF**	**ADC中断标志位** 0：无ADC中断，由软件清0 1：由硬件置1表示已完成AD转换
4	**XTRGEN**	**外部中断2信号启动序列转换控制位** 0：不允许此功能 1：允许外部中断2（上升沿/下降沿/双沿）的触发信号启动一次AD转换序列
3	**PCATRGEN**	**PCA0模块中断标志位信号启动序列转换控制位** 0：不允许此功能 1：允许PCA0中断标志位信号启动一次AD转换序列
2	**PWMTRGEN**	**PWM1模块溢出信号启动序列转换控制位** 0：不允许此功能 1：允许PWM1模块的触发信号启动一次AD转换序列
1	**TIMTRGEN**	**TIMER4溢出信号启动序列转换控制位** 0：不允许此功能 1：允许Timer4溢出信号启动一次AD转换序列
0	**GO/$\overline{\text{DONE}}$**	**ADC启动控制/状态标志位** 0：当完成AD转换时，由硬件自动清0。在转换期间清0这个位会中止AD转换 1：开始AD转换，可以由软件清0立即终止转换

Table 9.60 ADC控制寄存器2

92H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON2	VBG	GRP2	GRP1	GRP0	-	TGAP2	TGAP1	TGAP0
读/写	读/写	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	-	0	0	0

位编号	位符号	说明
7	**VBG**	**基准源选择位** 0：1.20V基准源关闭 1：1.20V基准源打开
6-4	**GRP[2:0]**	**ADC序列的通道数量设置位** 000：待转换序列的通道总数为1，所选的通道寄存器为SEQCH0 001：待转换序列的通道总数为2，所选的通道寄存器为SEQCH0 - SEQCH1 010：待转换序列的通道总数为3，所选的通道寄存器为SEQCH0 - SEQCH2 011：待转换序列的通道总数为4，所选的通道寄存器为SEQCH0 - SEQCH3 100：待转换序列的通道总数为5，所选的通道寄存器为SEQCH0 - SEQCH4 101：待转换序列的通道总数为6，所选的通道寄存器为SEQCH0 - SEQCH5 110：待转换序列的通道总数为7，所选的通道寄存器为SEQCH0 - SEQCH6 111：待转换序列的通道总数为8，所选的通道寄存器为SEQCH0 - SEQCH7
2-0	**TGAP[2:0]**	**序列中相邻通道之间时间间隔设置位/单通道转换增加采样时间设置** TGAP[2:0]位段定义了在一次序列转换中，一个通道转换完毕到下一个通道开始采样之间的时间间隔；在单通道转换中TGAP[2:0]位段定义了在TS [3:0]设定的采样时间基础上增加的采样时间 000：无等待时间 001：2ADC时钟周期 010：4ADC时钟周期 011：8ADC时钟周期 100：16ADC时钟周期 101：32ADC时钟周期 110：64ADC时钟周期 111：128ADC时钟周期

Table 9.61 映射控制寄存器

91H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SEQCON	ALR	-	-	-	-	REG2	REG1	REG0
读/写	读/写	-	-	-	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	-	-	-	-	0	0	0

位编号	位符号	说明
7	**ALR**	**ADC结果左右对齐选择位** 0：结果寄存器ADDxL/H（x = 0 - 7）中存储的12-bit结果按照左对齐存放，高8位存放在ADDxH中，低4位存放在ADDxL中的高4位 1：结果寄存器ADDxL/H（x = 0 - 7）中存储的12-bit结果按照右对齐存放，高4位存放在ADDxH的低4位中，低8位存放在ADDxL中 ***注意：**此标志位只能在**GO/$\overline{\text{DONE}}$**为0时修改，**GO/$\overline{\text{DONE}}$**为1（也即ADC在转换中）时，此标志位无法修改*
2-0	**REG[2:0]**	**ADC转换系列待转换的信道设置/结果缓冲寄存器设置** 000：直接寻址区中9FH地址映像为SEQCH0/直接寻址区中96H和97H地址映像为ADD0L和ADD0H 001：直接寻址区中9FH地址映像为SEQCH1/直接寻址区中96H和97H地址映像为ADD1L和ADD1H 010：直接寻址区中9FH地址映像为SEQCH2/直接寻址区中96H和97H地址映像为ADD2L和ADD2H 011：直接寻址区中9FH地址映像为SEQCH3/直接寻址区中96H和97H地址映像为ADD3L和ADD3H 100：直接寻址区中9FH地址映像为SEQCH4/直接寻址区中96H和97H地址映像为ADD4L和ADD4H 101：直接寻址区中9FH地址映像为SEQCH5/直接寻址区中96H和97H地址映像为ADD5L和ADD5H 110：直接寻址区中9FH地址映像为SEQCH6/直接寻址区中96H和97H地址映像为ADD6L和ADD6H 111：直接寻址区中9FH地址映像为SEQCH7/直接寻址区中96H和97H地址映像为ADD7L和ADD7H

***注意：**SEQCH0 - SEQCH7都映像在同一个地址9FH上；ADD0L - ADD7L都映像在同一个地址96H上；ADD0H - ADD7H也都映像在同一个地址97H上。*

Table 9.62 ADC信道配置寄存器1

95H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCH1	CH7	CH6	CH5	CH4	CH3	CH2	CH1	CH0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**CH[7:0]**	**信道配置** 1：P4.0 - P4.3，P3.4 - P3.7配置为模拟输入口 0：P4.0 - P4.3，P3.4 - P3.7作为I/O口

Table 9.63 ADC信道配置寄存器2

A5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCH2	-	-	-	-	-	-	-	CH8
读/写	-	-	-	-	-	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
7-0	CH8	信道配置 1：P4.4配置为模拟输入口 0：P4.4作为I/O口

Table 9.64 通道寄存器x（x = 0 - 7）

9FH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SEQCHX	-	-	-	-	SEQx3	SEQx2	SEQx1	SEQx0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	SEQx[3:0]	通道选择位 0000：通道0（CH0） 0001：通道1（CH1） 0010：通道2（CH2） 0011：通道3（CH3） 0100：通道4（CH4） 0101：通道5（CH5） 0110：通道6（CH6） 0111：通道7（CH7） 1000：通道8（CH8） 1110：V_{BG}（1.20V） （其它值则无效） ***注意：**若转换通道选中V_{BG}，需提前100us将1.20V基准源打开。*

***注意：**SEQCH0 - SEQCH7都映像在同一个地址9FH上。改变SEQCON寄存器中的位段REG[2:0]的值，可以由软件读写SEQCH0 - SEQCH7。如令REG[2:0] = 3，则读写直接寻址区中9FH地址即读写寄存器SEQCH3。*

Table 9.65 DC结果寄存器x（x = 0 - 7）

左对齐模式：

96H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDxL	A3	A2	A1	A0	-	-	-	-
读/写	只读	只读	只读	只读	-	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	-	-	-	-
97H	**第7位**	**第6位**	**第5位**	**第4位**	**第3位**	**第2位**	**第1位**	**第0位**
ADDxH	A11	A10	A9	A8	A7	A6	A5	A4
读/写	只读	只读	只读	只读	只读	只读	只读	只读
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

右对齐模式：

96H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDxL	A7	A6	A5	A4	A3	A2	A1	A0
读/写	只读	只读	只读	只读	只读	只读	只读	只读
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
97H	**第7位**	**第6位**	**第5位**	**第4位**	**第3位**	**第2位**	**第1位**	**第0位**
ADDxH	-	-	-	-	A11	A10	A9	A8
读/写	-	-	-	-	只读	只读	只读	只读
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
7-0，7-4/ 3-0，7-0	**A11-A0**	**左对齐方式（ALR = 0）** 一个通道转换完毕后，数据立即更新并存放在ADDxL/H（x = 0 - 7）中高8位存放在ADDxH中，低4位存放在ADDxL的高4位，序列转换一次所有结果寄存器也都更新了一次 **右对齐方式（ALR = 1）** 一个通道转换完毕后，数据立即更新并存放在ADDxL/H（x = 0 - 7）中高4位存放在ADDxH的低4位，低8位存放在ADDxL中，序列转换一次所有结果寄存器也都更新了一次

注意：

ADD0L - ADD7L都映像在同一个地址96H上；ADD0H - ADD7H也都映像在同一个地址97H上，并且都为只读寄存器。改变SEQCON寄存器中的位段REG[2:0]的值，可以由软件读ADD0L/H - ADD7L/H。如REG[2:0] = 5，则读直接寻址区中96H地址即对读寄存器ADD5L，读直接寻址区中97H地址即读寄存器ADD5H。

在读取ADC结果寄存器时，需要先读取结果寄存器高位（ADDxH），此时ADDxL同时被锁存住，然后再读取ADDxL。

软件启动 ADC 转换步骤：

(1) 使能 ADC 模块
(2) 设置转换序列，包括信道数设置以及信道中模拟输入的选择
(3) 清 0ADCIF
(4) GO/$\overline{\text{DONE}}$置 1 开始 ADC 转换
(5) 等待 GO/$\overline{\text{DONE}}$为 0 或者 ADCIF 为 1，如果 ADC 中断使能，则 ADC 中断将会产生，用户需要软件清 0 ADCIF
(6) 通过设置映射寄存器，依次读取出转换序列中各通道结果寄存器 ADDxH/ADDxL 的转换数据
(7) 重复步骤 3 - 6 开始另一次转换

硬件启动 ADC 转换步骤：

(1) 使能 ADC 模块
(2) 设置转换序列，包括信道数设置以及信道中模拟输入的选择
(3) 设置触发源
(4) 清 0ADCIF
(5) 若 ADCIF 为 1，如果 ADC 中断使能，则 ADC 中断将会产生，用户需要软件清 0 ADCIF
(6) 通过设置映射寄存器，依次读取出转换序列中各通道结果寄存器 ADDxH/ADDxL 的转换数据

9.8.4 序列转换工作模式

ADC转换序列由单个信道或多个信道组成，对序列进行转换即对序列中的通道进行逐个转换。在硬件上，使得多个信号在同一时间点上转换得以实现（2通道间最短采样间隔1us，可近似看作同时）。

转换的结果储存在对应的结果寄存器ADDxL/H（x = 0 - 7）中，结果寄存器为只读寄存器。

序列转换中通道的选择设置

一个序列可包含单个或多个通道，将待转换的通道号分别存放在通道寄存器SEQCHx中（x = 0 - 7），寄存器SEQCHx有8组，所以序列转换时，一次最多可转换8路通道。而每次转换的通道数量由寄存器ADC0N2中的GRP[2:0]的值决定。例：GRP[2:0] = 0，即单通道转换，将SEQCH0中存放的通道进行转换；GRP[2:0] = 3，则序列中有4路通道，将SEQCH0到SEQCH3中存放的通道依次转换。

通道寄存器SEQCHx（x = 0 - 7）中存放的即是待转换的通道号。例：有3路通道需要转换，按优先级排序为CH5，CH2，CH8，则设置为GRP[2:0] = 2，SEQCH0 = 5，SEQCH1 = 2，SEQCH2 = 8，将依次转换。（***注意：****需要转换的信道必须配置为AD信道功能。SEQCHx中也可设置相同的通道号，比如将SEQCHx中的值全设置为CH3，结果寄存器中储存的将是不同时间段的CH3的转换值。*）

寄存器SEQCHx（x = 0 - 7）共享一个地址9FH，访问时需要由SEQCON寄存器中的REG[2:0]位区分，读写直接寻址寄存器9FH即访问通道转换寄存器SEQCHx，而REG[2:0]的值确定x的值。这里REG[2:0] = 0即访问SEQCH0寄存器，依次类推，可设置SEQCH0 - SEQCH7中的通道号，如图**9.8-2**。

REG[2:0]	9FH	96H	97H
0	SEQCH0	ADD0L	ADD0H
1	SEQCH1	ADD1L	ADD1H
2	SEQCH2	ADD2L	ADD2H
3	SEQCH3	ADD3L	ADD3H
4	SEQCH4	ADD4L	ADD4H
5	SEQCH5	ADD5L	ADD5H
6	SEQCH6	ADD6L	ADD6H
7	SEQCH7	ADD7L	ADD7H

图9.8-2 ADC通道寄存器与结果寄存器地址映像图

序列转换模式ADC结果寄存器

序列转换的结果依次储存在结果寄存器ADDxL/H（x = 0 - 7）中，结果寄存器为只读寄存器。由寄存器SEQCON中的ALR位决定转换结果的存储方式，ALR = 0（默认）时结果按左对齐存储在ADDxL/H中，ALR = 1时结果按右对齐存储在ADDxL/H中，如图**9.8-3**。一个序列转换完毕，结果寄存器ADDxL/H中的值也更新了一次。读直接寻址区的96H，97H即访问结果寄存器ADDxL/H，而REG[2:0]的值确定x的值。比如REG[2:0] = 0，访问直接寻址区96H，97H即访问ADD0L/H，如图**9.8-2**。以上节中的3路通道转换为例，按优先级排序为CH5，CH2，CH8，结果依次储存在ADDxL/H（x = 0 - 2），如图**9.8-4**。（***注意：****如果想转换上述的3个通道，而GRP[2:0] = 1，则最后一个SEQCH2中的通道8则不转换，读取ADD2L/H的值是无效值；相反如果设置了GRP[2:0] = 3，则多转换了一路信道，第4路信道是SEQCH3中的值对应的通道。*）

ALR=0

	MSB							LSB
ADDxH(97H)	A11	A10	A9	A8	A7	A6	A5	A4
ADDxL(96H)	A3	A2	A1	A0				

ALR=1

	MSB							LSB
ADDxH(97H)					A11	A10	A9	A8
ADDxL(96H)	A7	A6	A5	A4	A3	A2	A1	A0

图9.8-3 ADC转换结果存储方式示意图

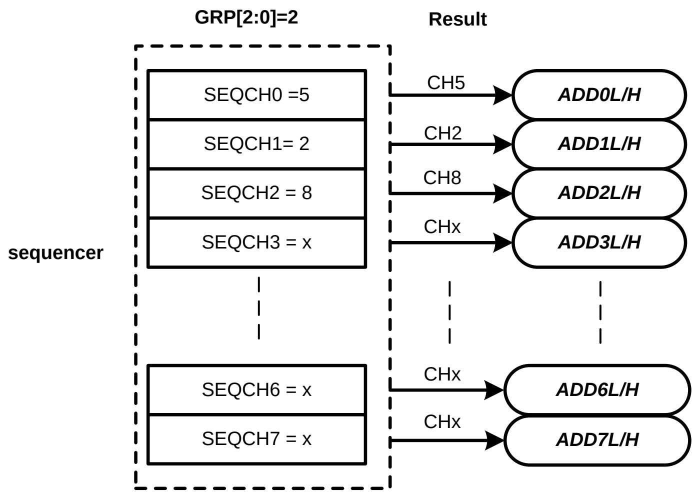


图9.8-4

序列转换时通道之间时间间隔（Gap Time）的设置

序列转换时，从上一个通道转换完毕时刻到下一个通道开始采样时刻之间的时间可以通过寄存器ADCON2中的TGAP位段来设置。当TGAP[2:0] = 0时，一个通道转换完毕后立即开始下一个通道的采样，之间没有等待时间。

序列转换模式的启动和停止

序列转换模式的启动可以分为软件启动和硬件启动。

软件启动，通过将ADCON1中的ADON位置1，这样可以使能ADC模块的时钟ADC_CLK，同时令ADON位置1可以令ADC模块中的模拟电路上电。当ADCON1寄存器中的GO/$\overline{\text{DONE}}$位置1，则启动序列转换。当一次序列转换完成，由硬件将GO/$\overline{\text{DONE}}$清0。当读取GO/$\overline{\text{DONE}}$为1时，则标志转换进行未完成。如果在转换过程中清0 GO/$\overline{\text{DONE}}$位，则终止转换。

硬件启动有4种方式，TIMER4中断触发启动一次序列转换、PWM1模块中断触发信号启动一次序列转换、外部中断2发生触发启动一次序列转换和PCA中断触发启动一次序列转换。具体通过设置ADCON1寄存器中的PWMTRGEN位、TIMETRGEN位XTRGEN位和PCATRGEN位使能ADC硬件启动。

硬件触发信号优先于软件触发信号。当软件已经处于序列转换中时，硬件触发会终止先前的序列转换而重新启动一次序列转换，转换值将会覆盖先前的结果。而当硬件触发信号处于序列转换中时，软件触发信号无效；后发生的硬件触发信号优先级高于之前发生的硬件触发信号，例如：

PWM1模块的触发序列转换过程中，又进来一次TIMER4的触发信号，则序列将会终止先前的转换重新启动一次，转换值将覆盖先前的结果；反之TIMER4触发序列的转换过程中，又进来一次PWM1的触发信号，则也会终止先前的转换，重新启动一次序列，转换值覆盖先前的结果。

注意：*在序列转换过程中，即GO/$\overline{\text{DONE}}$为1时，对除了ADCON1、SEQCON以外的所有ADC寄存器的写入都将视为无效操作。*

序列转换完成中断

序列转换完毕后，ADCON1中的ADCIF位将由硬件置起，此时若IEN0寄存器中的EADC和EA位为1，则将触发序列转换完成中断，ADCIF位只能由软件清除。

9.8.5 ADC转换时间设置

通过寄存器ADT可以设置ADC的时钟以及采样时间。通过设置ADT中的TADC[3:0]位段可以设置ADC的时钟。

寄存器ADT中的TS[3:0]位段可以设置每个通道的采样时间t_{SAMP}，t_{SAMP} = (TS[3:0]+1) X t_{AD} +TGAP[2:0]，具体见ADC寄存器章节。需要注意的是，无论TS[3:0]取何值，采样时间的最小值不会小于2 X t_{AD} +TGAP[2:0]，最大值不会大于15 X t_{AD} +TGAP[2:0]。即若TS[3:0] = 0，采样时间亦为2 X t_{AD} +TGAP[2:0]；若TS[3:0] = 15，采样时间亦为15 X t_{AD} +TGAP[2:0]。

AD转换每个通道的AD转换时间固定为14 X t_{AD}。因此每个通道的总共转换时间 = t_{SAMP} + 14 X t_{AD}。对于一个序列，若寄存器ADCON1中的位段TGAP[2:0]不为零，则序列中相邻的两个通道转换之间将加入一段时间T_G，这样若一个序列总共转换的通道数为n，则完成整个序列的转换所需时间为：n X (t_{SAMP} + 14 X t_{AD}) + (n - 1) X T_G。如图**9.8-4**中序列的转换时间为3 X (t_{SAMP} + 14 X t_{AD}) + 2 X T_G。

9.8.6 ADC信道与IO口功能设置

AD信道是与IO功能复用的，芯片复位后，AD信道是作为IO功能使用的。使用ADC模块之前应该通过寄存器ADCH1、ADCH2将需要使用的信道设置为AD信道功能。具体设置参见“ADC信道配置寄存器”。

V_{BG}是连接到内部1.20V基准源，将通道寄存器设置为SEQCHX[0:3] = 1110，采样值可以反推ADC参考电压的值。

9.8.7 注意事项

ADC转换，最好将ADON打开10us后再将GO/$\overline{\text{DONE}}$位置1，进行转换。因为ADC模块打开后有个稳定时间。转换模拟通路时要先将端口设置为AD信道功能才能顺利转换。

转换单个通道时，只要将GRP[2:0] = 0，并设置SEQCHX为需要转换的通道号，即可进行转换。

9.9 低电压检测（LPD）

9.9.1 特性

- 低电压检测并产生中断
- 可选的 LPD 检测电压
- LPD 检测含双向去抖功能

低电压检测（LPD）功能用来监测电源电压，如果电压低于指定值时产生内部标志。LPD功能用来通知CPU电源是否被切断或电池是否用尽，因此在电压低于最小工作电压之前，软件可以采取一些保护措施。

在进入Idle以及PD之前，必须软件关闭LPD模块。

9.9.2 寄存器

Table 9.66 低电压检测控制寄存器

B3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LPDCON	LPDEN	LPDF	LPDV	LPDIF	LPDMD	-	-	-
读/写	读/写	读	读/写	读/写	读/写	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	-	-	-

位编号	位符号	说明
7	**LPDEN**	**LPD允许位** 0：禁止低电压检测 1：允许低电压检测
6	**LPDF**	**LPD标志位** 0：无LPD发生，由硬件清0 1：LPD发生，由硬件置1，即当前电压高于/低于在LPDS[2:0]中设置的LPD电压或V_{IN}口电压
5	**LPDV**	**LPD检测电压源** 0：检测电源电压 1：检测 VLPD 引脚（V_{IN}口）电压
4	**LPDIF**	**LPD中断请求标志** 0：无中断挂起读/写 1：中断挂起
3	**LPDMD**	**LPD模式选择控制位** 0：当V_{DD}电压小于设定的LPD检测电压时或V_{IN}口低于1.20V时，LPDIF标志置1 1：当V_{DD}电压大于设定的LPD检测电压时或V_{IN}口高于1.20V时，LPDIF标志置1

***注意**：如果LPDCON 的LPDV 位设置为1，则LPD 的检测电压比较值为1.2V，与LPDS[3:0]设置的档位无关。*

Table 9.67 低电压检测档位选择寄存器

BBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LPDSEL	-	-	-	-	LPDS3	LPDS2	LPDS1	LPDS0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	**LPDS[3:0]**	**LPD电压设置位** 0011：2.85V 0100：3.00V 0101：3.15V 0110：3.30V 0111：3.45V 1000：3.60V 1001：3.75V 1010：3.90V 1011：4.05V 1100：4.20V 1101：4.35V 1110：4.50V 1111：4.65V 其它：2.85V

为确保顺利开启LPD中断及切换LPD检测档位，用户软件必须按以下步骤设置：

LPD中断开启步骤：

(1) 使能LPD模块（LPDEN = 1）；
(2) 设置LPD检测档位寄存器LPDSEL；
(3) 等待20us；
(4) 清零LPD中断请求标志位LPDIF；
(5) 置位LPD中断允许位ELPD及总中断允许位EA。

切换 LPD 检测档位步骤：

(1) 清零LPD中断允许位ELPD；
(2) 重新设置LPDS[3:0]寄存器值；
(3) 等待2us；
(4) 清零LPD中断请求标志位LPDIF；
(5) 置位LPD中断允许位ELPD。

注意：*如需从检测内部电压切换到检测VLPD电压，若此时VLPD电压已接近1.2V，步骤(3)中需要等待约10us（保证外部电压内阻 < 1KΩ）。*

9.10 低电压复位（LVR）

9.10.1 特性

- 通过代码选项选择，LVR 设定电压 V_{LVR} 可为 3.1V、3.7V 或 4.1V
- LVR 去抖动时间 T_{LVR} 为 30-60μs
- 当供电电压低于设定电压 V_{LVR} 时，将产生内部复位

低电压复位（LVR）功能是为了监测供电电压，当供电电压低于设定电压V_{LVR}时，MCU将产生内部复位。LVR去抖动时间T_{LVR}大约为30μs-60μs。

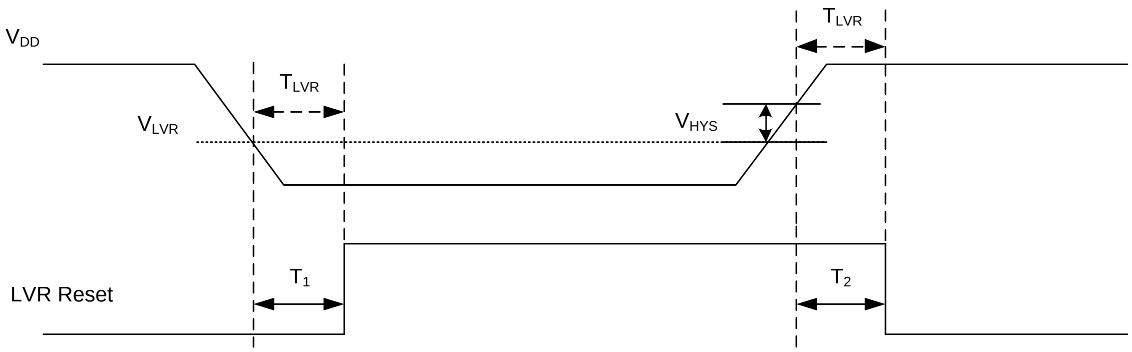
LVR功能打开后，具有以下特性（t表示电压低于设定电压V_{LVR}的时间）：

当$V_{DD} \le V_{LVR}$且$t \ge T_{LVR}$时产生系统复位。

当$V_{DD} > V_{LVR}$或$V_{DD} < V_{LVR}$，但$t < T_{LVR}$时不会产生系统复位。

通过代码选项，可以选择LVR功能的打开与关闭。

在交流电或大容量电池应用中，接通大负载后容易导致MCU供电暂时低于定义的工作电压。低电压复位可以应用于此，保护系统在低于设定电压下产生有效复位。



上图中，V_{DD}为电源电压，V_{LVR}为LVR检测电压，V_{HYS}为低电压复位迟滞电压。

通过代码选项，可以选择LVR功能的打开与关闭。

在交流电或大容量电池应用中，接通大负载后容易导致MCU供电暂时低于定义的工作电压。低电压复位可以应用于此，保护系统在低于设定电压下产生有效复位。

9.11 看门狗定时器（WDT），程序超范围溢出（OVL）复位及其它复位状态

9.11.1 特性

- 看门狗可以工作在掉电模式下
- 程序超范围溢出后硬件自动检测，并产生 OVL 复位
- 看门狗溢出频率可选

程序超范围溢出复位

SH79F6481A为进一步增强CPU运行可靠性，内建程序超范围溢出检测电路，一旦检测到程序计数器的值超出ROM最大值，或者发现指令操作码（不检测操作数）为8051指令集中不存在的A5H，便认为程序跑飞，产生CPU复位信号，同时将WDOF标志位置1。为应用这个特性，用户应该将未使用的Flash ROM用0xA5填满。

看门狗

看门狗定时器（WDT）是一个递减计数器，独立内建RC振荡器作为时钟源，因此可以通过代码选项在掉电模式下仍会持续运行。当定时器溢出时，将芯片复位。通过代码选项可以打开或关闭该功能。

WDT控制位（第2 - 0位）用来选择不同的溢出时间。定时器溢出后，WDT溢出标志（WDOF）将由硬件自动置1。通过读或写**RSTSTAT**寄存器，看门狗定时器在溢出前重新开始计数。其它一些复位标志列举如下：

9.11.2 寄存器

Table 9.68 复位状态寄存器

B1H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0
读/写	读/写	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR)	0	-	1	0	0	0	0	0
复位值 (WDT)	1	-	u	u	u	0	0	0
复位值 (LVR)	u	-	u	1	u	0	0	0
复位值 (PIN)	u	-	u	u	1	0	0	0

位编号	位符号	说明
7	**WDOF**	**看门狗溢出或程序超范围溢出标志位** 看门狗溢出时由硬件置1，可由软件或上电复位清0 0：未发生WDT溢出或程序超范围溢出 1：发生WDT溢出或程序超范围溢出
5	**PORF**	**上电复位标志位** 上电复位后硬件置1，只能由软件清0 0：没有发生上电复位 1：发生过上电复位
4	**LVRF**	**低压复位标志位** 低压复位后置1，可由软件或上电复位清0 0：没有发生低压复位 1：发生过低压复位
3	**CLRF**	**Reset引脚复位标志位** 引脚复位后置1，由软件或上电复位清0 0：没有发生引脚复位 1：发生过引脚复位
2-0	**WDT[2:0]**	**WDT溢出周期控制位** 000 - 001：溢出周期最小值 = 1024ms 010：溢出周期最小值 = 256ms 011：溢出周期最小值 = 128ms 100：溢出周期最小值 = 64ms 101：溢出周期最小值 = 16ms 110：溢出周期最小值 = 4ms 111：溢出周期最小值 = 1ms ***注意：**应用中如果看门狗打开，程序清看门狗的最大间隔时间不能大于以上所列最小值*

9.12 循环冗余校验 CRC

9.12.1 特性

- 可生成 Flash Rom 代码的 CRC 校验码，可用来验证 Flash Rom 内容是否改变。
- 可设置校验 Flash ROM 范围，可设置 CRC 校验初始值。
- CRC 校验动作和 MCU 运行取指令动作可并行进行，若 CPU 进入 IDLE 状态，则整个校验时间可显着缩短。
- CRC 生成多项式采用 CRC-CCITT 标准：X16+X12+X5+1，高位优先。

为提高系统可靠性，SH79F6481A内建1个CRC校验模块，可用来实时生成code的CRC校验码，采用的生成多项式为：$X^{16}+X^{12}+X^5+1$。用户可利用此校验码和理论值比较，监测Flash内容是否有变化。通过CRCMODE位可以选择校验范围是否包含最后两个Byte，或其它位置（比如类EEPROM区，序列号区，用户识别码区等）

CRC校验过程中的读Flash ROM动作穿插在CPU执行取指的读动作的间隙完成，不会影响CPU的指令执行时间，但如果CPU进入IDLE状态，则CRC校验过程会大大加快。

注意：*如果希望以CPU进入IDLE方式加快CRC校验过程，需要将CRC中断允许位置1，这样转换完成后CRC中断会自动唤醒CPU。同时将其它中断源允许位关闭（避免在转换过程中被唤醒），由于中断标志位不受影响，因此除非太频繁，否则其它中断源也不会漏中断。*

9.12.2 寄存器

Table 9.69 CRC控制寄存器

FDH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CRCCON	CRC_GO	CRCIF	CRCMODE	CRCADDR4	CRCADDR3	CRCADDR2	CRCADDR1	CRCADDR0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	**CRC_GO**	**CRC启动控制位** 0：关闭CRC模块 1：启动CRC模块，CRC校验完成后自动清0.
6	**CRCIF**	**CRC完成中断请求标志位** 0：未启动或启动后未完成。 1：CRC校验完成，向CPU申请中断，如果中断允许位ECRC为1，则CPU响应中断，程序响应中断后此标志位被软件清0。
5	**CRCMODE**	**CRC校验模式控制位** 0：校验地址范围最后2Byte不计入CRC校验 1：校验地址范围最后2Byte计入CRC校验
4-0	**CRCADDR**	**CRC校验范围设置位** 00000：校验地址范围为0000-07FDH（2K-2Byte） 00001：校验地址范围为0000-0FFDH（4K-2Byte） 00010：校验地址范围为0000-17FDH（6K-2Byte） 00011：校验地址范围为0000-1FFDH（8K-2Byte） ……………………

注意：

当CRCMODE = 0时，CRC校验结果不计入校验地址的最后2Byte；当CRCMODE = 1时，CRC校验计算整个校验地址范围。

例如：

当CRCMODE = 0、CRCADR = 001时，CRC校验地址为0000-0FFDH（4KB-2Byte）；当CRCMODE = 1、CRCADR = 001时，CRC校验地址为0000-0FFFH（4KB）。

Table 9.70 CRC结果寄存器低位（注意低位地址在前，高位地址在后）

F9H，FAH，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CRCDL (F9H)	CRCD.7	CRCD.6	CRCD.5	CRCD.4	CRCD.3	CRCD.2	CRCD.1	CRCD.0
CRCDH (FAH)	CRCD.15	CRCD.14	CRCD.13	CRCD.12	CRCD.11	CRCD.10	CRCD.9	CRCD.8
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0 7-0	**CRCDL/H**	**CRC结果寄存器**

注意：

(1) CRC启动之前，需要对CRC结果寄存器赋初始值。

(2) CRC_GO置为1启动CRC校验，在校验过程中，不允许对CRCADR[3:0]重新设置，也不允许对CRC结果寄存器CRCDL/CRCDH有修改动作。

通过设置CRC_FAC位，可选择CRC校验区域为Main Block或者类EEPROM区域，相关寄存器描述如下：

Table 9.71 访问控制寄存器

A7H，Bank0	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
FLASHCON	-	-	-	-	-	-	CRC_FAC	FAC
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
1	**CRC_FAC**	CRC访问控制 0：对MAIN Block区域做CRC的验证 1：对类EEPROM区域做CRC的验证

9.13 电源管理

9.13.1 特性

- 空闲模式和掉电模式两种省电模式
- 发生中断和复位可退出空闲（Idle）、掉电（Power-Down）模式

为减少功耗，SH79F6481A提供两种低功耗省电模式：空闲（Idle）模式和掉电（Power-Down）模式，这两种模式都由PCON和SUSLO两个寄存器控制。

9.13.2 空闲模式（Idle）

空闲模式能够降低系统功耗，在此模式下，程序中止运行，CPU时钟停止，但外部设备时钟继续运行。空闲模式下，CPU在确定的状态下停止，并在进入空闲模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为0x55，随即将PCON寄存器中的IDL位置1，使SH79F6481A进入空闲模式。如果不满足上述的两条连续指令，CPU在下一个机器周期清0 SUSLO寄存器或IDL位，CPU也不会进入空闲模式。

IDL位置1是CPU进入空闲模式之前执行的最后一条指令。

两种方式可以退出空闲模式：

(1) 中断产生。恢复CPU时钟，硬件清除SUSLO寄存器和PCON寄存器的IDL位。然后执行中断服务程序，随后跳转到进入空闲模式指令之后的指令。

(2) 复位信号产生后（复位引脚上出现低电平，WDT复位，LVR复位）。CPU恢复时钟，SUSLO寄存器和在PCON寄存器中的IDL位被硬件清0，最后SH79F6481A复位，程序从地址位0000H开始执行。此时，RAM保持不变而SFR的值根据不同功能模块改变。

9.13.3 掉电模式（Power-Down）

掉电模式可以使SH79F6481A进入功耗非常低的状态。掉电模式将停止CPU和外围设备的所有时钟信号；如果高频振荡器被用作系统时钟，当进入掉电模式时，用于LED和定时器3的128kHzRC时钟打开。在掉电模式下，如果通过代码选项使能WDT，WDT模块将继续工作。在进入掉电模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为0x55，随即将PCON寄存器中的PD位置1，使SH79F6481A进入掉电模式。如果不满足上述的两条连续指令CPU在下一个机器周期清除SUSLO寄存器或的PD位，CPU也不会进入掉电模式。

PD位置1是CPU进入掉电模式之前执行的最后一条指令。

注意：*如果同时设置IDL位和PD位，SH79F6481A进入掉电模式。退出掉电模式后，CPU也不会掉电进入空闲模式，从掉电模式退出后硬件清0 IDL及PD位。*

有三种方式可以退出掉电模式：

(1) 有效外部中断（如INT0，INT1，INT2，INT3和INT4）使SH79F6481A退出掉电模式。在中断发生后振荡器启动，在预热计时结束之后CPU时钟和外部设备时钟恢复，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，然后继续运行中断服务程序。在完成中断服务程序之后，跳转到进入掉电模式之后的指令继续运行。

(2) 当128kHzRC作为时钟时，并且双时钟信号输入时（OP_OSC[3:0]取0011），定时器3中断可使SH79F6481A退出掉电模式。在预热计时后会恢复CPU时钟及外部设备，SUSLO寄存器和PCON寄存器中的PD位将由硬件清0。然后继续运行中断服务程序。当完成中断服务子程序后，跳转到进入掉电模式之后的指令继续运行。

(3) 复位信号（复位引脚上出现低电平，WDT复位如果被允许，LVR复位如果被允许）。在预热计时之后会恢复CPU时钟，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，最后SH79F6481A会被复位，程序会从0000H地址位开始运行。RAM将保持不变，而根据不同功能模块SFR的值可能改变。

注意：

(1) 如要进入这两种低功耗模式，必须在置位PCON中的IDL/PD位后增加3个空操作指令（NOP）。

(2) 有效外部中断唤醒PD时，PD下的脉冲宽度需大于至少3个128K时钟宽度。在PD唤醒后需至少2个128K时钟宽度后允许修改中断采样次数和分频比以及触发模式。

9.13.4 寄存器

Table 9.72 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	**SMOD**	**UART波特率加倍器**
6	**SSTAT**	**SCON[7:5]功能选择位**
3-2	**GF[1:0]**	**用于软件的通用标志**
1	**PD**	**掉电模式控制位** 0：当一个中断或复位产生时由硬件清0 1：由软件置1激活掉电模式
0	**IDL**	**空闲模式控制位** 0：当一个中断或复位产生时由硬件清0 1：由软件置1激活空闲模式

Table 9.73 省电模式控制寄存器

8EH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SUSLO	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	**SUSLO[7:0]**	此寄存器用来控制CPU进入省电模式（空闲或掉电）。只有像下面的连续指令才能使CPU进入省电模式，否则在下个周期中SUSLO，IDL或PD位将被硬件清0。

程序举例：

```
IDLE_MODE:
        MOV     SUSLO, #55H
        ORL     PCON, #01H
        NOP
        NOP
        NOP
```

```
POWERDOWN_MODE:
        MOV     SUSLO, #55H
        ORL     PCON, #02H
        NOP
        NOP
        NOP
```

9.14 预热计数器

9.14.1 特性

- 内建电源预热计数器消除电源的上电的不稳定状态
- 内建振荡器预热计数器消除振荡器起振时的不稳定状态

SH79F6481A内建有电源上电预热计数器，主要是用来消除上电电压建立时的不稳定态，同时完成内部一些初始化序列，如读取内部客户代码选项等。

SH79F6481A内建振荡器预热计数器，它能消除振荡器在下列情况下起振时的不稳定状态：上电复位，引脚复位，从低功耗模式中唤醒，看门狗复位和LVR复位。

上电后，SH79F6481A会先经过电源上电预热计数过程，等待溢出后再进行振荡器的预热计数过程过程，溢出后开始运行程序。

电源上电预热计数时间

上电复位/ 引脚复位/低电压复位		看门狗复位 （不包含掉电模式）		看门狗复位 （唤醒掉电模式）		掉电模式下中断唤醒	
电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间
15ms	有	≈7ms	无	≈8ms	有	≈280us	有

振荡器上电预热计数时间

内部高频RC	2^7 X Tosc(WDT唤醒PD/引脚复位)
	2^{11} X Tosc(上电复位/低电压复位/中断唤醒PD)
内部低频RC	2^7 X Tosc

9.15 代码选项

OP_WDT：

0101：禁止看门狗复位
其它：允许看门狗复位（默认）

OP_WDTPD：

0：掉电模式下禁止看门狗工作（默认）
1：掉电模式下允许看门狗工作

OP_RST：

0：P5.2允许引脚复位（默认）
1：P5.2作为普通I/O

OP_OSC：

0000：内部高频振荡器作为振荡器1，振荡器2关闭（默认）
0011：内部低频振荡器128KHz作为振荡器1，内部高频振荡器作为振荡器2
其它：内部高频振荡器作为振荡器1，振荡器2关闭

OP_RC_SEL:

0：内部高频RC输出频率24MHz（默认）
1：内部高频RC输出频率16MHz

OP_LVREN：

0：禁止低电压复位功能（默认）
1：允许低电压复位功能

OP_LVRLE：

00：低电压复位设定电压为4.1V（默认）
01：低电压复位设定电压为3.7V
10：低电压复位设定电压为3.1V
其它：低电压复位设定电压为4.1V

OP_P33-P30：

0：Port3[3:0]的sink电流能力保持不变（默认）
1：Port3[3:0]的sink电流能力加大

OP_P37-P34：

0：Port3[7:4]的sink电流能力保持不变（默认）
1：Port3[7:4]的sink电流能力加大

OP_EEPROMSIZE：

0000：8 X 512Bytes（默认）
0001：7 X 512Bytes
0010：6 X 512Bytes
0011：5 X 512Bytes
0100：4 X 512Bytes
0101：3 X 512Bytes
0110：2 X 512Bytes
0111：1 X 512Bytes
1000：0 Bytes
其余：0 Bytes

OP_MODSW：

0：MODSW设置为1时， LED扫描计数器继续计数（默认）
1：MODSW设置为1时，LED扫描计数器暂停计数，保留当前的com值，再次打开LED时，从当前COM口继续扫描

10. 指令集

算术操作指令				
指令	功能描述	代码	字节	周期
ADD A, Rn	累加器加寄存器	0x28-0x2F	1	1
ADD A, direct	累加器加直接寻址字节	0x25	2	2
ADD A, @Ri	累加器加内部RAM	0x26-0x27	1	2
ADD A, #data	累加器加立即数	0x24	2	2
ADDC A, Rn	累加器加寄存器和进位位	0x38-0x3F	1	1
ADDC A, direct	累加器加直接寻址字节和进位位	0x35	2	2
ADDC A, @Ri	累加器加内部RAM和进位位	0x36-0x37	1	2
ADDC A, #data	累加器加立即数和进位位	0x34	2	2
SUBB A, Rn	累加器减寄存器和借位位	0x98-0x9F	1	1
SUBB A, direct	累加器减直接寻址字节和借位位	0x95	2	2
SUBB A, @Ri	累加器减内部RAM和借位位	0x96-0x97	1	2
SUBB A, #data	累加器减立即数和借位位	0x94	2	2
INC A	累加器加1	0x04	1	1
INC Rn	寄存器加1	0x08-0x0F	1	2
INC direct	直接寻址字节加1	0x05	2	3
INC @Ri	内部RAM加1	0x06-0x07	1	3
DEC A	累加器减1	0x14	1	1
DEC Rn	寄存器减1	0x18-0x1F	1	2
DEC direct	直接寻址字节减1	0x15	2	3
DEC @Ri	内部RAM减1	0x16-0x17	1	3
INC DPTR	数据指针加1	0xA3	1	4
MUL AB 8 X 8 16 X 8	累加器乘寄存器B	0xA4	1	11 20
DIV AB 8 / 8 16 / 8	累加器除以寄存器B	0x84	1	11 20
DA A	十进制调整	0xD4	1	1

逻辑操作指令				
指令	功能描述	代码	字节	周期
ANL A, Rn	累加器与寄存器	0x58-0x5F	1	1
ANL A, direct	累加器与直接寻址字节	0x55	2	2
ANL A, @Ri	累加器与内部RAM	0x56-0x57	1	2
ANL A, #data	累加器与立即数	0x54	2	2
ANL direct, A	直接寻址字节与累加器	0x52	2	3
ANL direct, #data	直接寻址字节与立即数	0x53	3	3
ORL A, Rn	累加器或寄存器	0x48-0x4F	1	1
ORL A, direct	累加器或直接寻址字节	0x45	2	2
ORL A, @Ri	累加器或内部RAM	0x46-0x47	1	2
ORL A, #data	累加器或立即数	0x44	2	2
ORL direct, A	直接寻址字节或累加器	0x42	2	3
ORL direct, #data	直接寻址字节或立即数	0x43	3	3
XRL A, Rn	累加器异或寄存器	0x68-0x6F	1	1
XRL A, direct	累加器异或直接寻址字节	0x65	2	2
XRL A, @Ri	累加器异或内部RAM	0x66-0x67	1	2
XRL A, #data	累加器异或立即数	0x64	2	2
XRL direct, A	直接寻址字节异或累加器	0x62	2	3
XRL direct, #data	直接寻址字节异或立即数	0x63	3	3
CLR A	累加器清零	0xE4	1	1
CPL A	累加器取反	0xF4	1	1
RL A	累加器左环移位	0x23	1	1
RLC A	累加器连进位标志左环移位	0x33	1	1
RR A	累加器右环移位	0x03	1	1
RRC A	累加器连进位标志右环移位	0x13	1	1
SWAP A	累加器高4位与低4位交换	0xC4	1	4

数据传送指令				
指令	功能描述	代码	字节	周期
MOV A, Rn	寄存器送累加器	0xE8-0xEF	1	1
MOV A, direct	直接寻址字节送累加器	0xE5	2	2
MOV A, @Ri	内部RAM送累加器	0xE6-0xE7	1	2
MOV A, #data	立即数送累加器	0x74	2	2
MOV Rn, A	累加器送寄存器	0xF8-0xFF	1	2
MOV Rn, direct	直接寻址字节送寄存器	0xA8-0xAF	2	3
MOV Rn, #data	立即数送寄存器	0x78-0x7F	2	2
MOV direct, A	累加器送直接寻址字节	0xF5	2	2
MOV direct, Rn	寄存器送直接寻址字节	0x88-0x8F	2	2
MOV direct1, direct2	直接寻址字节送直接寻址字节	0x85	3	3
MOV direct, @Ri	内部RAM送直接寻址字节	0x86-0x87	2	3
MOV direct, #data	立即数送直接寻址字节	0x75	3	3
MOV @Ri, A	累加器送内部RAM	0xF6-0xF7	1	2
MOV @Ri, direct	直接寻址字节送内部RAM	0xA6-0xA7	2	3
MOV @Ri, #data	立即数送内部RAM	0x76-0x77	2	2
MOV DPTR, #data16	16位立即数送数据指针	0x90	3	3
MOVC A, @A+DPTR	程序代码送累加器（相对数据指针）	0x93	1	7
MOVC A, @A+PC	程序代码送累加器（相对程序计数器）	0x83	1	8
MOVX A, @Ri	外部RAM送累加器（8位地址）	0xE2-0xE3	1	5
MOVX A, @DPTR	外部RAM送累加器（16位地址）	0xE0	1	6
MOVX @Ri, A	累加器送外部RAM（8位地址）	0xF2-F3	1	4
MOVX @DPTR, A	累加器送外部RAM（16位地址）	0xF0	1	5
PUSH direct	直接寻址字节压入栈顶	0xC0	2	5
POP direct	栈顶弹至直接寻址字节	0xD0	2	4
XCH A, Rn	累加器与寄存器交换	0xC8-0xCF	1	3
XCH A, direct	累加器与直接寻址字节交换	0xC5	2	4
XCH A, @Ri	累加器与内部RAM交换	0xC6-0xC7	1	4
XCHD A, @Ri	累加器低4位与内部RAM低4位交换	0xD6-0xD7	1	4

控制程序转移指令				
指令	功能描述	代码	字节	周期
ACALL addr11	2KB内绝对调用	0x11-0xF1	2	7
LCALL addr16	64KB内长调用	0x12	3	7
RET	子程序返回	0x22	1	8
RETI	中断返回	0x32	1	8
AJMP addr11	2KB内绝对转移	0x01-0xE1	2	4
LJMP addr16	64KB内长转移	0x02	3	5
SJMP rel	相对短转移	0x80	2	4
JMP @A+DPTR	相对长转移	0x73	1	6
JZ rel (不发生转移) (发生转移)	累加器为零转移	0x60	2	3 5
JNZ rel (不发生转移) (发生转移)	累加器为非零转移	0x70	2	3 5
JC rel (不发生转移) (发生转移)	C置位转移	0x40	2	2 4
JNC rel (不发生转移) (发生转移)	C清零转移	0x50	2	2 4
JB bit, rel (不发生转移) (发生转移)	直接寻址位置位转移	0x20	3	4 6
JNB bit, rel (不发生转移) (发生转移)	直接寻址位清零转移	0x30	3	4 6
JBC bit, rel (不发生转移) (发生转移)	直接寻址位置位转移并清该位	0x10	3	4 6
CJNE A, direct, rel (不发生转移) (发生转移)	累加器与直接寻址字节不等转移	0xB5	3	4 6
CJNE A, #data, rel (不发生转移) (发生转移)	累加器与立即数不等转移	0xB4	3	4 6
CJNE Rn, #data, rel (不发生转移) (发生转移)	寄存器与立即数不等转移	0xB8-0xBF	3	4 6
CJNE @Ri, #data, rel (不发生转移) (发生转移)	内部RAM与立即数不等转移	0xB6-0xB7	3	4 6
DJNZ Rn, rel (不发生转移) (发生转移)	寄存器减1不为零转移	0xD8-0xDF	2	3 5
DJNZ direct, rel (不发生转移) (发生转移)	直接寻址字节减1不为零转移	0xD5	3	4 6
NOP	空操作	0	1	1

位操作指令				
指令	功能描述	代码	字节	周期
CLR C	C清零	0xC3	1	1
CLR bit	直接寻址位清零	0xC2	2	3
SETB C	C置位	0xD3	1	1
SETB bit	直接寻址位置位	0xD2	2	3
CPL C	C取反	0xB3	1	1
CPL bit	直接寻址位取反	0xB2	2	3
ANL C, bit	C逻辑与直接寻址位	0x82	2	2
ANL C, /bit	C逻辑与直接寻址位的反	0xB0	2	2
ORL C, bit	C逻辑或直接寻址位	0x72	2	2
ORL C, /bit	C逻辑或直接寻址位的反	0xA0	2	2
MOV C, bit	直接寻址位送C	0xA2	2	2
MOV bit, C	C送直接寻址位	0x92	2	3

11. 电气特性

极限参数*

直流供电电压. . . . . -0.3V to +6.0V
输入/输出电压. . . . . .GND-0.3V to V_{DD}+0.3V
工作环境温度. . . . . -40℃ to +105℃
存储温度 . . . .-55℃ to +125℃
Flash存储器写/擦除操作. . . . .-40℃ to +105℃

***注释**

如果器件的工作条件超过左列“**极限参数**”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

直流电气特性1（V_{DD} = 2.7V - 5.5V，GND = 0V，T_A = +25°C，除非另有说明）

参数	符号	最小值	典型值*	最大值	单位	条件
工作电压	V_{DD}	2.7	5.0	5.5	V	24MHz
工作电流	I_{OP}	-	5	10	mA	f_{OSC} = 24MHz，V_{DD} = 5.0V 所有输出引脚无负载(所有数字输入引脚不浮动)； CPU打开（执行NOP指令）；WDT打开，关闭其它所有功能
待机电流（空闲模式）	I_{SB1}	-	3	5	mA	f_{OSC} = 24MHz，V_{DD} = 5.0V， 所有输出引脚无负载CPU关闭（空闲模式）； 所有数字输入引脚不浮动; LVR打开，WDT关闭，关闭其它所有功能
待机电流（掉电模式）	I_{SB3}	-	15	25	μA	所有振荡器关闭，V_{DD} = 5.0V 所有输出引脚无负载(所有数字输入引脚不浮动)； CPU停止（掉电模式）；WDT关闭，LVR打开， CRC关闭，关闭其它所有功能
WDT电流	I_{WDT}	-	1	3	μA	所有输出引脚无负载，V_{DD} = 5.0V，WDT打开
LPD电流	I_{LPD}	-	-	1	μA	V_{DD} = 2.7 - 5.5V
输入低电压1	V_{IL1}	GND	-	0.2 X V_{DD}	V	I/O端口，$\overline{RST}$，T3，T4，INT0/1/2/3/4，P0CEX0，P0CEX1, ECI0，MISO，MOSI，SCK，SS，RXD0，RXD1，RXD2 V_{DD} = 2.7 - 5.5V，UART TTL功能关闭
输入高电压1	V_{IH1}	0.8 X V_{DD}	-	V_{DD}	V	I/O端口，$\overline{RST}$，T3，T4，INT0/1/2/3/4，P0CEX0，P0CEX1, ECI0，MISO，MOSI，SCK，SS，RXD0，RXD1，RXD2 V_{DD} = 2.7- 5.5V，UART TTL功能关闭
输入低电压2	V_{IL2}	GND	-	0.8	V	RXD0，RXD1，RXD2（输入高低压窗口0.4V） V_{DD} = 4.5 - 5.5V，UART TTL功能打开
		GND	-	0.15 X V_{DD}	V	RXD0，RXD1，RXD2（输入高低压窗口0.4V） V_{DD} = 2.7 - 4.5V，UART TTL功能打开
输入高电压2	V_{IH2}	2.0	-	V_{DD}	V	RXD0，RXD1，RXD2，（输入高低压窗口0.4V） V_{DD} = 4.5 - 5.5V，UART TTL功能打开
		0.25 X V_{DD}+0.8	-	V_{DD}	V	RXD0，RXD1，RXD2（输入高低压窗口0.4V） V_{DD} = 2.7 - 4.5V，UART TTL功能打开
输入漏电流	I_{IL}	-1	-	1	μA	输入口，V_{IN} = V_{DD}或者GND
输出漏电流	I_{OL}	-1	-	1	μA	开漏输出，V_{DD} = 5.0V V_{OUT} = V_{DD}或者GND
复位引脚上拉电阻	RRPH	-	30	-	kΩ	VDD = 5.0V，VIN = GND
上拉电阻	RPH	-	30	-	kΩ	VDD = 5.0V，VIN = GND

续上表

IO口输出电流	I_{OH1}	-10	-12	-	mA	I/O端口（P0，P1，P2，P4，P3，P5）， V_{OH} = 4.3V，V_{DD} = 5.0V
	$I_{OH1MAX(1)}$	-	-	-30	mA	I/O端口（P0，P1，P2，P4，P3，P5）， V_{DD} = 5.0V,T_c=25°C
IO口灌电流	I_{OL1}	15	20	-	mA	I/O端口（P0，P1，P2，P4，P3，P5），（需要OP_P33-P30/OP_P37-P34选择sink电流不变） V_{OL} = 0.6V，V_{DD} = 5.0V
	$I_{OL1MAX(1)}$	-	-	30	mA	I/O端口（P0，P1，P2，P4，P3，P5），（需要OP_P33-P30/OP_P37-P34选择sink电流不变） V_{DD} = 5.0V,T_c=25°C
IO大驱动口灌电流	I_{OL2}	88	100	-	mA	V_{DD} = 5.0V，VOL = 0.5V（P3.0-P3.7）（需要OP_P33-P30/OP_P37-P34选择sink电流加大）
VDD电流	$I_{VDD(1)}$	-	-	-300	mA	V_{DD} = 5.0V,T_c=25°C
GND电流	$I_{VSS(1)}$	-	-	300	mA	V_{DD} = 5.0V,T_c=25°C

注意：

(1) ""表示典型值下的数据是在5.0V，25°C下测得的，除非另有说明。*
(2) "(1)"该项目只是设计保证，量产不做测试 。

模/数转换器电气特性（高速模式1Msps/低速模式100Ksps：1LSB = V_{DD}/4096）（V_{DD} = 2.7 - 5.5V，GND = 0V，T_A = +25°C，除非另有说明）

参数	符号	最小值	典型值	最大值	单位	条件
工作电压范围	V_{AD}	2.7	5.0	5.5	V	
分辨率	N_R	-	12	-	bit	V_{REF} = 5.0V
A/D输入电压	V_{AIN}	GND	-	V_{REF}	V	
A/D输入电阻*	R_{AIN}	2	-	-	MΩ	V_{IN} = 5.0V
ADC内部基准源	V_{BG}	1.16	1.20	1.24	V	V_{DD} = 2.7V - 5.5V
ADC 的内部基准源建立时间	T_{VBG}			10	µs	V_{DD} = 2.7V - 5.5V，T_A = 25°C， VBG电压建立（0.1%）
ADC 内部基准源通道切换稳定时间 1	T_{CBG1}			0.4	µs	V_{DD} = 4.5V - 5.5V，T_A = 25°C， VBG电压建立（0.1%）
ADC 内部基准源通道切换稳定时间 2	T_{CBG2}			3	µs	V_{DD} = 2.7V - 4.5V，T_A = 25°C， VBG电压建立（0.1%）
模拟输入电压源推荐阻抗	Z_{AIN}	-	-	0.75	kΩ	V_{DD} = 4.5V - 5.5V，切通道采样精度1LSB
A/D转换电流	I_{AD}	-	2	3	mA	ADC模块工作，V_{DD} = 5.0V
A/D输入电流	I_{ADIN}	-	-	1	µA	V_{DD} = 5.0V
微分非线性误差	D_{LE}	-	-	±1	LSB	V_{DD} = 5.0V，V_{REF} = 5.0V，ADC CLK ≤ 24MHz
积分非线性误差	I_{LE}	-	-	±2	LSB	V_{DD} = 5.0V，V_{REF} = 5.0V，ADC CLK ≤ 24MHz
满刻度误差	EF	-	-	±2	LSB	VDD = 5.0V，VREF = 5.0V，ADC CLK ≤ 24MHz
偏移量误差	EZ	-	-	±3	LSB	VDD = 5.0V，VREF = 5.0V，ADC CLK ≤ 24MHz
总绝对误差	EAD	-	-	±8	LSB	VDD = 5.0V，VREF = 5.0V，ADC CLK ≤ 24MHz

续上表

ADC时钟周期	t_{AD}	0.04	-	30	μs	
ADC采样时间	t_{SAMP}	0.4	0.5	-	μs	
总转换时间	T_{CON}	16	-	29	t_{AD}	

注意：

(1) ""表示ADC输入电阻就是直流条件下ADC自身的输入电阻。*

(2) 外部参考源阻抗R_{REF}大于30Ω时，建议加uF级电容，提高驱动能力。

交流电气特性（V_{DD} = 2.7V - 5.5V，GND = 0V，T_A = +25°C，f_{OSC} = 24MHz，除非另有说明。）

参数	符号	最小值	典型值	最大值	单位	条件
复位脉冲宽度	t_{RESET}	10	-	-	μs	
WDT RC频率	f_{WDT}	-	-	2	kHz	
频率稳定性（RC）	|ΔF|/F	-	-	0.5	%	RC振荡器： |F - 24MHz|/24MHz （V_{DD} = 2.7 - 5.5V，T_A = +25°C）
		-	-	±1	%	RC振荡器： |F - 24MHz|/24MHz （V_{DD} = 2.7 - 5.5V，T_A = -40°C至+105°C）
				±2	%	RC振荡器： |F - 128kHz|/128kHz （V_{DD} = 2.7 - 5.5V，T_A = +25°C）
		-	-	±10	%	RC振荡器： |F - 128kHz|/128kHz （V_{DD} = 2.7 - 5.5V，T_A = -40°C至+105°C）

低电压复位电气特性（V_{DD} = 2.7V - 5.5V，GND = 0V，T_A = +25°C，除非另有说明。）

参数	符号	最小值	典型值	最大值	单位	条件
LVR设定电压1	V_{LVR1}	4.0	4.1	4.2	V	LVR使能 V_{DD} = 2.7V - 5.5V
LVR设定电压2	V_{LVR2}	3.6	3.7	3.8	V	LVR使能 V_{DD} = 2.7V - 5.5V
LVR设定电压3	V_{LVR3}	3.0	3.1	3.2	V	LVR使能 V_{DD} = 2.7V - 5.5V
LVR电压检测迟滞窗口	V_{SMTLV}	-	50	-	mV	
LVR低电压复位宽度	T_{LVR}	-	60	-	μs	

上电复位电气特性（V_{DD} = 2.7V - 5.5V，GND = 0V，T_A = +25°C，除非另有说明。）

参数	符号	最小值	典型值	最大值	单位	条件
电源电压上升斜率	S_{VDD}(1)	0.005	-	1000	V/ms	LVR使能 V_{DD} = 2.7V - 5.5V

注意： *(1) 该项目只是设计保证，量产不做全斜率范围测试*

12. 订购信息

产品编号	封装
SH79F6481AP/044PR	LQFP44
SH79F6481AU/048UR	TQFP48

13. 产品命名规则

SH 79 F 64 81 A U / 048 U R

R: Tray包装

U: TQFP封装
P: LQFP封装

048: 封装脚位数为48
044: 封装脚位数为44

/: 分隔线

U: TQFP封装
P: LQFP封装

A: 版本

81: 产品序列号

64: 产品flash大小 64K bytes

F: flash产品

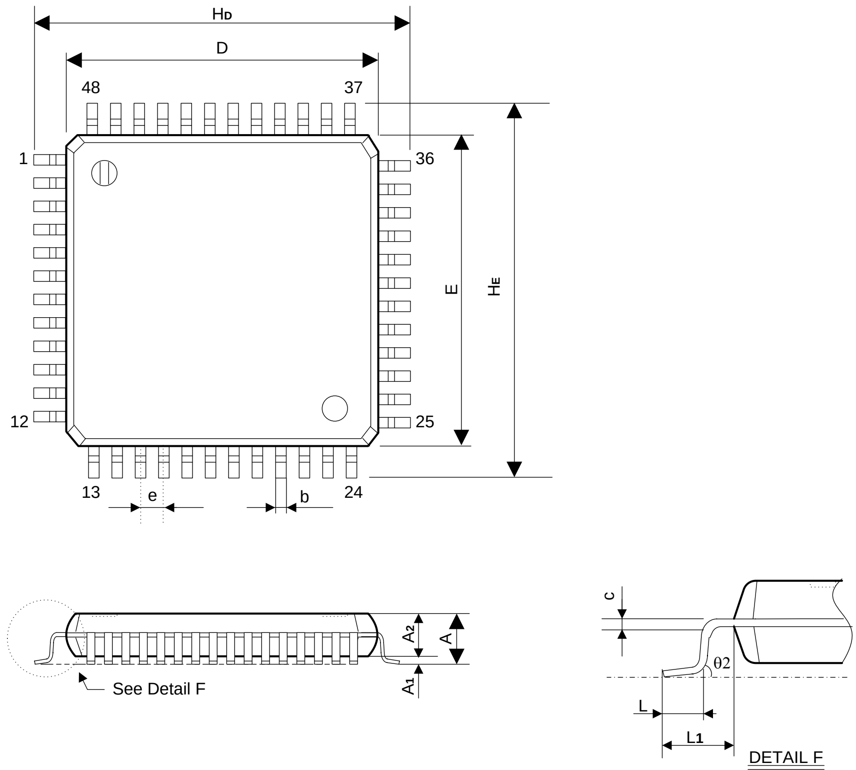
79: 8051内核

SH: 中颖电子

14. 封装信息

TQFP 48L Outline Dimensions

unit: inches/mm



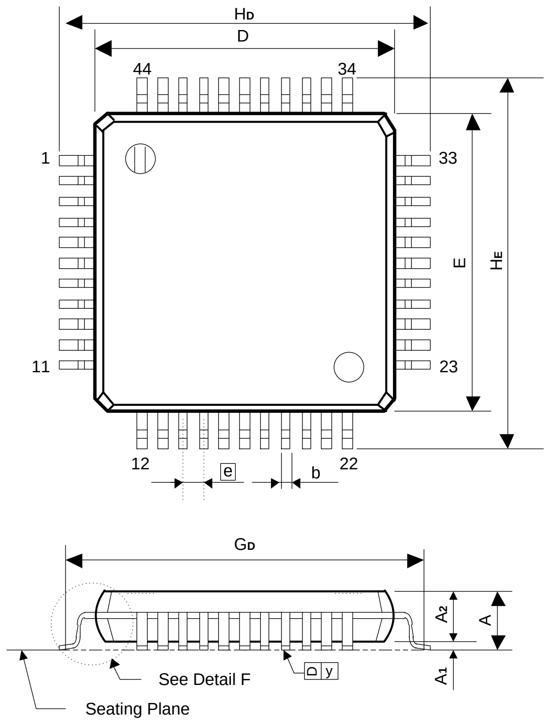
Symbol	Dimensions in inches		Dimensions in mm	
	MIN	MAX	MIN	MAX
A	---	0.047	---	1.2
A1	0.002	0.006	0.05	0.15
A2	0.035	0.041	0.9	1.05
D	0.270	0.281	6.85	7.15
E	0.270	0.281	6.85	7.15
H_D	0.346	0.362	8.8	9.2
H_E	0.346	0.362	8.8	9.2
b	0.005	0.011	0.15	0.27
e	0.020 TYP		0.500 TYP	
c	0.004	0.008	0.090	0.200
L	0.018	0.030	0.45	0.75
L1	0.033	0.045	0.85	1.15
θ2	0°	10°	0°	10°

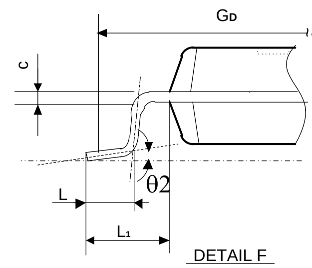
注意：

(1) 封装尺寸不包括模的毛边凸起或门毛刺。
(2) 如无特殊规定，容差为±0.1毫米。
(3) 共面性：0.1毫米。
(4) 控制尺寸为毫米。

LQFP 44L Outline Dimensions

unit: inches/mm





Symbol	Dimensions in inches		Dimensions in mm	
	MIN	MAX	MIN	MAX
A	0.057	0.065	1.45	1.65
A1	0.000	0.001	0.01	0.21
A2	0.051	0.059	1.3	1.5
D	0.388	0.400	9.85	10.15
E	0.388	0.400	9.85	10.15
H_D	0.465	0.480	11.8	12.2
H_E	0.465	0.480	11.8	12.2
b	0.010	0.018	0.25	0.45
e	0.031 TYP		0.8 TYP	
c	0.004	0.008	0.09	0.20
L	0.017	0.031	0.42	0.78
L1	0.037	0.045	0.95	1.15
$\theta 2$	0°	10°	0°	10°

注意：

(1) 封装尺寸不包括模的毛边凸起或门毛刺。
(2) 如无特殊规定，容差为±0.1毫米。
(3) 共面性：0.1毫米。
(4) 控制尺寸为毫米。

15. 规格更改记录

版本	记录	日期
1.0	初始版本	2023年6月

重要声明

本手册为中颖电子股份有限公司及其关联公司（“公司”）的财产。本手册，包括本手册中描述的本公司的任何产品（“产品”），均为本公司根据相关可适用法律或条约所拥有。本公司保留该等法律和条约下的所有权利，不授予其专利、版权、商标或其他知识产权下的任何许可。

本手册内的任何技术信息，包括功能介绍和原理图，不应理解为使用或执行任何知识产权的许可。本手册若引述相关第三方的名称和品牌（如有）等为其各自所有者的财产，仅供识别用途。

本公司不对本手册或任何产品作任何明示或暗示的保证，包括但不限于对适销性和适合特定用途的暗示保证。本公司不承担因超出规格书或我司产品标准的保证范围使用本手册所述任何产品而产生的任何责任。除适用协议中明确规定的定制产品外，产品仅为普通商业、工业、个人和/或家庭应用而设计、开发和制造。禁止用于军事、国防、核能、医疗以及可能导致人身伤害、死亡，或是环境破坏等领域。用户应采取任何和所有行动，确保按照适用的法律法规使用和销售产品。

半导体产品自身存在一定的失效概率。为防止因故障或误工作而产生的人身损害、火灾事故或其他社会性损害，请注意冗余设计、消防设计以及其他安全防护设计。特别说明：参考应用电路不保证能够适用于特定应用的量产。

若用户违反上述声明，本公司不承担全部或部分责任，用户应在此免除本公司及其供应商和/或分销商因产品的所有非预期用途有关的任何索赔、损害或其他责任；与此同时，用户应赔偿并确保本公司及其供应商和/或分销商免受因产品的任何非预期用途的使用而产生的与之相关的所有索赔、成本、损害赔偿和其他责任，包括人身伤害或死亡的索赔。

本手册中的信息仅与产品有关。本公司保留随时对本手册及所述的产品和服务进行更改、修改或改进的权利，恕不另行通知。订购前建议用户咨询销售代表。

本公司对本手册拥有最终解释权。

目录